

СВЕРХБЫСТРОДЕЙСТВУЮЩИЕ АЦП: ОСОБЕННОСТИ АРХИТЕКТУРЫ

Еще совсем недавно быстродействие АЦП на уровне сотен мегавыборок в секунду казалось фантастическим. А сегодня уже ряд изготовителей предлагают АЦП с производительностью свыше миллиарда выборок в секунду (GSPS) – вплоть до 3 и даже до 5 GSPS. Причем речь идет о серийной продукции с вполне доступными ценами (сотни долларов). За счет чего достигается такое быстродействие?

Рост требований современной электронной индустрии к скорости обработки сигналов привел к появлению на рынке микросхем аналого-цифровых преобразователей (АЦП) с быстродействием более 10^9 выборок в секунду (1 GSPS). Выпускают их такие фирмы, как e2v, National Semiconductor, Maxim и др. (см. таблицу). Столь высокие скорости выборок при приемлемом энергопотреблении обусловлены не только передовыми технологиями изготовления ИС, но и особенностями их схемотехники. Проанализируем ключевые решения, позволившие производителям достичь столь высокого быстродействия.

В качестве примера рассмотрим двухканальный восьмиразрядный АЦП ADC08D1500 производства National Semiconductor (рис.1). Максимальное быстродействие ADC08D1500 составляет 3 GSPS при оцифровке одного входного сигнала, а в режиме двухканального включения – 1,5 GSPS для каждого канала.

В режиме двухканального включения входы I и Q подключены через входной мультиплексор к двум идентичным каналам I и Q, поэтому рассмотрим работу только одного канала. Входной буфер каждого канала содержит усилитель и схему выборки/хранения. Схема выборки/хранения служит для фиксации величины быстро изменяющегося входного сигнала на время цикла преобразования АЦП. Это улучшает соотношение сигнал/шум и, в конечном счете, увеличивает эффективную разрядность АЦП – параметр ENOB (Effective Number of Bits). С выхода буфера сигнал поступает в ядро АЦП и преобразуется в параллельный восьми-

С.Мерзликин
chefdesigner@mail.ru

разрядный код. Дизайн ядра АЦП примечателен применением схемы интерполяции, что то значительно сокращает число компараторов в ядре. Это влечет снижение потребляемой мощности, а также рост быстродействия соединения буфер-АЦП, так как уменьшается нагрузка входного буфера. Саму схему интерполяции производители быстродействующих АЦП не афишируют, поэтому, к сожалению, мы не сможем остановиться на этом важном вопросе подробнее.

АЦП ADC08D1500 (как и ряд других АЦП) способен работать в режиме чередования каналов с оцифровкой одного входного сигнала, с увеличением максимальной производительности с 1,5 до 3 GSPS. Причем сигнальным можно назначить как вход I, так и Q. Допустим, что сигнальным назначен вход I. В этом случае сигнал поступает на вход I, а затем через мультиплексор подается на входные буферы обоих кана-

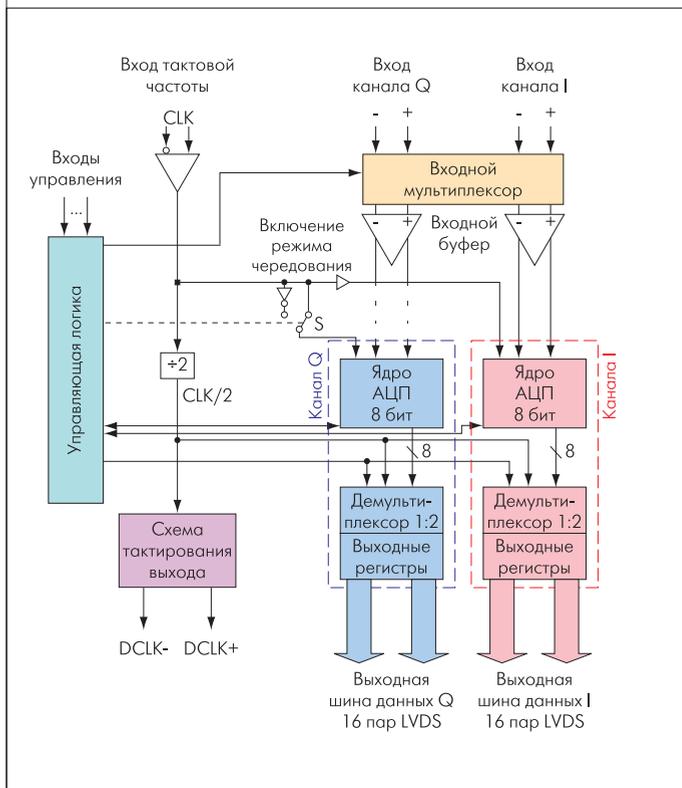


Рис. 1. Структура АЦП ADC08D1500

**Таблица. Некоторые сверхбыстродействующие АЦП производства компаний National Semiconductor, Maxim и e2v**

Наименование	Число каналов АЦП	Входной мультиплексор	Скорость выборки, GSPS	FPBW, ГГц	Разрешение, бит	Выходной демультимплексор	Выходной интерфейс	Последовательный интерфейс для управления	Потребляемая мощность, Вт	Тип корпуса
National Semiconductor (www.national.com)										
ADC081000	1	нет	1,0	1,7	8	1:2	LVDS	нет	1,45	LQFP128
ADC08D1000	2	1:1/1:2	1,0/2,0	1,7/0,9	8	1:2/1:4	LVDS	есть	1,6	LQFP128
ADC081500	1	нет	1,5	1,7	8	1:2	LVDS	есть	1,2	LQFP128
ADC08D1500	2	1:1/1:2	1,5/3,0	1,7/0,9	8	1:2/1:4	LVDS	есть	1,8	LQFP128
ADC083000	2	1:2	3,0	3,0	8	1:4	LVDS	есть	1,9	LQFP128
ADC08B3000	2	1:2	3,0	3,0	8	1:2	LVDS	есть	1,6	LQFP128
Maxim (www.maxim-ic.com)										
MAX108	1	нет	1,5	2,2	8	1:1 или 1:2	PECL	нет	5,25	ESBGA192
MAX109	1	нет	2,2	2,8	8	1:4	LVDS	нет	6,8	SBGA256
e2v (www.e2v.com)										
AT84AD001B	2	1:1/1:2	1,0/2,0	1,5	8	1:1 или 1:2	LVDS	есть	1,4	LQFP144
AT84AS003	1	нет	1,5	3,0	10	1:2 или 1:4	LVDS	нет	6,5	EBGA317
AT84AS004	1	нет	2,0	3,0	10	1:2 или 1:4	LVDS	нет	6,5	EBGA317
AT84AS008	1	нет	2,2	3,3	10	нет	ECL or LVDS	нет	4,2	CBGA152
TS83102G0B	1	нет	2,0	3,3	10	нет	ECL or LVDS	нет	4,6	CBGA152
TS8388B	1	нет	1,0	1,5	8	нет	ECL or LVDS/HSTL	нет	3,4	CBGA68 or CQFP68
EV8AQ160	4	1:1/1:2/1:4	1,25/2,5/5,0	нет данных	8	1:1 или 1:2	LVDS	есть	3,9	EBGA380

лов I и Q. Переключатель S находится в нижнем положении, и тактовая частота поступает на ядро АЦП канала Q с фазовым сдвигом 180° по отношению к каналу I. В результате тактируемые в противофазе АЦП каналов по очереди оцифровывают входной сигнал, вместе производя две выборки за один период тактирования. Фактически АЦП каналов тактируются передним и задним фронтами тактового импульса, т.е. частота выборок оказывается вдвое выше, чем тактовая частота задающего генератора. В результате сравнительно простой в реализации способ чередования каналов позволяет вдвое повысить производительность АЦП.

Очевидно, что требования высокой производительности предъявляются ко всем элементам тракта быстродействующих АЦП. Результирующее быстродействие всего тракта характеризуется параметром FPBW (Full-power bandwidth) — шириной полосы полной мощности. Параметр FPBW определяется при подаче на вход АЦП сигнала с амплитудой, которая отличается от максимальной для АЦП на -1 дБ. Он численно равен частоте выходной амплитудно-частотной характеристики АЦП, которая соответс-

твует снижению амплитуды выходного цифрового сигнала АЦП на 3 дБ. Этот параметр важен, поскольку, в соответствии с критерием Найквиста, для достоверной передачи формы сигнала частота оцифровки должна по крайней мере вдвое превосходить частоту входного сигнала.

Величина FPBW всех представленных в таблице одноканальных АЦП, а также двухканальных АЦП в двухканальном режиме достаточна для достоверной передачи формы входного сигнала при работе АЦП на максимальной частоте выборки. Однако ситуация ухудшается при включении режима чередования, так как в этом случае один вход ИС нагружен не на один, а на два внутренних канала АЦП. Например, у двухканального АЦП ADC08D1500 включение режима чередования хотя и удваивает максимальную частоту выборок, но снижает величину параметра FPBW с 1,7 до 0,9 ГГц, и это необходимо учитывать.

При работе с быстродействующими АЦП возникает проблема — нужно успеть принять и обработать данные с выхода микросхемы АЦП, что при скоростях выборок 3–5 GSPS становится весьма сложной задачей. Поэтому

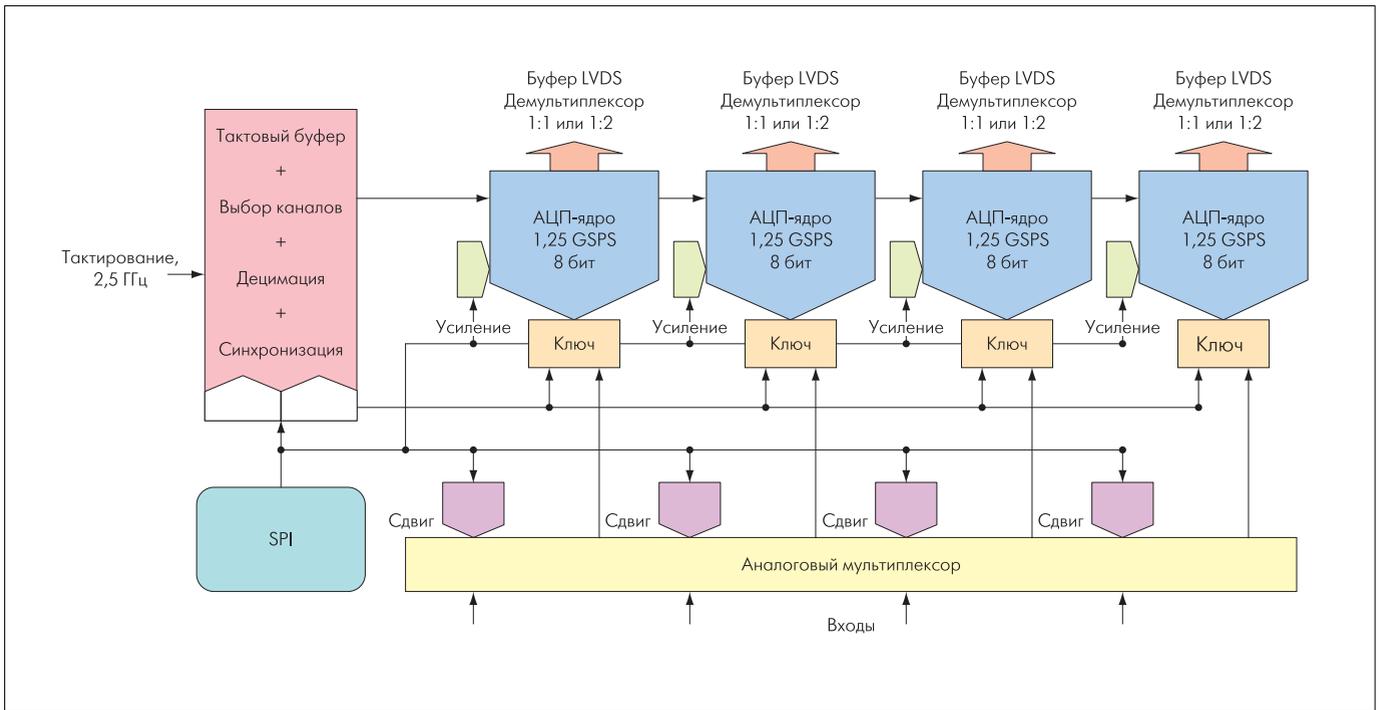


Рис.2. Счетверенный АЦП EV8AQ160

после ядра АЦП данные поступают на выходной демультимплексор, направляющий поток данных на два выхода. Назначение демультимплексора – вдвое снизить скорость потока выходных данных. Он направляет все нечетные выборки в буферный регистр первого выхода, а четные – в

буферный регистр второго. В результате скорость выходного потока данных снижается до уровня, соответствующего скорости обработки данных подключенного к выходу АЦП оборудования. Но скорости выходных потоков остаются достаточно высокими, поэтому выходные буферные регистры имеют высокоскоростные низковольтные дифференциальные выходы, поддерживающие интерфейс LVDS согласно рекомендации IEEE 1596.3-1996.

Итак, на примере блок-схемы ADC08D1500 можно выделить принципиальные особенности архитектуры ИС современных быстродействующих АЦП:

- наличие режима чередования каналов в многоканальных АЦП для повышения производительности;
- построение ядра АЦП на одном из принципов интерполяции для увеличения быстродействия и снижения потребляемой мощности тракта всего АЦП;
- демультимплексор выхода для снижения скорости потока данных.

Практически все – пока немногочисленные – производители быстродействующих АЦП закладывают в архитектуру своих продуктов указанные принципы. Их применение позволяет обойти ограничения быстродействия, накладываемые современными технологиями ИС. Причем дальше всех по этому пути прошла знаменитая компания e2v* (www.e2v.com), которая стала одним из ведущих иг-

*Компания основана в 1947 году в Великобритании под названием Phoenix Dynamo. В том же году переименована в English Electric Valve Company. С 1988 года сменила официальное название на EEV, в 1999 – на Marconi Applied Technologies, а в 2002 – на современное e2v. Одна из ведущих компаний в области вакуумной СВЧ-электроники, а с недавних пор – в области датчиков и полупроводниковых приборов.

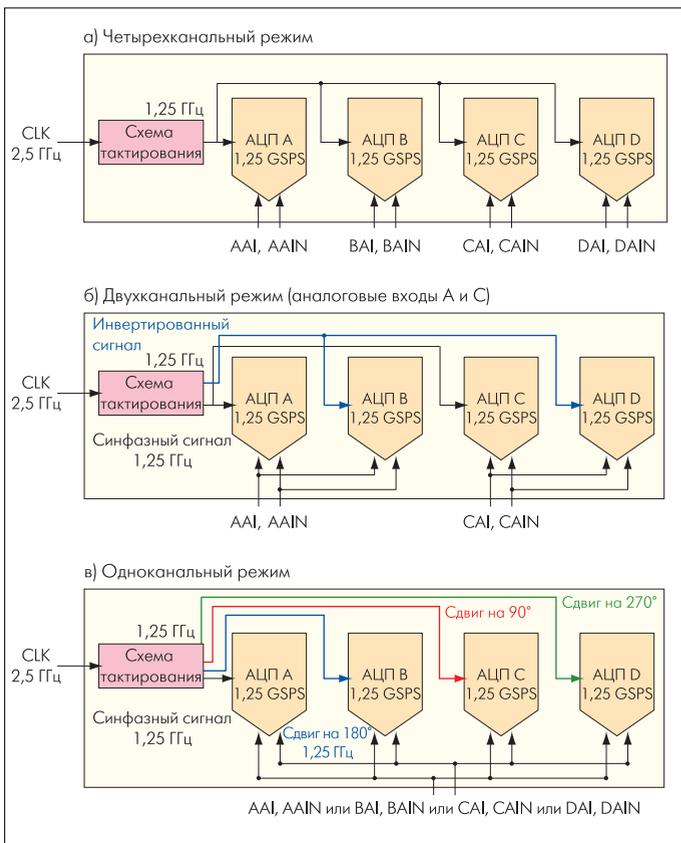


Рис.3. Мультимплексирование входов АЦП EV8AQ160: а) четыре входа, б) два входа, в) один вход

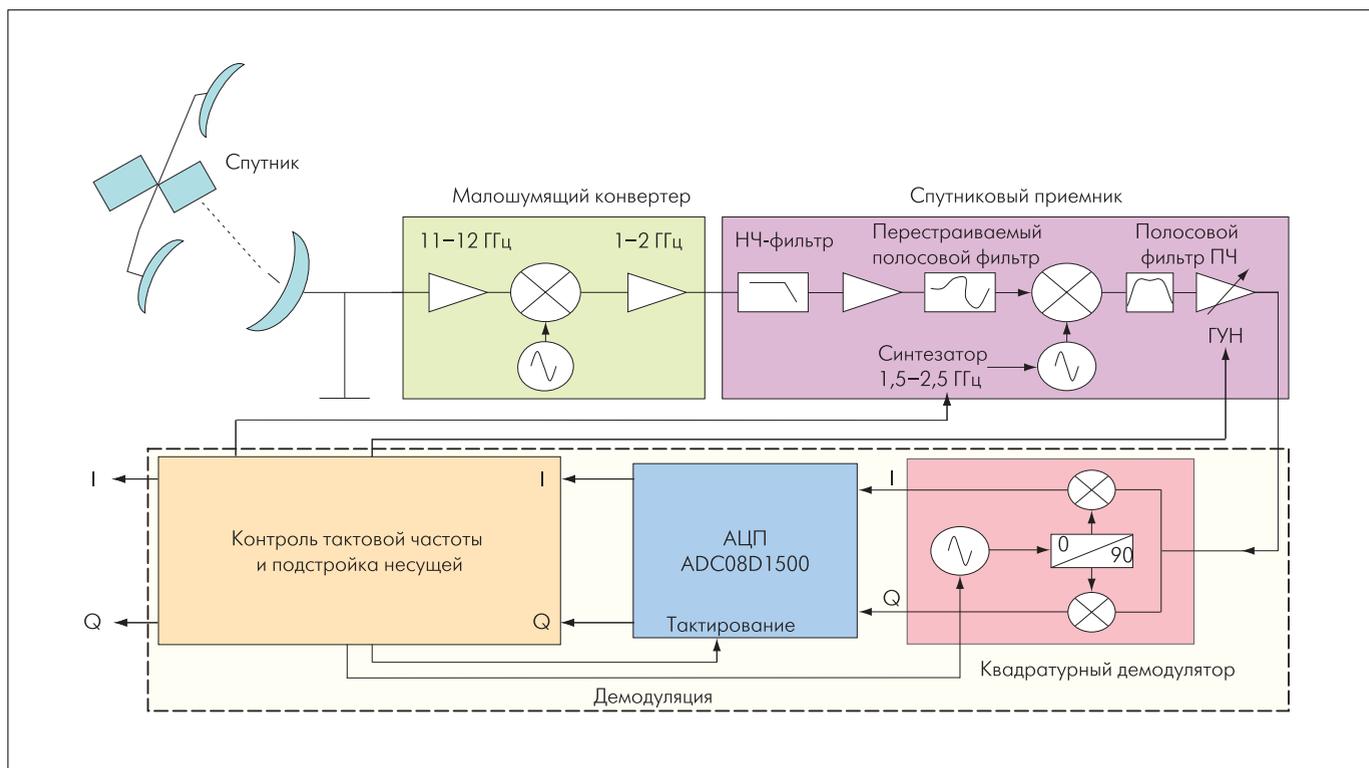


Рис.4. Применение быстродействующего АЦП в приемнике спутниковых сигналов

роков на рынке быстродействующих АЦП после приобретения в августе 2006 года гренобльского отделения компании Atmel (поэтому ряд АЦП в ее ассортименте сохранил систему обозначений Atmel). Недавно она анонсировала ИС EV8AQ160 четырехканального АЦП с максимальным быстродействием 5 GSPS.

Счетверенный реконфигурируемый восьмиразрядный АЦП EV8AQ160 (рис.2) производится по 0,18-мкм SiGe БиКМОП-процессу. Этот прибор удачно сочетает высокое быстродействие SiGe-биполярных транзисторов с низким энергопотреблением КМОП-структур. СБИС содержит четыре АЦП-ядра, максимальная скорость преобразования каждого из которых составляет 1,25 GSPS. По SPI-интерфейсу микросхема может быть сконфигурирована пользователем в один из нескольких режимов мультиплексирования входов (рис.3). Как видно из рис.3б, входной сигнал А поступает на входы АЦП А и АЦП В, которые тактируются со сдвигом фазы 180° и поочередно производят выборки со скоростью 1,25 GSPS. В результате скорость оцифровки сигнала оказывается равной 2,5 GSPS. Аналогично происходит работа по входу С. Микросхема может быть сконфигурирована для оцифровки двух из четырех входов в любой из комбинаций: АС, АД, ВС, ВД. При работе в счетверенном режиме единственный входной сигнал поступает сразу на четыре внутренних АЦП, которые тактируются со сдвигом фазы на 90°. Итоговая максимальная скорость выборки составляет $1,25 \times 4 = 5$ GSPS.

Быстродействующие АЦП традиционно применяют в таких областях, как контрольно-измерительные приборы (прежде всего — цифровые осциллографы), тестовое оборудование, прямое преобразование радиочастоты в системах связи, приемники спутниковых сигналов. Последний случай отражен на рис.4. Заключительное смешивание и фильтрация, осуществляемые обычно в каскадах промежуточной частоты (ПЧ), в приведенной схеме выполняются уже в цифровой области. В приемниках с цифровой ПЧ происходит оцифровка непосредственно сигнала ПЧ. Такое решение существенно уменьшает размеры, стоимость и потребляемую мощность приемника.

Сегодня стоимость быстродействующих АЦП еще довольно высока (цена АЦП ADC08D1500 в США — 484 долл.). Однако динамика цен на эти приборы имеет постоянную и неуклонную тенденцию к снижению. А это означает, что вскоре эти приборы будут решать не только уникальные, сугубо специальные задачи (измерительное оборудование, военная и космическая техника и т.п.), но и придут в массовые приложения. Возможно, это сулит новый виток в развитии массовой электроники. Например, в телекоммуникационных системах с подобными АЦП может быть связано создание недорогой аппаратуры миллиметрового диапазона (о которой сегодня много говорят, но реального выхода не видно). И это далеко не единственное возможное массовое применение сверхбыстродействующих АЦП. ○