

КОМПАКТНЫЕ МОДЕЛИ МОП-ТРАНЗИСТОРОВ ДЛЯ СБИС

ЧАСТЬ 1. НАЗНАЧЕНИЕ. ПРИМЕНЕНИЕ. КЛАССИФИКАЦИЯ



В. Денисенко
Victor@RLDA.ru

После преодоления технологией производства интегральных микросхем 0,25 мкм рубежа проектирование даже цифровых ИС требует использования средств точного электрического моделирования. Точность, как и производительность, таких средств во многом зависит от характеристик используемых моделей компонентов. Предлагаемая публикация представляет собой первую часть статьи, посвященной моделям МОП-транзисторов для систем схемотехнического моделирования.

Модели компонентов, применяемые в системах схемотехнического проектирования, обычно называют компактными моделями. Термин "компактная модель" общепризнан в зарубежной литературе и отражает основное требование – вычислительную простоту (компактность). В отечественной литературе такие модели называют также электрическими или "компонентными", подчеркивая, что прибор моделируется как компонент электрической цепи. В отличие от физико-технологических моделей, которые отражают физические процессы, протекающие в полупроводниковых приборах и описываются системой дифференциальных уравнений в частных производных, компактные модели отражают поведение прибора только относительно его внешних контактов и описываются системой обыкновенных дифференциальных уравнений.

ОБЛАСТИ ПРИМЕНЕНИЯ КОМПАКТНЫХ МОДЕЛЕЙ

Компактные модели используются в составе систем схемотехнического моделирования для решения следующих задач:

- проверки функционирования, анализа чувствительности к изменению параметров элементов, прогнозирования характеристик при изменении техпроцесса и размеров элементов – на этапе проектирования электрической схемы;
- оптимизации параметров элементов, расчета статистических характеристик при известных статистических характеристиках транзисторов – после того, как принципиальная схема уже разработана;
- верификации проекта с учетом паразитных элементов перед передачей его в кремниевую мастерскую;
- оценки стабильности техпроцесса, разработки новых транзисторов, прогнозирования характеристик ИС при изменении техпроцесса и размеров элементов – в кремниевой мастерской;
- переноса информации о техпроцессе между кремниевой мастерской и проектировщиками ИС.

Решение каждой из этих задач требует от модели определенных свойств. Для проверки работоспособности ИС на начальных этапах разработки достаточно простых моделей. Для верификации проекта и анализа чувствительности необходима более высокая точность. Быстродействие модели важно в задачах оптимизации. Статистиче-

ское моделирование требует высокой адекватности модели при изменении технологических параметров. Для технологических расчетов модель должна точно предсказывать поведение транзистора при изменении параметров техпроцесса. И, наконец, для устранения финансовых потерь, вызванных ошибками при моделировании, необходима высокая достоверность модели. Многие из этих требований противоречивы, но экономически целесообразнее поддерживать одну универсальную модель, а не множество разных.

КЛАССИФИКАЦИЯ КОМПАКТНЫХ МОДЕЛЕЙ

Компактные модели подразделяются на физические и формальные. Физические модели строятся на основе анализа физических процессов, протекающих в приборе с упрощенной (модельной) геометрией, с упрощенным распределением легирующих примесей, в одномерном, квазидвумерном или квазитрехмерном приближении. При создании таких моделей используется множество других упрощающих предположений: о диапазоне применимости, погрешности аппроксимации, постоянстве параметров и др. Детальное исследование физических процессов и строгое обоснование сделанных допущений очень важно для получения простой и одновременно точной компактной модели. Несмотря на множество упрощающих предположений, физические модели сохраняют физический смысл своих параметров и часто позволяют установить связь этих параметров с основными параметрами технологического процесса. Примерами физических моделей являются HSPICE Level 28 и BSIM3 [1].

В отличие от физических, формальные модели строятся на основе формального сходства между поведением модели и объекта относительно внешних выводов. При этом уравнения модели выводятся не из физических представлений о работе прибора, а путем экспертного подбора функциональных зависимостей для наилучшей аппроксимации вольт-амперных и вольтфарадных характеристик. Для получения таких моделей широко используются методы среднеквадратической подгонки параметров уравнений с целью минимизации погрешности моделирования. Примерами формальных моделей являются широко известная малосигнальная модель транзистора в виде линейного четырехполюсника, модель Level 3 программы SPICE [2] или кусочно-линейные модели Чуа [3]. Предельно упрощенными разновидностями формальных моделей являются модели переключательного уровня, которые используются для упрощенного моделирования цифровых СБИС [4].

В практике схемотехнического моделирования долгое время использовались как формальные, так и физические модели, однако последние десять лет подавляющее большинство разработчиков СБИС применяют исключительно физические модели, поскольку только они позволяют прогнозировать поведение транзистора при изменении его геометрии и электрофизических параметров.



Особое место среди компактных моделей занимают табличные модели, которые состоят из таблицы с экспериментально полученными точками вольт-амперных и вольт-фарадных характеристик, а также включают в себя алгоритмы обработки экспериментальных данных. Табличные модели обеспечивают высокую точность, но требуют больших затрат памяти. При построении "удачных" табличных моделей должны быть решены проблемы сокращения требуемого объема памяти, сглаживания экспериментальных данных, а также обеспечения связи результатов моделирования с параметрами техпроцесса и геометрией прибора.

Компактные модели могут быть программными и аппаратными. Программные реализуются на универсальных компьютерах и представляют собой часть программы моделирования, выполненную, например, в виде DLL-библиотеки. Аппаратные модели строятся в виде специализированного устройства, в котором информация о модели отражена в структуре электрических связей между его функциональными блоками. Примеры аппаратных моделей – нейронные модели транзистора, табличные аппаратные модели, полунатурные модели [5]. Специфика полунатурных моделей в том, что они, в отличие от математических моделей, реализованных целиком в виде программы, представляют собой комбинацию реального прибора (натуры) и программы, которая обеспечивает связь реального прибора со средствами моделирования электрических цепей.

По организационному признаку компактные модели можно разделить на закрытые, частные и открытые. Уравнения закрытых моделей известны только собственнику модели. Уравнения частных моделей доступны всем, но контролируются собственником, как, например, в случае модели HSPICE Level 28. Открытые модели имеют общедоступные уравнения или исходные тексты программы. Каждый может их модифицировать, указав при этом отличие от оригинала. Примером открытых моделей являются модели Level 1–3 и все версии модели BSIM, исходные коды которых, уравнения и отчеты о найденных ошибках можно найти на Интернет-странице Калифорнийского университета в Беркли или выписать почтой. Интересно отметить, что именно открытые модели нашли наиболее широкое применение в полупроводниковой индустрии. Существенное влияние на развитие компактных моделей оказала возможность их автономного описания в виде законченного программного модуля, например в виде DLL-библиотеки. Это позволило создавать коммерческие версии моделей, не затрачивая усилия на разработку программы схемотехнического проектирования.

ВСТРАИВАНИЕ КОМПАКТНЫХ МОДЕЛЕЙ В СИСТЕМЫ СХЕМОТЕХНИЧЕСКОГО МОДЕЛИРОВАНИЯ

Первые коммерческие модели МОП-транзисторов Level 2 и Level 3 были созданы той же командой разработчиков, которая проектировала SPICE. Однако в наше время, из-за высокой сложности моделей субмикронных транзисторов, разработка моделей выполняется отдельными группами специалистов. При встраивании модели в SPICE-подобную программу возникают ошибки, которые могут проявляться как при начальной инсталляции, так и при внесении поправок в модели, замене версий и последующем тестировании. Встраивание в систему и тестирование модели требует нескольких человеко-месяцев [6]. Поэтому для инсталляции новых моделей в готовые системы схемотехнического проектирования некоторые фирмы предлагают специальные интерфейсы к компактным моделям [7]. В последнее время появились работы по унификации процесса встраивания модели в программу моделирования. Наиболее интересен подход, основанный на применении языков описания аналоговых и аналого-цифровых схем Verilog-AMS и VHDL-AMS. Эти

языки являются стандартными и поддерживаются многими программами схемотехнического моделирования.

АВТОМАТИЧЕСКАЯ ГЕНЕРАЦИЯ МОДЕЛЕЙ

После освоения нанометровой технологии продолжительность разработки компактных моделей стала очень критическим параметром. Внедрение модели в полупроводниковую индустрию требует трех лет [6], а ее разработка – от десяти до пятидесяти человеко-лет. Поэтому возникает проблема поиска компромисса между продолжительностью разработки модели и ее вычислительной эффективностью [8]. Одно из возможных ее решений – автоматический синтез моделей, основанный на моделировании уравнений полупроводника электрической цепью [9,10]. Однако модель, полученная таким способом, оказывается либо сложнее обычной компактной модели, либо требует такого же тщательного анализа, который необходим при создании компактной модели традиционным способом. Другой недостаток этого метода – использование при автоматической генерации модели параметров физико-топологических моделей, которые сами по себе имеют много нерешенных проблем (отсутствие надежной метрологической базы, трудоемкость калибровки моделей, постоянное появление новых физических эффектов, для учета которых требуется переделка или модификация моделирующих программ). К ограничениям использования метода следует отнести также проблематичность (или чрезмерную трудоемкость) моделирования трехмерных эффектов. К потенциальным достоинствам метода относится возможность быстрого моделирования приборов, для которых еще не создана модель, эффектов внешних воздействий (магнитного поля, радиации) и саморазгрева прибора.

СТАНДАРТИЗАЦИЯ МОДЕЛЕЙ

Число известных моделей МОП-транзисторов уже перевалило за сотню. Это затрудняет взаимодействие разработчиков с кремниевыми мастерскими, усложняет средства идентификации параметров и сопровождение моделей поставщиками программ схемотехнического моделирования. Внедрение модели в промышленное использование требует значительных финансовых ресурсов и около трех лет работы [6]. Поэтому существует потребность в создании единой модели с хорошими качественными показателями, совместимой с различными средствами идентификации параметров и моделирования, а также обеспечивающей информационный обмен между кремниевыми мастерскими и заказчиками, технологическими партнерами, группами разработчиков внутри большой компании.

В декабре 1995 года в рамках альянса предприятий полупроводниковой промышленности (Electronic Industry Alliance – EIA) был создан совет по компактным моделям транзисторов (Compact Model

Council – CMC), в который вошли лидирующие предприятия полупроводниковой индустрии: AMD (Advanced Micro Devices), Analog Devices, Avant!, BTA Technology, Cadence Design System, Conexant System, Hewlett Packard, Hitachi, Motorola, IBM, Intel, Lucent Technology, NEC, Philips System, Texas Instruments и TSMC (<http://www.eigroup.org/cmcc>). Цель деятельности совета – стандартизация и решение проблем качества моделей. Ближайшим кандидатом на стандартную модель МОП-транзистора была выбрана BSIM3v3, и к настоящему времени она стала первой стандартизованной моделью МОП-транзистора. За время работы совета было сделано множество поправок в уравнения моделей, разработаны процедуры их верификации. Работы по усовершенствованию моделей проводятся и в рамках Fabless Semiconductor Association (<http://www.fsa.org>). Вопросы метрологии, аттестации, верификации и тестирования моделей транзисторов разрабатываются также в отделе полупроводниковой электроники Национального института стандартов США (NIST, <http://ray.eeel.nist.gov/modval.html>).

Стандартизация компактных моделей – необычное дело, поскольку уравнения модели инкапсулированы в программное обеспечение, т.е. объект стандартизации непосредственно "не виден". В процессе стандартизации рассматриваются вопросы точности, тестирования, доступности, контроля версий программы, верификации и аттестации, порядка внедрения в промышленное использование. Большинство существующих компактных моделей разрабатывались без учета того, что они должны соответствовать стандартным требованиям, поэтому чтобы модели прошли стандартизацию и стали полезными для полупроводниковой индустрии, их необходимо перерабатывать.

СМС сформулировал следующие требования к моделям, которые могут быть выдвинуты в качестве кандидатов для стандартизации [6]:

- общедоступность исходных текстов программ;
- язык программирования модели – Си;
- наличие организационной структуры, обеспечивающей техническую поддержку модели;
- подробно документированная методология экстракции параметров;
- полная документированность всей модели;
- соответствие качественным тестам;
- соответствие количественным тестам;
- наличие параметров для регулировки длины и ширины канала.

Общедоступность исходных текстов программы – критерий, которому не смогли удовлетворить многие из представленных на рассмотрение СМС моделей. А наличие исходных текстов модели BSIM3v3 на Интернет-странице Калифорнийского университета в Беркли и свободный доступ к исследовательским отчетам во многом способствовали успешному прохождению процедуры стандартизации этой модели.

Для сравнения моделей между собой выработан комплект качественных и количественных тестов. Модель должна иметь правильное физическое поведение, что определяется качественными тестами, и иметь хорошую точность по сравнению с измеренными характеристиками. Однако в тестах нет требования на соответствие между тестовым транзистором и характеристиками модели, поскольку корректная оценка точности может быть основана только на статистическом описании техпроцесса и модели.

Аттестация модели по требованиям СМС осуществляется в три этапа. Первый этап – проверка работы модели в программе моделирования – выполняется поставщиком средств схемотехнического проектирования. Анализируется соответствие модели качественным тестам. Результаты моделирования с помощью программы,

в которую встроена компактная модель, должны соответствовать результатам моделирования, полученным разработчиком. Оценка производится в широком диапазоне изменения напряжений, размеров приборов и параметров модели.

Второй этап – оценка качества параметров модели. После экстракции параметров по предлагаемой разработчиком методике характеристики модели проверяются при различных смещениях, температурах и размерах транзистора. Аномалии поведения модели могут проявляться в виде отрицательных проводимостей, выбросов, нефизического поведения. Ошибки в параметрах моделей – одна из наиболее распространенных причин ошибочных результатов в процессе моделирования ИС.

Заключительный этап аттестации – сравнение результатов моделирования ИС и измерений с учетом разброса параметров техпроцесса. При моделировании учитывают все паразитные элементы ИС, включая межсоединения и емкости корпуса. Полное моделирование ИС является лучшим способом проверки качества модели. Помимо сравнения с результатами измерений, при полном моделировании можно протестировать вычислительные свойства модели, включая сходимости и быстродействие.

Формализация процедур оценки и сравнения моделей – один из наиболее сложных вопросов, требующих специального обсуждения. В следующей части статьи будут рассмотрены показатели качества моделей, такие как точность, достоверность, вычислительная эффективность и другие.

Продолжение следует.

ЛИТЕРАТУРА

1. **Cheng Y., Hu C.** MOSFET modeling & BSIM3 user's guide. – Kluwer Academic Publishers, 1999.
2. **Liu S.** A unified CAD model for MOSFETs, ERL Memorandum No. UCB/ ERL M81/31. – University of California, Berkeley, May 1981.
3. **Chua L.O., Deng A.** Canonical piecewise linear representation. – IEEE Trans. Circuit Syst., Vol.35, №1, 1988, p.101–111.
4. **Acar E., Dartu F., Pileggi LT.** TETA: Transistor-level waveform evaluation for timing analysis. – IEE Trans. on CAD of ICAS, vol.21, №5, May 2002, p.605–616.
5. **Denisenko V.V.** An accurate circuit simulation using real MOS transistor instead of its mathematical model. – In: Proc. 1997 International Symposium on Nonlinear Theory and its Applications (NOLTA'97), Honolulu, USA, Nov.29–Dec.2, 1997, p.345–348.
6. **Brooks B., Green K., Krick J., Vrotsos T., Weiser D.** Standardization and Validation of compact models. – Workshop on Compact Modeling at the 6th International Conference on Modeling and Simulation of Microsystems, San Francisco, Feb. 25–27, 2002, p.653–656.
7. **Денисенко В.В.** Проблемы схемотехнического моделирования КМОП СБИС. – Компоненты и технологии, 2002, №3, с.74–78; №4, с.100–104.
8. **Chan M., Hu C.** The engineering of BSIM for the nano-technology era and beyond. – Modeling and Simulation Microsystem, Workshop on Compact Modeling, WCM, 2002, p.662–665.
9. **Денисенко В.В., Попов В.П.** Электронные цепи для моделирования физических процессов в полупроводниковых структурах методом прямых аналогий. – Электронное моделирование, 1983, №6, с. 39–43.
10. **Luryi S., Pacelli A.** Automatic generation of RF compact models from device simulation – Workshop on Compact Modeling at the 6th International Conference on Modeling and Simulation of Microsystems, San Francisco, Feb. 25–27, 2002, p.702–709.