

ПЕРВЫЙ СОВМЕСТНЫЙ КОНКУРС НТЦ "МОДУЛЬ" И ЖУРНАЛА "ЭЛЕКТРОНИКА: НТБ" ЗАВЕРШЕН

Подведены итоги конкурса на лучшую учебно-исследовательскую работу по применению процессора L1879VM1 (NM6403) среди студентов и аспирантов кафедр вузов. Конкурс проводился совместно НТЦ "Модуль" и журналом "ЭЛЕКТРОНИКА: НТБ" среди вузов – участников Университетской программы НТЦ "Модуль".

Первое место присуждено работе "Методы и устройства цифровой обработки радиолокационных сигналов с использованием процессора L1879VM1", выполненной в Муромском институте (филиал Владимирского государственного университета) аспирантами кафедры радиотехники Дударевым Валерием Александровичем, Мироновым Сергеем Николаевичем и студентом радиотехнического факультета Богатовым Александром Дмитриевичем. Научный руководитель – д-р техн. наук, профессор кафедры радиотехники Стров Виктор Васильевич.

Проект направлен на решение крупной научно-технической проблемы, заключающейся в разработке теоретической базы и исследовании принципов работы, методов построения и модернизации аппаратуры цифровой обработки сигналов (ЦОС) для радиолокационных станций обзорного типа, алгоритмов обработки и представления информации, метрологического обеспечения разрабатываемой цифровой аппаратуры РЛС. Основным объектом исследований являлась когерентная активная РЛС с псевдослучайным фазокодоманипулированным радиосигналом и импульсным излучением. Для цифровой обработки сигналов авторы использовали многопроцессорную вычислительную систему на основе процессора L1879VM. Она решает такие задачи, как корреляционная обработка (сжатие) широкополосных импульсных сигналов и вычисление комплексной амплитуды; селекция движущихся целей; предварительное безвесовое накопление импульсов; некогерентно-весовое накопление; обнаружение целей (пороговая обработка сигналов); критериальная обработка для устранения эхосигналов целей, находящихся за пределами рабочей дистанции радиолокатора; формирование карты местных предметов, малоподвижных нецелелеподобных объектов и "ангелов".

Авторы работы провели статистический анализ всех базовых алгоритмов ЦОС и показали, что в большинстве из перечисленных задач возникает проблема вычисления свертки (нерекурсивной фильтрации). В связи с этим они разработали алгоритм вычисления свертки, ориентированный на процессор L1879VM1, и произвели оценку вычислительных затрат на каждую составляющую процесса обработки.

Оригинально решена и архитектура многопроцессорной вычислительной системы. Ее ядром является вычислительный узел из двух процессоров L1879VM1, соединенных друг с другом через глобальные шины, что делает разработанную структуру уникальной. Последовательное соединение двухпроцессорных узлов обеспечивает поточную (конвейерную) обработку сигналов в целом.



Применение результатов работы при создании когерентных радиолокационных станций различного назначения (обзорные РЛС системы управления воздушным движением, радиолокационные комплексы для метеорологических исследований, РЛС дальнего обнаружения и целеуказания) позволит снизить энергопотребление, габариты, повысить надежность составных частей и изделия в целом.

Второго места удостоена работа "Программный комплекс поиска и обнаружения сложных фазоманипулированных сигналов на базе процессора L1879VM1" адъюнкта кафедры космической радиолокации и радионавигации Военно-космической академии им. А.Ф. Можайского Иванова Вадима Федоровича. Научный руководитель – канд. техн. наук, доцент кафедры космической радиолокации и радионавигации Сахно Игорь Викторович.

Цель работы – разработка навигационного программного приемника на базе процессора L1879VM1, реализующего алгоритмы поиска и обнаружения сложных фазоманипулированных сигналов. Благодаря векторному ядру процессор L1879VM1 в близком к реальному масштабе времени выполняет функции аппаратного приемного устройства. Программная реализация этого устройства при высоких технических характеристиках позволяет варьировать стратегию приема сигнала без изменения аппаратной части и поддерживать сложные алгоритмы обработки сигналов, не реализуемые традиционными методами. На базе процессора L1879VM1 разработана технология приема непрерывных фазоманипулированных сигналов, основанная на теории согласованной пространственно-временной фильтрации. Предложены новые подходы к реализации программных приемников сигналов с кодовым разделением каналов (CDMA), осуществляющих поиск сигнала по задержке и частоте, а также решение задачи обнаружения по критерию Вальда.

Автор исследовал чувствительность разработанного программного согласованного фильтра на примере приема сигналов спутниковых радионавигационных систем ГЛОНАСС/GPS. Испытания посредством имитатора сигналов СРНС ГЛОНАСС/GPS КБ "НАВИС" показали, что при использовании разработанных алгоритмов чувствительность в режиме поиска может быть доведена до -170 дБВт, а время поиска и обнаружения одного навигационного космического аппарата сокращено до 3 секунд.

Третье место заняла работа "Система распознавания образов на основе нейросетевого комплекса" студента Самарского государственного технического университета Корнева Алексея Павловича (кафедра "Прикладная математика и информатика"). Научный руководитель – канд. техн. наук, доцент кафедры "Автоматика и управление в технических системах" Юдашкин Александр Анатольевич.

Автор исследовал численное решение задачи распознавания изображений на основе синергетической модели нейронной сети Хакена с целью его упрощения и ускорения, реализовал оптимизи-



рованный алгоритм распознавания изображений на базе процессоров Intel Pentium и L1879BM1 и сравнил их эффективность.

В ходе работы получена программная реализация численного решения задачи на Intel-совместимых процессорах в разных режимах вычислений с плавающей точкой; проведена адаптация полученных программ для вычислений с фиксированной точкой; разработаны рекомендации по выбору единичного элемента и шага интегрирования. Разработанный алгоритм вычисления матриц сумм покомпонентных произведений (СПП) применительно к процессору L1879BM1 реализован в нескольких вариантах: 64-разрядные СПП, 32-разрядные СПП и 32-разрядные СПП с вычислением половины матрицы СПП. Сравнительный анализ производительности показал, что двухпроцессорный модуль МЦ 4.01 на базе L1879BM1 с тактовой частотой 40 МГц позволяет произвести вычисление матрицы СПП в три раза быстрее, чем один процессор Intel Pentium 4, работающий на частоте 1,4 ГГц.

Поскольку конкурс проводился в рамках Университетской программы НТЦ "Модуль", мы попросили начальника коммерческого отдела НТЦ "Модуль" Максима Груздева подробнее рассказать об этой программе.

Почему возникла Университетская программа НТЦ "Модуль"?

Три года назад, когда процессор NM6403 (L1879BM1) впервые появился на рынке, по своим техническим характеристикам он находился на уровне лучших мировых достижений, а по некоторым параметрам не имел аналогов*. Однако создателей процессора подстерегало основное заблуждение многих российских разработчиков – "если продукт хорош по своим техническим характеристикам, то успех на рынке ему гарантирован". Расплатой за подобные ошибки в 90-х годах стали сотни похороненных высокотехнологичных проектов, казалось бы, блестящих по своим техническим параметрам.

Вывод новых процессорных СБИС на рынок довольно сложен – необходимо переманить разработчика с одной вычислительной платформы на другую. На освоение нового процессора требуется несколько месяцев – изучить архитектуру, систему команд, освоить средства отладки и т.д. Технические преимущества важны, конечно, но не они играют ключевую роль. На мировом рынке DSP каждый год появляются новые интересные архитектуры, но инновационным идеям далеко не всегда удается потеснить лидеров, которых поддерживают миллионы пользователей.

В аналогичной ситуации оказался и процессор L1879BM1. Добавьте сюда общую неблагоприятную среду, в которой приходится работать российским hi-tech-компаниям. Необходимо было понять, где искать разработчиков, еще не обремененных грузом опыта и устоявшимися предпочтениями? Ответ очевиден – в вузах. Но вуз должен давать актуальные знания, которые будут востребованы, когда студент станет инженером. Чтобы новый процессор восприняли студенты, он должен быть воспринят рынком.

Поэтому мы прорабатывали цепочку "вуз – предприятие". Когда государство перестало платить за преподавание, для многих кафедр источником финансирования стало проведение НИОКР для предприятий. Именно эти кафедры стали целевыми для нашей Университетской программы. Одним из каналов продвижения процессора на рынок НТЦ "Модуль" выбрал технические университеты.

Как вы выстраиваете взаимодействие с вузами?

Работу с вузами мы строим на принципе взаимной выгоды – для вузов, предприятий и "Модуля". Позиция большинства заказчиков сегодня такова: "с нуля разработку финансировать не будем, сде-

*Шахнович И. Отечественный процессор цифровой обработки сигналов NM6403 – чудо свершилось. – ЭЛЕКТРОНИКА: НТБ, 1999, №2.

лаете что-нибудь интересное – купим". Поэтому, чтобы получить заказ, желательно иметь готовый макет устройства.

Мы предлагаем кафедрам инструментальные модули на базе L1879BM1 в безвозмездное пользование на срок до шести месяцев. За это время специалисты знакомятся с процессором, пробуют свои алгоритмы на его архитектуре, получают предварительные результаты, которые можно продемонстрировать заказчику, – т.е. определяют перспективы работ с процессором по своей тематике. Если работы решено продолжить, кафедра выкупает у нас модули по себестоимости. Инструментальное программное обеспечение и техническая поддержка предоставляются вузам бесплатно. Некоторые предприятия сами покупают наш инструментальный и организуют проведение НИОКР на своих базовых кафедрах. Все действующие скидки в этом случае сохраняются.

К сожалению, у нас не такие возможности, как, скажем, у компании Texas Instruments, мы не можем бесплатно раздавать наш инструментальный всем желающим. Приходится идти на компромисс. Таким образом, Университетская программа предоставляет выгоды всем участникам процесса – и предприятиям, и вузам, и "Модулю".

А какое место в Университетской программе отводится прошедшему конкурсу?

Несмотря на небольшой масштаб, конкурс весьма реалистично отразил общее состояние в сфере современной отечественной электроники – происходит децентрализация и отток специалистов из радиотехники в информационные технологии. В то же время в радиоэлектронной промышленности наметился подъем. У заказчиков появились деньги, появились темы. И на многих предприятиях возникла ситуация – есть заказ, есть работа, а выполнять некому. Опытные сотрудники ушли, преемственность нарушена, молодых специалистов готовить некому. Поэтому восстановление системы подготовки новых специалистов, укрепление связей радиоэлектронной промышленности с высшей школой – очень актуальные задачи. Наш конкурс был направлен на поддержание и восстановление утраченного в последние годы авторитета радиотехнического образования.

Каковы перспективы Университетской программы?

Мы надеемся, что сотрудничество с кафедрами вузов позволит создавать центры, способные выполнять заказные работы, проводить квалифицированные консультации, обучать специалистов. Наша программа со временем станет похожа на аналогичные проекты, реализуемые зарубежными производителями микропроцессоров.

Первый этап пройден – мы создали себе рынок, специалисты на многих предприятиях знают наш процессор. Теперь будем работать над его внедрением в образовательный процесс. Разрабатываются лабораторные работы с использованием L1879BM1, вводятся новые учебные курсы. Все должно развиваться постепенно.

За прошедшим конкурсом последуют другие, тем более, что ассортимент СБИС НТЦ "Модуль" расширяется. Завершена разработка системы-на-кристалле 1879BM3, на подходе – процессор 1879BM2 (NM6404). Не вызывает сомнения, что новый для России опыт взаимодействия высокотехнологического предприятия с вузами принесет свои плоды. Остается добавить, что НТЦ "Модуль" награждает авторов работ, занявших призовые места, денежными призами – 32000, 16000 и 12000 рублей. Журнал "ЭЛЕКТРОНИКА: НТБ", со своей стороны, предоставляет участникам конкурса бесплатную подписку на 2003 год.

Поздравляя победителей конкурса, желая им дальнейших успехов, надеемся, что их творческий потенциал раскроется в полной мере и по достоинству будет оценен в России, на российских предприятиях.

**DARPA задумывается о "познавательном" компьютере.
Обучаемый персонализированный помощник**

Давний сторонник и пользователь систем искусственного интеллекта – Управление перспективных исследовательских программ МО США (DARPA) – намерено уже с первого квартала 2003 года начать финансирование проектов создания когнитивного (способного воспринимать и "понимать" внешний мир) компьютера. Система сможет "делать выводы, пользоваться имеющимися знаниями, обучаться на основе собственного опыта, накапливать знания, объяснять полученные результаты, определять дальнейшие направления исследований, понимать свои возможности и последствия действий, а также стойко воспринимать неожиданности". Цель Управления – объединить усилия ученых, работающих в различных областях, с тем чтобы получать из разрозненных частей единое целое. Как отметил директор DARPA Р. Бречмен, "нам не нужен лучший в мире обучающий алгоритм. Мы хотим получить нечто адекватное, созданное на основе научных данных и достаточно совершенное для того, чтобы доказать возможность работы после объединения всех его элементов".

Ранее DARPA уже финансировало разработки искусственного интеллекта и нейронных сетей. Оба проекта, по мнению специалистов Управления, были успешными, хотя полностью поставленные цели не были достигнуты, и человекообразные роботы, снующие вокруг нас, так и не появились. Но обучающие методы уже используются в самых разнообразных коммерческих системах, позволяя бороться с подделками кредитных карт, обнаруживать незаконное пользование сотовой связью, оценивать закладные, распознавать речь и т.п. Алгоритмы искусственного интеллекта широко применяются и в военных системах, в частности они использовались при проведении операции "Буря в пустыне". Переход на более высокий уровень искусственного интеллекта сегодня стал возможным благодаря стремительному росту производительности компьютеров. Пример – компьютер Deep Blue, который в конце концов сумел-таки победить чемпиона мира по шахматам. Для этого не потребовалась разработка новых алгоритмов, достаточно было лишь увеличить вычислительную мощность машины. Расширено и наше понимание работы человеческого мозга, хотя пока задача его искусственного создания не ставится. Цель DARPA не копирование природы, а разработка "изящных" программ, т. е. вместо "наизывания" транзисторов для имитации нейронных сетей специалисты Управления призы-

вают создавать новые архитектуры, способные использовать вычислительные мощности, аналогично мозгу.

DARPA не питает иллюзий, что за четыре года удастся решить проблему создания искусственного интеллекта. Но проект предоставляет возможность доказать выполнимость подобной задачи. И если работы не будут прекращены, через пять-шесть лет, может быть, и появится ассистент, способный помогать в работе в офисе. Он сможет делать выводы, наблюдая за сотрудниками, ему можно будет сказать: "Когда я говорю X, ты делаешь Y", т. е. проявит способность к обучению на примерах и получаемых указаниях.

До 6 июня 2003 года DARPA принимает заявки на возможные пути реализации программы. При этом пока не отдается никакого предпочтения какой-либо технологии. Указывается лишь желательность разработки "системных" аспектов, поскольку, как считает Бречмен, готовые архитектуры очень редко "произрастают" в академической среде. Правда, Управление надеется, что в предложениях будет предусмотрено решение трех когнитивных аспектов архитектуры. Это – непосредственный отклик на входные возмущения в реальном времени; реализация процессов планирования и других структурированных задач мышления, в том числе задач общения на естественном языке и, наконец, использование в качестве входных данных собственных наблюдений (простейшая форма самоанализа). Интересен и предлагаемый подход к созданию "интеллектуальных" интерфейсов, способных приспосабливаться к пользователю, а не требующих приспособления к себе. Например, при работе со средствами проектирования на естественном языке пользователь сможет сообщить системе, какие новые свойства он хотел бы ей придать, и система сама решит, что нужно в себе изменить для реализации этих новых свойств. Проблемы формирования долго- и краткосрочной памяти, решение задач восприятия, представления образов, обоснования принимаемых решений, общения и выполнения определенных действий потребуют создания новых аппаратных и программных модулей. В результате интеграции этих модулей с базой знаний и работы под управлением процессов реагирования, обдумывания и самоанализа, возможно, и удастся создать систему, которая "будет знать, что она делает".

www.eetimes.com/story/OEG2992120962

**Первый сигнальный процессор нового семейства TigerSHARC.
Рождественский подарок фирмы Analog Devices**

Фирма Analog Devices в декабре 2002 года объявила об освоении производства первого сигнального процессора нового семейства TigerSHARC – ADSP-TS101S, способного выполнять в 1 сек $2,4 \cdot 10^{12}$ операций умножения с накоплением (Gmacs) 16-бит чисел с фиксированной запятой и $1,8 \cdot 10^{12}$ операций с плавающей запятой (Gflops). Тактовая частота процессора – 300 МГц, время выполнения команды DSP-ядром – 3,3 нс. За один цикл процессор выполняет восемь операций умножения 16-бит чисел с 40-бит накоплением или две операции умножения 32-бит чисел с 80-бит накоплением. Высокий параллелизм (командный конвейер на восемь циклов, конвейер выборки за три цикла и исполнительный конвейер на пять циклов) процессора обеспечивает выполнение до четырех 32-бит команд за цикл. Время быстрого преобразования Фурье 32-бит комплексного числа с плавающей запятой составляет 32,5 мкс. Процессор ASP-TS101S, превосходящий по производительности ближайших конкурентов на 35%, предназначен для применения в системах со многими совместно работающими и выполняющими интенсивные вычисления в реальном времени процессорами. Это – видео- и коммуникационная аппаратура, в том числе 3G сотовые системы, широкополосные базовые станции беспроводной связи, а также военные системы, медицинское оборудование обработки изображения, промышленное контрольно-измерительное оборудование.

Особенность процессора ADSP-TS101S – статическая суперскалярная архитектура, объединяющая RISC-, стандартные

DSP- и VLIW-элементы и поддерживающая обработку 1-, 8-, 16- и 32-бит данных с фиксированной и плавающей запятой. В чип процессора входят: 6-Мбит СОЗУ (три группы блоков памяти, разбиение которых производит пользователь); 14-канальный контроллер прямого доступа к памяти; три 128-бит шины, обеспечивающие общую пропускную способность памяти 12 Гбайт/с; два вычислительных блока, каждый с АЛУ, умножителем, сдвиговым регистром и регистровым файлом объемом 32 слова. Важное значение имеет и наличие двух встроенных средств многопроцессорной обработки – портов каналов передачи данных и кластерной шины, благодаря чему при масштабировании системы можно обойтись без внешних связующих схем и обеспечить необычайно высокую производительность ввода/вывода. Так, 32/64-бит кластерный интерфейс позволяет вводить до восьми устройств в DSP-систему без применения связующих схем или поддерживающей логики. Программы могут быть записаны на ассемблере или языке Си.

ADSP-TS101S поставляется в дешевых пластмассовых BGA-корпусах размером 19x19 мм или 27x27 мм. Цена его при закупке партии в 10 тыс.шт. – 199 долл. Кроме того, фирма может предоставить полный комплект документации на процессор совместно с фирменными средствами проектирования VisualDSP++.

Пресс-релиз фирмы Analog Devices



Сверхширокополосная связь* – работы ведутся

Принятое в начале 2002 года Предписание Федеральной комиссии по связи (FCC)** открыло шлюзы для разработки множества решений в области сверхширокополосной (UWB) связи. При скоростях передачи данных до 500 Мбит/с UWB предназначается для беспроводных локальных сетей и аудио/видео внутри дома.

Те, кто занимаются технологией UWB, сталкиваются с большим, чем ожидалось, числом проблем. Сторонники UWB-связи ломают голову над трудностями по быстрому и точному обнаружению сигнала ниже минимального шума при высоких скоростях передачи данных и при наличии множества пользователей. Решение этих проблем уже привело к ряду инновационных антенных конструкций, схемам модуляции и кодирования. Многие из этих работ до настоящего времени остаются под защитой заявленных патентов.

Сторонники технологии Bluetooth видят преимущество UWB в простоте передатчика. Но приемник, с другой стороны, сложен и потребляет много мощности. Они же считают ключевым фактором ограничение UWB-связи очень короткими расстояниями. Этой проблеме было посвящено заседание рабочей группы IEEE 802.15.3 в декабре 2002 года. Основу разработанных группой требований составили скорости 110 Мбит/с для 10 м при четырех каналах и потребляемой мощности не более 100 мВт. Скорости могут расти до 200 Мбит/с для 5 м.

Фирма Time Domain, по словам ее исполнительного вице-президента, близка к анонсированию набора ИС, соответствующих требованиям FCC. Texas Instruments, Philips и Intel находятся на различных стадиях готовности перехода от НИОКР к изготовлению изделий.

Интересы TI сконцентрированы на телевидении высокой четкости (ТВЧ) на 12–17 Мбит/с. Фирма уделяет внимание технологиям беспроводных домашних сетей как средству достижения скоростей передачи данных, определяющих низкую частоту появления ошибочных битов, которая требуется для ТВЧ. Этим

объясняется, почему TI явилась одним из первых инвесторов технологии XSI, которая уже продемонстрировала работу на расстояниях более 15 м при 50 Мбит/с. Philips также рассматривает технологию UWB для распространения сигналов ТВЧ внутри дома, ограничиваясь скоростями 20 Мбит/с. Intel, которая установила для UWB планку на 500 Мбит/с, видит в этой технологии возможность создания полностью интегрированного цифрового КМОП-радио. Фирма сконцентрировала усилия по UWB на связи и подтвердила свои возможности на весеннем корпоративном форуме разработчиков, продемонстрировав скорость 100 Мбит/с на 3 м при мощности потребления 0,5 Вт.

В то время как относительно жизнеспособности технологии UWB для связи остается множество вопросов, по поводу ее применения в локации проявляется энтузиазм.

*ЭЛЕКТРОНИКА: НТБ, 2001, №4, с.8–15.

**ЭЛЕКТРОНИКА: НТБ, 2002, № 3, с.38–44.

www.eet.com/