

ШКОЛА АКАДЕМИКА С.А. ЛЕБЕДЕВА В РАЗВИТИИ ОТЕЧЕСТВЕННОЙ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ



А.Иванов

Сто лет назад, 2 ноября 1902 года в Нижнем-Новгороде в семье литератора-народовольца и учительницы родился сын Сергей. Мог ли тогда кто-нибудь предположить, что ему уготована роль одного из основателей отечественной вычислительной техники, создателя первой отечественной цифровой ЭВМ, основоположника мощной научной школы?

Имя Сергея Алексеевича Лебедева знают сегодня многие, но реальные заслуги этого выдающегося ученого известны в меньшей степени. Причины тому очевидны – и общий кризис отечественной вычислительной техники, и характер работ, которыми занимался Сергей Алексеевич. Восполним этот пробел.

Начало научной карьеры С.А.Лебедева пришлось на 20-е годы. В 1921 году он поступил в МВТУ на электротехнический факультет (позднее преобразованный в Московский энергетический институт – МЭИ). В 1928 году с блеском проходит защита дипломной работы С.А.Лебедева – "Устойчивость параллельной работы электростанций" – фактически серьезный научный труд, выдвинувший вчерашнего студента в одного из самых компетентных в стране специалистов по теории устойчивости мощных электрических систем. В 1933 году С.А.Лебедев в соавторстве с сотрудником своей лаборатории математиком П.С.Ждановым опубликовал монографию "Устойчивость параллельной работы электрических систем". В 1934 году, дополненная и переработанная, она была переиздана. В монографии излагались теория, методы расчета и способы повышения устойчивости энергосистем. Во втором издании особое внимание обращалось на методику расчетов динамической устойчивости, теорию переходных процессов в синхронных машинах. В мировой литературе ничего подобного к тому времени не было.

Смоделировав и освоив процесс распада электрических систем, Сергей Алексеевич создал регуляторы устойчивости, предупреждающие выпадение генератора из синхронизма, – следовательно, предупреждающие аварии. Однако их разработку тормозила сложность математических расчетов, что и заставило С.А.Лебедева перейти к математическому моделированию с помощью аналоговых вычислительных машин.

Добиваясь повышения устойчивости параллельной работы нескольких объектов, подверженных подчас непредсказуемым внешним воздействиям, С.А.Лебедев понимал, что решить такие задачи с требуемой точностью на существовавших в то время аналоговых вычислительных машинах невозможно. Поэтому еще до войны ученый начинает поиски новых принципов организации вычислительных процессов.

Во время войны Сергей Алексеевич занимался созданием управляемого оружия – проектировал самонаводящиеся ракеты и торпеды, в удивительно короткий срок сконструировал систему стабилизации танкового орудия при прицеливании, которая была незамедлительно принята на вооружение.

12 февраля 1945 года Сергей Алексеевич Лебедев становится действительным членом АН Украинской ССР, в мае 1946 года – директором Института энергетики АН УССР. Переезд в Киев был необходим ученому, чтобы посвятить себя новому делу – созданию цифровой вычислительной машины. В 1948 году им подготовлен доклад "Искусственная устойчивость синхронных машин" для XII Парижской международной конференции по большим электроэнергетическим системам – своеобразный итог работы по устойчивости электросетей большой протяженности. Доклад был зачитан, но сам автор в Париж не поехал – он поглощен разработкой принципов действия электронной счетной машины. В 1948 году была разработана функциональная схема ЭВМ, предусматривающая такие основные устройства, как арифметическое, запоминающее, управляющее, ввода-вывода и внешние устройства для ввода данных с перфолента и перфокарт. В отличие от первых зарубежных машин, эта ЭВМ использовала чисто двоичную систему счисления (а не двоично-десятичную). Впервые была использована иерархическая организация памяти.

В 1950 году в Институте электротехники АН УССР под руководством С.А.Лебедева была создана первая электронная вычислительная машина дискретного действия, получившая название Малая электронная счетная машина (МЭСМ). При производительности 50 оп/с она имела оперативное запоминающее устройство (ОЗУ) емкостью 31 слово, последовательное 17-разрядное арифметическое устройство (АУ) с фиксированной запятой, выполняла всего четыре арифметические операции и одну команду управления. Но на ней удалось проверить многие принципы организации вычислительного процесса при работе в двоичной системе счисления. Успех МЭСМ позволил уже через три года построить Быстродействующую электронную счетную машину (БЭСМ). Однако создавалась она уже в Москве, в организованном в 1948 году Институте точной механики и вычислительной техники (ИТМ и ВТ), возглавляемом сначала Н.Г.Бруевичем, а с 1949 года – академиком М.А.Лаврентьевым. В 1950 году С.А.Лебедев возглавил в ИТМ и ВТ лабораторию № 1 и вместе с новыми сотрудниками, среди которых было девять студентов-дипломников МЭИ, сконцентрировался на БЭСМ. Примечательно, что среди этих дипломников были будущие академики

В.С.Бурцев и В.А.Мельников. 21 апреля 1951 года Государственная комиссия под председательством академика М.В.Келдыша приняла эскизные проекты БЭСМ и конкурирующей с ней ЭВМ "Стрела". Аванпроект "Стрелы" был подготовлен Ю.Я.Базилевским, Б.И.Рамеевым и М.А.Лесечко в СКБ-245, ставшем на многие годы конкурентом ИТМ и ВТ. Министерство машиностроения и приборостроения, поддерживая свое СКБ-245, с которым были тесно связаны НИИ СЧЕТМАШ и завод САМ, всеми правдами и неправдами стремилось обеспечить себе лидерство в новой области. Так, для успешного окончания работ над БЭСМ требовалось порядка 50 потенциалоскопов для запоминающего устройства. Министерство ими полностью обеспечило разработчиков "Стрелы", а ИТМ и ВТ – нет, и даже М.А.Лаврентьев не смог помочь.

Лебедеву пришлось прибегнуть к запасному варианту – запоминающему устройству на акустических ртутных трубках (РЗУ), что снизило производительность БЭСМ до уровня "Стрелы" и добавило немало забот. Ртутное ЗУ включало 70 ртутных трубок длиной около метра: 64 хранящих трубки, одна для корректировки тактовой частоты устройства в зависимости от температуры и пять – запасные. Все они размещались в термостате. Электронная часть каждого тракта собиралась в стандартном крупном блоке, стойка РЗУ занимала целую комнату. Растровый индикатор на большом пульте РЗУ позволял просматривать содержимое каждого из 64 трактов. Сергей Алексеевич лично занимался отладкой РЗУ.

Первый вариант БЭСМ под названием БЭСМ Академии наук (БЭСМ АН) заработал осенью 1952 года с ОЗУ на ртутных трубках, опытная эксплуатация началась в 1953 году. После замены РЗУ на потенциалоскопы (см. фото) БЭСМ достигла максимальной произ-



С.А.Лебедев и В.А.Мельников у блока ОЗУ (на потенциалоскопах) БЭСМ

водительности в 10 тыс. оп/с, имела параллельное 39-разрядное АУ с плавающей запятой, емкость ОЗУ 1024 слова и выполняла 32 операции. У БЭСМ была достаточно развитая система внешней памяти – накопители на магнитном барабане и магнитной ленте, устройства ввода-вывода на перфокартах и перфоленте и печатающее уст-

ройство. В БЭСМ существовали специальные команды перехода к подпрограммам с возвратом в исходную точку программы. В 1954 году по инициативе Президиума АН СССР была создана правительственная комиссия под председательством М.А.Лаврентьева для сравнения характеристик БЭСМ и "Стрелы". В состав комиссии входили академики В.А.Трапезников, С.Л.Соболев, И.С.Брук. Вывод был однозначным – БЭСМ лучше и перспективнее. За эту работу С.А.Лебедева наградили орденом Ленина и присвоили звание Героя Социалистического Труда. Немного ранее, в 1953 году, С.А.Лебедев становится директором ИТМ и ВТ и действительным членом АН СССР. Даже спустя два года БЭСМ оставалась на уровне самых быстродействующих в мире ЭВМ. Когда в октябре 1955 года на международной конференции в Дармштадте (ФРГ) Сергей Алексеевич рассказал о БЭСМ, это произвело сенсацию – малоизвестная за пределами СССР БЭСМ оказалась лучшей в Европе!

В 1955–1958 годах появились ЭВМ БЭСМ-2 и М-20. Последняя создавалась при участии СКБ-245 (производство опытного образца и выпуск технической документации) как универсальная ЭВМ для гражданского использования. Она выполняла 20 тысяч оп/с и имела ОЗУ емкостью 4096 45-разрядных слов, арифметическое устройство с плавающей запятой, развитую систему внешних устройств, печатающее устройство с автономным управлением. На фоне работы арифметического устройства происходила выборка следующей команды. Управление вводом-выводом было автономным. ЭВМ М-20 выпускалась серийно, хорошо зарекомендовала себя в эксплуатации и более десяти лет была основной ЭВМ общего назначения в СССР. Благодаря своим структурным качествам М-20 послужила прототипом ряда машин второго поколения, выполненным на полупроводниках, – БЭСМ-3М, БЭСМ-4, М-220, М-222.

В 1953–1956 годах в ИТМ и ВТ начались работы по автоматическому съему данных с радиолокационной станции (РЛС) и сопро-

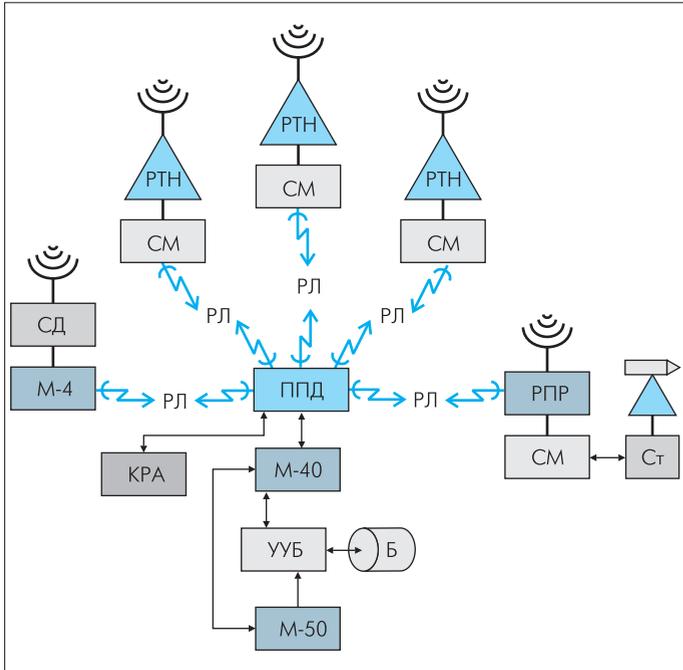


Рис. 1. Вычислительная сеть экспериментальной системы ПРО.

РТН – радиолокаторы точного наведения, СМ – специальные вычислительные машины, СД – станция дальнего обнаружения, М-4 – ЭВМ М-4, РПР – радиолокатор противоракеты (передача сигналов на противоракету), Ст – стартовая установка противоракет, ППД – процессор приема и передачи данных, Б – запоминающее устройство на магнитном барабане, УУБ – устройство управления барабаном, КРА – контрольно-регистрающая аппаратура, РЛ – радиорелейные линии

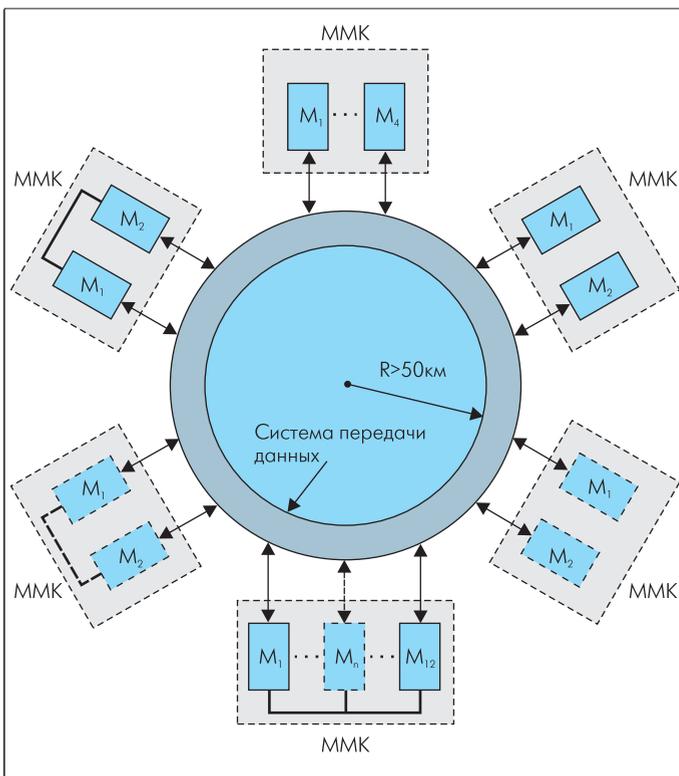


Рис. 2. Вычислительная сеть ПРО. ММК – многомашинный комплекс

вождению целей, что открывало путь к созданию радиолокационных и ракетных комплексов на новой информационно-вычислительной основе. В 1955 году на макете радиолокационной станции обзорного действия был проведен эксперимент одновременного сопровождения нескольких реальных целей при опережающем расчете их траектории. Эти работы позволили в 1960 году построить радиолокационный комплекс наведения противоракеты на баллистическую ракету с точностью попадания в цель менее 25 метров. Для комплекса требовалась высокопроизводительная вычислительная сеть и соответствующая центральная ЭВМ. Такой машиной стала ламповая ЭВМ М-40, производительность которой достигала 40 тысяч оп/с с фиксированной запятой при объеме ОЗУ в 4096 40-разрядных слов.

Создание М-40 завершилось в 1958 году. Для достижения столь высокой производительности были существенно пересмотрены принципы организации системы управления ЭВМ. Все устройства машины – управления командами (УК), АУ, ОЗУ, управления внешними устройствами (УВУ), включая магнитные барабаны (МБ) и ленты (МЛ), – получили автономное управление, что позволило реализовать их параллельную работу. С этой целью был создан мультиплексный канал обращения к ОЗУ со стороны УК, АУ и УВУ, причем эти обращения происходили, как правило, на фоне работы АУ.

В экспериментальном комплексе противоракетной обороны (ПРО) М-40 через процессор приема и передачи данных производила обмен информацией по пяти дуплексным асинхронно работающим радиорелейным каналам связи с объектами, удаленными на 100–200 км (рис. 1). Информационный поток через радиорелейные линии превышал 1 Мбит/с. Проблема обмена информацией с асинхронно работающими объектами была решена с помощью процессора приема и передачи данных (ППД), действующего по принципу мощного мультиплексного канала со своей памятью, доступной процессору УВУ ЭВМ М-40. В ходе боевой работы М-40 записывала на МБ экспресс-информацию, которая обрабатывалась на ана-

логичной ЭВМ М-50 (модернизация М-40, до 50 тыс. оп/с с плавающей запятой). Такая система регистрации боевой работы позволяла в реальном масштабе времени "проигрывать" и анализировать каждый пуск, для чего ЭВМ М-40 и М-50 имели развитую систему прерываний.

При создании штатных вычислительных средств ПРО особое внимание уделялось устойчивости их работы при сбоях и отказах. Протяженность вычислительной сети штатной системы ПРО (рис.2) достигла нескольких сот километров. Она состояла из вычислительных комплексов, каждый из которых включал идентичные боевые ЭВМ 53926 с полным пооперационным аппаратным контролем. Резервирование в комплексе обеспечивалось на уровне машин (рис.3).

На центральном 12-машинном комплексе системы ПРО со скользящим резервированием на десять функционально работающих машин (М1–М10) предусматривалось две машины (М11–М12) для горячего резервирования, которые работали в режиме "подслушивания" и были готовы в течение нескольких десятков миллисекунд заменить любую вышедшую из строя ЭВМ. Сигнал неисправности ЭВМ вырабатывался аппаратно системой пооперационного контроля каждой ЭВМ и посылался в систему прерывания всех машин. По межмашинному интерфейсу, наряду с данными боевого цикла, передавалась необходимая экспресс-информация для резервных ЭВМ. Существенно, что резерв был общим для ЭВМ, работающих в разных вычислительных комплексах.

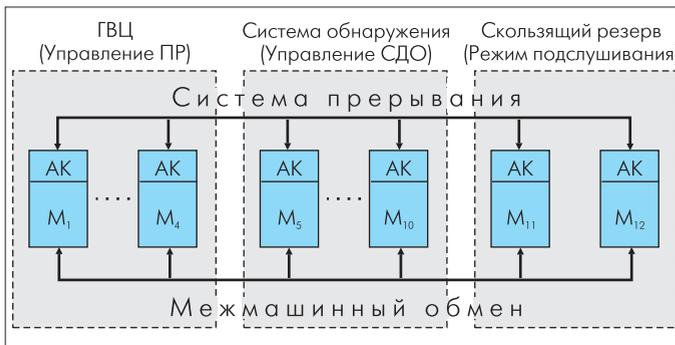


Рис.3. Система сквозного резервирования на уровне машин в системе ПРО.

М1–М12 – универсальные ЭВМ 53926, АК – система аппаратного контроля

Производительность самих ЭВМ 53926 составляла 0,5 млн. оп/с над числами с фиксированной запятой, объем ОЗУ – 32 тыс. 48-разрядных слов. Все основные устройства ЭВМ имели автономное управление, а управление внешними устройствами осуществлялось процессором УВУ со своей довольно развитой специализированной системой команд. Серийно эти машины выпускались с 1966 года для управления различными стационарными средствами вооружения. С 1967 года начал выпуск ЭВМ 5351 – модернизированной машины с арифметикой с плавающей запятой и мультипрограммным режимом. Эти машины предназначались для мощных вычислительно-информационных центров повышенной надежности. Благодаря автономной работе основных устройств 5351, в первую очередь УВУ, они успешно использовались в многомашинных комплексах с единой внешней памятью, состоящей из множества магнитных барабанов, дисков и лент. Структурная схема одного из таких комплексов для Центра контроля космического пространства показана на рис.4.

В это же время в ИТМ и ВТ на аналогичной полупроводниковой элементной базе создается универсальная ЭВМ БЭСМ-6 (рис.5), которая в течение двадцати лет была основной быстродействующей

Центр контроля космического пространства (ЦККП)

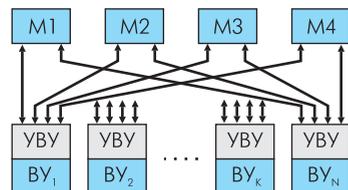


Рис.4. Многомашинная работа на единую внешнюю память (Центр контроля космического пространства).

М1–М4 – ЭВМ 5351, УВУ – устройства управления внешними устройствами, ВУ – внешние устройства (внешняя память и устройства ввода-вывода)

ЭВМ в различных вычислительных центрах СССР. БЭСМ-6 имела производительность 1 млн. оп/с, объем ОЗУ 32 тыс. 50-разрядных слов, АУ параллельного типа с плавающей запятой. Столь высокое быстродействие БЭСМ-6 обеспечивали конвейерная организация вычислительного процесса и введение интерливинга в модульную память (интерливинг на 8 модулей). Для записи чисел использовались регистры с ассоциативной выборкой (типа кэш). Для эффективной работы с виртуальной памятью была реализована аппаратная поддержка защиты памяти в многопрограммном режиме работ, для того же предназначался и специальный привилегированный режим работы для отдельных блоков операционной системы.

На одинаковой с БЭСМ-6 элементно-конструктивной основе был разработан многомашинный комплекс АС-6, позволявший объединять ОЗУ нескольких машин в общую память каналами с пропуск-

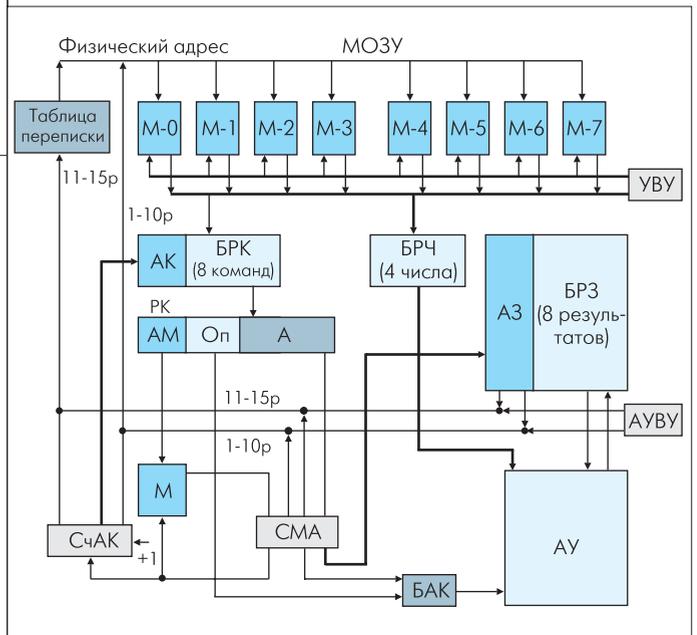


Рис.5. Блок-схема центральной части машины БЭСМ-6.

А – адрес операнда, АЗ – буфер адресов записи результатов, АК – буфер адресов выбранных команд, АМ – адрес регистра-модификатора, УВУ – устройство управления внешними устройствами, БАК – буфер команд, выполняемых в АУ, БРК – буферные регистры команд, БРЗ – буфер регистров результатов, БРЧ – буферные регистры чисел, М – регистры модификаторов, МОЗУ – магнитное оперативное запоминающее устройство, М-0–М-7 – модули оперативной памяти, РК – регистр команды, СМА – сумматор адреса, СчАК – счетчик адреса команд, АУВУ – адрес из УВУ

ной способностью в 1,3 млн. слов в секунду каждый. Предусматривался второй уровень коммутации внешних устройств через стандартизованные каналы производительностью 1,5 Мбайт/с. Для АС-6 был создан новый процессор с отличной от БЭСМ-6 системой команд. Комплексы АС-6 действовали в трех взаимно дублирующих вычислительных центрах обработки космической информации.

В 1969 году ИТМ и ВТ приступил к созданию серийной возимой вычислительной системы 5Э26 для ЗРК С-300. ЭВМ предназначалась для работы в сложных климатических и вибрационных условиях, поэтому была реализована по модульному принципу с автономным аппаратным контролем каждого модуля. Резервирование осуществлялось не на машинном уровне, как это было в предыдущих комплексах, а на уровне модулей основных устройств ЭВМ, что значительно эффективнее. Трехпроцессорная ЭВМ 5Э26 (рис.6) обладала суммарной производительностью процессоров 1 млн. оп/с, арифметико-логическим устройством (АЛУ) с фиксированной запятой с шириной слова в 35 разрядов, ОЗУ емкостью 32 Кбит. В дополнение к ОЗУ имелась память команд (ПК) объемом 64 Кбит, реализованная на биаксах (ферритовых сердечниках с двумя взаимно перпендикулярными отверстиями). В ПК этого типа команды при считывании не разрушались, а хранение информации не требовало энергии. ЭВМ занимала объем менее 2,5 м³ и потребляла порядка 5 кВт. Комплекс 5Э26, несмотря на достаточно низкую надежность ИС на первом этапе их производства ($\lambda > 10^{-6}$), обеспечивал функциональную надежность не ниже 0,99 в самых тяжелых условиях большого перепада температур, повышенной влажности и тряски. Причем ПК, ОЗУ и УВУ резервировались на 100%, а АЛУ и УУ – по принципу "два работают, один в резерве".

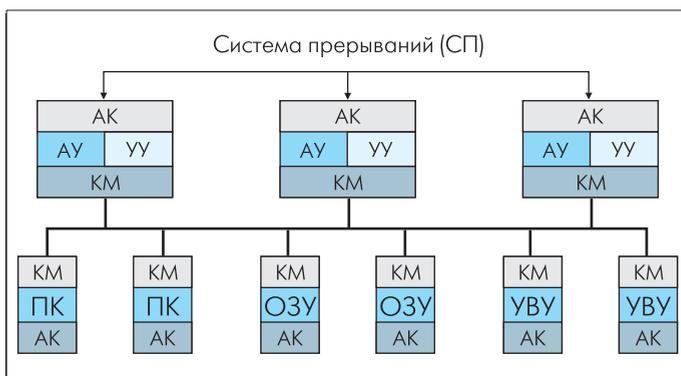


Рис.6. Система резервирования на уровне модулей устройств возимой ЭВМ 5Э26.

АУ – арифметическое устройство, **УУ** – устройство управления, **АК** – пооперационный аппаратный контроль, **КМ** – разнесенный (по модулям) центральный коммутатор, **ПК** – не разрушаемая память команд, **УВУ** – устройство управления внешними устройствами, **ОЗУ** – оперативное запоминающее устройство

ЭВМ 5Э26 серийно выпускалась с 1975 года. Но до этого Сергей Алексеевич Лебедев не дожил – 3 июля 1974 года его не стало. Но он успел заложить основы многопроцессорного вычислительного комплекса (МВК) "Эльбрус" и даже утвердить на него техническое задание (1973 год). После смерти своего учителя ИТМ и ВТ возглавил ученик и бессменный заместитель С.А.Лебедева по ЭВМ оборонного назначения академик В.С.Бурцев.

Разработка МВК "Эльбрус" была естественным продолжением работ по многопроцессорной архитектуре ЭВМ. При ограниченных

возможностях элементной базы это был единственный путь повышения производительности. Как известно, быстродействие многопроцессорных комплексов не прямо пропорционально числу центральных процессоров. Рост производительности ограничен пропускной способностью коммутатора между процессорами и ОЗУ и сложностью организации корректной работы сверхоперативной памяти типа кэш. В МВК "Эльбрус" данная проблема была решена – так, пропускная способность коммутатора МВК "Эльбрус-2" достигала 2 Гбайт/с, а корректность работы этого буфера была такова, что практически не замедляла работу комплекса и мало зависела от числа центральных процессоров.

МВК "Эльбрус" создавался поэтапно. На первом этапе был реализован 10-процессорный комплекс "Эльбрус-1" производительностью в 15 млн. оп/с на элементно-конструкторской базе 5Э26 (на элементах ТТЛ-логики с задержкой 10–20 нс на вентиль). Второй этап – это создание МВК "Эльбрус-2" производительностью 120 млн. оп/с и с объемом ОЗУ 160 Мбайт на элементной базе ИС ЭСЛ-серии 100 (типа Motorola 10000) с задержкой 2–3 нс на вентиль.

МВК "Эльбрус" (рис. 7) строился по модульному принципу и в зависимости от комплектации мог включать от 1 до 10 центральных процессоров, от 4 до 32 модулей ОЗУ, до 4 процессоров ввода-вывода (ПВВ) и устройств внешней памяти (магнитных барабанов, дисков, магнитных лент), до 16 процессоров передачи данных (ППД) и ряд устройств ввода-вывода, подключенных либо непосредственно к ПВВ, либо через линии передачи данных посредством ППД. Компоненты комплекса, включая разнесенные по ним узлы центрального коммутатора, имели стопроцентный аппаратный

контроль. При появлении хотя бы одиночной ошибки выдавался сигнал неисправности, операционная система производила реконфигурацию системы и неисправный модуль исключался из работы. Время подключения резервного модуля не превышало 0,01 с, что обеспечивало работу комплекса без сбоев и с заданной надежностью для всех боевых систем. МВК "Эльбрус-2" аппаратно поддерживал автокод, являющийся языком высокого уровня. Операционная система, включая диспетчер работы с внешними устройствами, имела эффективную аппаратную поддержку. В качестве одного из центральных процессоров мог быть подключен спецпроцессор с системой команд БЭСМ-6 или векторный процессор.

В 1980–1984 годах в составе МВК "Эльбрус" на его элементно-конструкторской базе был разработан векторный процессор с максимальной производительностью более 200 млн. оп/с, что говорит о целом ряде оригинальных архитектурных и схемотехнических решений. Для сравнения – на элементной базе с задержкой 0,7 нс процессор Cray1 имел максимальную производительность на один конвейер 80 млн. оп/с. В 1985 году векторный процессор был запущен в производство, но, к сожалению, по ряду причин ни одного образца изготовлено не было.

Безусловно, к школе С.А.Лебедева относятся такие разработки, как "Электроника ССБИС" ("Красный Cray"), главный конструктор – академик В.А.Мельников (директор Института проблем кибернетики АН), и вычислительная система "Эльбрус 3.1" на базе модульного конвейерного процессора (МКП), главный конструктор – А.А.Соколов. Последняя разработка имела целый ряд оригинальных схемотехнических и архитектурных решений и аппаратно обеспечивала параллельную обработку нескольких независимых ветвей программы. Первые образцы были изготовлены и испытаны, но до серийного выпуска дело не дошло*.

Таким образом, основным направлением работы школы С.А.Лебедева было создание сверхвысокопроизводительных ЭВМ и комплексов. С.А.Лебедев выбрал его не случайно – он гениально предвидел, что сверхвысокопроизводительные ЭВМ и системы являются передовой линией развития всей вычислительной техники. Во всех работах его школы основным средством достижения высокой производительности является аппаратное распараллеливание вычислительных процессов: выполнение операций параллельно над всеми разрядами в БЭСМ, параллельная работа основных устройств ЭВМ в М-40 и М-20, параллельная работа модулей многомашинных комплексов и конвейеризация вычислительных процессов в 5Э926, БЭСМ-6 и АС-6, параллельная работа модулей многопроцессорных комплексов и конвейеризация вычислительных процессов в них в МВК "Эльбрус-1" и "Эльбрус-2", в векторных процессорах МВК "Эльбрус-2", "Электроника ССБИС" и МКП. Все эти архитектурные решения, разработанные школой С.А.Лебедева, широко используются во всем мире при создании современных вычислительных средств различного уровня, от рабочих станций до суперЭВМ. Продолжается и разработка основанной на этих принципах отечественной машины.**

Подводя итог, можно с уверенностью сказать, что школа академика С.А.Лебедева была и остается на высоком мировом научном уровне развития вычислительной техники.

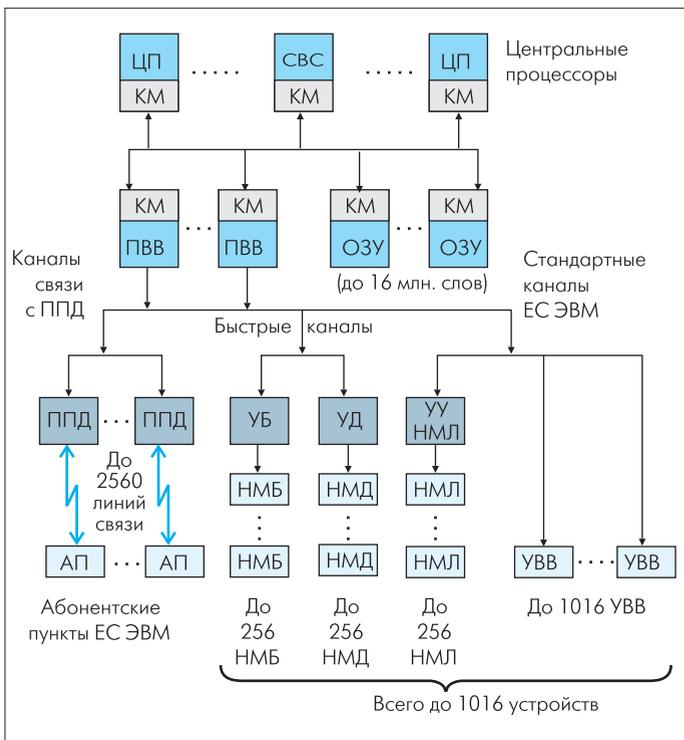


Рис. 7. Структура МВК "Эльбрус".

ЦП – центральный процессор, ОЗУ – оперативная память, КМ – коммутатор, обеспечивающий доступ каждого ЦП к каждому модулю ОП и ПВВ, ПВВ – процессор ввода-вывода, ППД – процессор передачи данных, УБ – устройство управления магнитными барабанами, УД – устройство управления магнитными дисками, УУ НМЛ – устройство управления магнитными лентами, НМБ – накопитель на магнитных барабанах, НМД – накопитель на магнитных дисках, НМЛ – накопитель на магнитной ленте, УВВ – устройства ввода-вывода, СВС – специальный процессор, аппаратно поддерживающий ОС БЭСМ-6

В статье использованы материалы из юбилейного сборника: Сергей Алексеевич Лебедев/Под ред. В.С.Бурцева. – М.: Физматлит, 2002.

*Подробнее см. интервью В.С.Бурцева. – ЭЛЕКТРОНИКА: НТБ, 2000, №4, с.7.

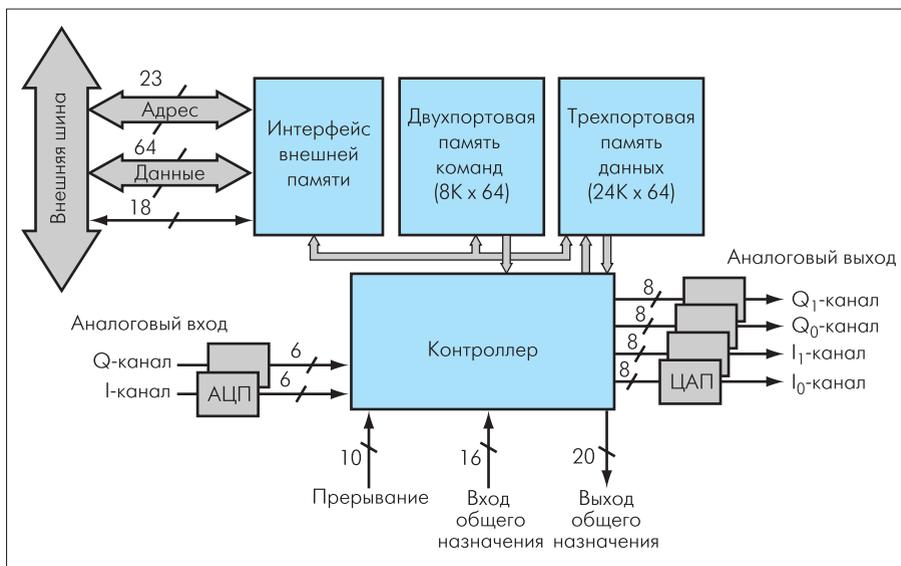
**В.Бурцев. Вычислительные процессы с массовым параллелизмом. Новый подход. – ЭЛЕКТРОНИКА: НТБ, 2002, №2, с.32–35.

НОВАЯ СБИС НТЦ "МОДУЛЬ"

25 ноября в Москве НТЦ "Модуль" провел официальную презентацию своего нового продукта – СБИС 1879 ВМ3. Микросхема типа "система на кристалле" представляет собой быстродействующий интеллектуальный блок сопряжения с СВЧ-трактами радиоэлектронной аппаратуры. Она содержит два 6-разрядных АЦП с частотой выборки 600 мегавыборок в секунду и четыре 8-разрядных ЦАП с частотой выборки до 300 мегавыборок в секунду каждый – т.е. возможен прием и выдача квадратурных составляющих СВЧ-сигнала. Кроме того, в состав СБИС входят такие основные блоки, как программируемый контроллер, память программ и данных, малофункциональный процессор цифровой обработки сигналов и программируемые интерфейсы – с внешней шиной (32/64 разряда) и общего назначения. Микросхема изготовлена по fabless-схеме по 0,25-мкм технологии компании Fujitsu. Степень интеграции СБИС – 2,23 млн. эквивалентных вентиляей.

Фактически новая микросхема, по западной терминологии, – это высокочастотный аналоговый Front-End (AFE) модуль, предназначенный для первичной обработки высокочастотных широкополосных аналоговых сигналов и передачи (приема) потока информации процессору цифровой обработки сигналов (DSP), в качестве которого предпочтителен разработанный и произведенный НТЦ "Модуль" процессор NM6403 (Л1879 ВМ1) как совместимый по цифровому интерфейсу. Вместе с тем предусмотрено сопряжение СБИС и с DSP других фирм (поддерживается формат шины SHARC компании Analog Devices). Внутренняя память СБИС 1879 ВМ3 объемом 2 Мбит позволяет ей принимать и сохранять аналоговые ВЧ-сигналы. Набор программируемых счетчиков и развитая система внутренних и внешних прерываний (10 внешних и 140 внутренних) обеспечивают выдачу на аналоговые выходы однократных и периодических ВЧ-сигналов из внутренней памяти в реальном масштабе времени, с требуемыми задержками и длительностями. Благодаря встроенному процессору цифровой обработки возможно программируемое усиление входных сигналов, их суммирование с выходными сигналами, программируемый сдвиг частоты выходных сигналов, программируемые задержки распространения сигналов с дискретностью 13,33 нс (минимальная задержка сигнала от аналогового входа до аналогового выхода – 35 нс). Кроме того, встроенный детектор сигнализирует о появлении входного сигнала, определяет моменты совпадения квадратурных составляющих входного сигнала. Вычисляется максимальная амплитуда входного сигнала. Возможно микширование двух выходных сигналов (частота микширования – от 18,75 до 75 МГц).

Внешняя 64-разрядная шина обеспечивает быстрый обмен командами и данными с внешней памятью или DSP как в режиме прямого доступа к памяти (ПДП), так и в режиме произвольного доступа DSP к внутренней памяти 1879 ВМ3. Максимальная скорость обмена с внешним ОЗУ типа SRAM – 600 Мбайт/с, типа SSRAM или SDRAM – 800 Мбайт/с, адресуемое пространство внешней памяти – 64 Мбайт. Цифровое ядро СБИС (контроллер) имеет 128-разрядную VLIW-архитектуру и работает на частоте 150 МГц. Каждая команда выполняется за два такта. Питание СБИС – 3,3 и 2,5 В,



Функциональная схема СБИС 1879ВМ3

потребляемая мощность – не более 4 Вт, корпус – 576-выводной BGA.

Информация о новой схеме и ранее появлялась в прессе, позднее – и на сайте разработчика (www.module.ru). Однако в полном объеме создатели ИС рассказали о своем детище впервые. На презентации присутствовали представители свыше 60 предприятий из 23 городов страны, что говорит о высоком интересе отечественных производителей к новой разработке. Выступавшие представители заказчика микросхемы, а это известная фирма ФГУП ЦНИРТИ, успевшие изучить новую СБИС в составе реальной аппаратуры, отмечали ее высокие стабильные характеристики и удобство работы с ней для разработчика аппаратуры.

Поскольку работы проводилась по заказу ЦНИРТИ, за дополнительной информацией, по словам разработчиков, следует обращаться именно туда – хотя НТЦ "Модуль" не отказывается от содействия потенциальным покупателям схемы. СБИС 1879 ВМ3 вместе с необходимой документацией и средствами отладки должна стать коммерчески доступной с начала 2003 года. ЦНИРТИ будет поставлять ее, в том числе и с приемкой "5".

Позднее мы планируем более подробно рассказать о СБИС 1879 ВМ3 на страницах нашего журнала.

Собств. информация