

МИКРОЭЛЕКТРОНИКА ТАК ЖЕ НЕИСЧЕРПАЕМА, КАК И АТОМ

Международная конференция по твердотельным схемам (ISSCC), которая традиционно проходит в начале февраля каждого года, также традиционно привлекает внимание разработчиков и пользователей электронного оборудования. Фирмы стремятся приурочить к этой, а также к проходящей двумя месяцами раньше конференции IEDM показ своих последних достижений. Ничего не изменилось и в этом году. На конференции, проходившей 7-9 февраля 2000 года в Сан-Франциско, ведущие полупроводниковые фирмы рассказали о своих достижениях: от ИС для высокоскоростной передачи данных (свыше 40 Гбит/с) и быстродействующих преобразователей до микропроцессоров с тактовыми частотами свыше 1 ГГц, от полупроводниковых структур с вертикальными транзисторами до многопроцессорных однокристалльных систем.

Безусловно, интерес участников конференции привлекли сообщения четырех "удачливых" разработчиков микропроцессоров — Intel, IBM, Compaq Computer и Advanced Micro Devices (AMD) — о создании микропроцессоров с тактовой частотой 1 ГГц, которые могут появиться на рынке уже в этом году.

Intel представила доклад о 1-ГГц версии микропроцессора Coppermine, изготовленного по 0,18-мкм технологии с алюминиевой металлизацией. По сравнению с коммерческим Coppermine на 800 МГц в новом процессоре интегрирована кэш-память второго уровня, работающая с той же частотой, что и процессорное ядро. Увеличено и число буферных элементов. Фирма планирует начать поставки 1-ГГц микропроцессора до конца года.

В четвертом квартале этого года на рынке ожидается и микропроцессор Athlon на частоту 1,1 ГГц фирмы AMD. На выставке, проходившей одновременно с конференцией, демонстрировался образец процессора с частотой 1,116 ГГц. В отличие от Coppermine, продолжающего линию Pentium, конструкция Athlon совершенно новая, с

значительно большими возможностями повышения быстродействия. Кэш второго уровня расположена на одном кристалле с микропроцессором. Производиться он будет по 0,18-мкм технологии с медной металлизацией на новом заводе фирмы AMD в Дрездене.

Новая конструкция 64-разрядного микропроцессора PowerPC фирмы IBM привлекательна тем, что позволяет "вытянуть" частоту 1 ГГц из очень короткого конвейера (сложность современных микропроцессоров в значительной мере связана с необходимостью применения длинных конвейеров для работы на высоких частотах, тогда как короткие линии более эффективны). Новый микропроцессор имеет четырехкаскадную конструкцию. Выполнен он с медной металлизацией и 0,22-мкм проектными нормами. Чтобы не увеличивать число каскадов конвейера, разработчики добились работы всех каскадов при большей нагрузке, что и обеспечило хорошо сбалансированную конструкцию чипа. Максимальная тактовая частота микропроцессора достигает 1,2 ГГц, но при этом рабочая температура составляет 125°C. Пока разработка носит чисто экспериментальный характер, и практического применения такого микропроцессора не предполагается.

Однако подлинной сенсацией стала новая процессорная структура IBM, позволяющая, по утверждению разработчиков, достичь тактовых частот до 4,5 ГГц. По мере роста производительности все труднее синхронизировать тактовую частоту всей логической схемы. Для решения этой проблемы ученые IBM предложили новую архитектуру, названную взаимоблокируемой конвейерной КМОП-структурой (Inetlocked Pipelined CMOS — IPCMOS). Ее особенность — распределенная децентрализованная синхронизация, заключающаяся в том, что функциональные узлы работают со своими тактовыми генераторами. В результате узлы с большим быстродействием работают на более высоких тактовых частотах, не подстраиваясь под "медленные" фрагменты схемы. Такая конструкция, выполненная по технологии кремний-на-диэлектрике, позволит создать логические схемы на частоту 3,3–4,5 ГГц, что в пять раз выше частоты самых быстродействующих современных ИС.

И, наконец, филиал компании Compaq — Alpha Processor — также представил микропроцессор гигагерцового класса — Alpha. Он выполнен по 0,18-мкм технологии с семью слоями алюминиевой металлизации. Работает микропроцессор при напряжении 1,65 В. Прибор может монтироваться в стандартный или flip-chip корпус. В последнем случае производительность его повышается на 10%. По оценке главного редактора журнала Microprocessor Report Кейта Дифендорфа, рынок процессоров Alpha невелик. Единственный изготовитель готовой продукции, применяющий эти устройства, — Compaq Computer, но с появлением 64-разрядных процессоров фирмы Intel и этой компании придется перейти к ним.

А время это не за горами. Intel планирует выпустить долгожданный 64-разрядный процессор Itanium на частоту 800 МГц уже к концу года. Фирма считает это самым значительным достижением с момента появления 386-го процессора.



С вводом международного стандарта IMT-2000 на услуги мобильных систем связи третьего поколения потребуется воспроизводить “живые” картинки и распознавать голос. Для этого производительность устройств обработки должна быть не менее 10^9 команд в секунду. Процессоры семейства Pentium могут обеспечить такое быстрое действие, но чтобы реализовать его в мобильной системе, необходимо не только быстрое действие, но и маломощный процессор. Такой прибор готова предложить фирма NEC (Япония). Потребляемая мощность прототипа 32-разрядного процессора MP98 равна всего 1 Вт при выполнении 10^9 команд в секунду (50 мВт при обработке вводимых с клавиатуры данных) и 200 мкВт в режиме ожидания! Ультранизкую мощность потребления обеспечивает совокупность трех конструктивных решений - параллельная мультипроцессорная структура, малопотребляющие функциональные блоки и автоматическое распараллеливание алгоритма. Располагаемая на кристалле параллельная структура состоит из четырех процессорных элементов, каждый из которых работает на относительно низкой тактовой частоте 125 МГц. Сейчас фирма отработывает процесс изготовления однокристалльной схемы процессора по 0,15-мкм технологии. На рынке он должен появиться в 2003 году. При этом предполагается перейти к 0,13-мкм топологическим нормам и тем самым еще больше (до 0,3 Вт) снизить потребляемую мощность.

Как показали доклады на ISSCC, еще использованы не все возможности повышения производительности логических схем и схем памяти. В сообщении Казуо Наказато, представляющего Кембриджскую лабораторию фирмы Hitachi (Великобритания), Кембриджский университет, Центральную исследовательскую лабораторию фирмы Hitachi (Япония) и Hitachi Semiconductor (Япония), была рассмотрена оперативная память с фазовыми состояниями, управляемыми малым числом электронов (Phase-state Low-Electron number Drive random access memory – PLEDM). В новой структуре используется двухтранзисторная ячейка памяти, причем второй транзистор интегрирован вертикально в области затвора обычного планарного транзистора. Благодаря двум транзисторам ячейка может усиливать сигнал и при этом площадь ее равна пяти минимальным литографическим квадратам. Вертикальный PLEDM-“транзистор” состоит из серии барьеров, управляемых боковым затвором. Материал барьеров – пленки нитрида кремния толщиной 2 нм, выращенные на кремнии методом самоограничивающего теплового азотирования. Полученная структура не является классической транзисторной. Это, скорее, трехвыводной вариант пока мало изученного квантового устройства, известного как диод с гетероструктурой на горячих электронах. По принципам работы она близка к устройствам одноэлектронной памяти.

При разработке новой ячейки памяти ставилась задача создать оперативную память, сопоставимую с ДОЗУ. По-видимому, при достижении предельных параметров однотранзисторной-одноконденсаторной ячейки ДОЗУ новая PLEDM-структура может стать основой архитектуры оперативных ЗУ. Моделирование работы ячейки памяти, выполненной по 0,2-мкм технологии, показало, что время считывания ее равно 20 нс, время записи – 1 нс. Ячейка может рассматриваться как ДОЗУ с очень длительным периодом обновления записи, а при совершенствовании пленок нитрида кремния – как энергонезависимая память, способная хранить данные более 10 лет. Правда, Наказато не удалось привести в Сан-Франциско действующий образец памяти емкостью 64x64 бит, который должен быть изготовлен к началу марта. Тот факт, что работа по созданию новой структуры велась совместно с токийскими отделениями Hitachi, свидетельствует о том, что фирма рассматривает ее как возможный пригодный для коммерческой реализации вариант оперативной памяти в эпоху “пост-ДОЗУ”.

Еще один вариант считавшегося до сих пор экзотическим вертикального транзистора был представлен Доном Монро из Bell Labs (от-

деление Lucent Technologies). Правда, и в этом случае не был показан действующий образец, и доклад носил теоретический характер. Впервые вертикальный замещаемый затвор (Vertical Replacement Gate – VRG) был описан на Международной конференции по электронным приборам (IEDM) 1999 года. В этом году в Сан-Франциско рассматривался режим формирования соседствующих n- и p-канальных МОП VRG-транзисторов. В VRG-структуре используется “жертвенный” слой затвора, заключенный между истоком и стоком и примыкающий впритык к эпитаксиальному кремнию, который образует тело транзисторов. За операцией вытравливания “жертвенного” слоя следует окисление и заполнение пустот поликремнием. Достоинство этой структуры – возможность установления требуемой длины затвора за счет толщины осаждаемой пленки, а не с помощью фотолитографии. На фирме созданы VRG-структуры с толщиной затвора 50 нм. Это – МОП-транзисторы с самым коротким затвором, изготовленные промышленными методами. По утверждению разработчиков, толщина затвора может быть доведена до 30 нм. Правда, КМОП VRG-процесс требует четырех дополнительных процессов фотолитографии по сравнению с планарной технологией. Комбинированная структура сравнивалась с эквивалентной планарной КМОП-структурой, выполненной по 0,25-мкм технологии. Результаты, по заявлению Монро, оказались весьма обнадеживающими и позволяют надеяться на возможность создания логических устройств с VRG-структурой.

Конференция показала, что проблема подготовки квалифицированных специалистов актуальна для электронной индустрии в общемировом масштабе. Необходимо повысить привлекательность инженерного труда – такое мнение высказали участники вечернего заседания конференции “Инженерные ресурсы: обучать, покупать, красть?”. На нем обсуждался, казалось бы, простой вопрос – как справиться с продолжающейся нехваткой инженеров? Большой интерес вызвала дискуссия о том, кто сегодня виноват в дефиците квалифицированных разработчиков – школа, руководители или экономическая ситуация. Многочисленные специалисты предлагали различные пути решения проблемы нехватки специалистов. Так, по мнению представителя фирмы Philips Semiconductor (Нидерланды) Тео Классена, корень зла лежит в методике обучения. Учебные заведения практически закрыты для женщин и представителей национальных меньшинств. Их программы слишком сложны и запутанны. Сейчас необходимо объединять усилия всей промышленности по совершенствованию системы обучения, созданию пула талантов и привлечению женщин и представителей национальных меньшинств. Правда, на это тут же прозвучал вопрос представителя университета шт. Айова “А как фирмы, набирающие молодых специалистов в высших учебных заведениях, финансируют программы этих учебных центров? Такие фирмы есть, но их мало”. Другой путь решения проблемы дефицита инженеров – совершенствование фундаментальной технологии проектирования. Как правило в проекте участвует слишком много специалистов тогда как, по мнению члена секции Нэва Суша (фирма Silicon Laboratories), к работе достаточно привлечь восемь самых талантливых разработчиков фирмы.

Прозвучало мнение, что фирма ответственна за формирование привлекательной для работы среды, стимулирующей лояльность работников, обеспечивающей хорошую оплату и заботу о качестве жизни, особенно в тех случаях, когда молодым специалистами приходится сталкиваться с жесткой конкуренцией. “Переходы с одной работы на другую приводят к удорожанию инженерного труда и снижению эффективности проектирования”, – говорит Классен.

Мы обошли молчанием целый класс представленных на выставке устройств для аппаратуры передачи и обработки данных. В ближайших номерах мы намерены восполнить этот пробел. ○

www.edtn.com