

НОВОЕ ПОКОЛЕНИЕ ЭЛЕМЕНТНОЙ БАЗЫ МИКРОЭЛЕКТРОНИКИ КРЕМНИЕВЫЙ НАНОТРАНЗИСТОР

СОХРАНЯЕТ СВОИ ПОЗИЦИИ

К. Валиев, А. Орликовский

Неоднократно предсказывалось, что рубеж 100 нм станет этапом смены доминирующей в настоящее время КМОП-технологии и замены МДП-транзисторов новыми типами активных устройств приборами наноэлектроники. По данным Национальной программы развития полупроводниковой технологии США (the National Technology Roadmap for Semiconductors – NTRS), это произойдет в 2006 году. Пока же “парк” пригодных для производства наноэлектронных приборов, несмотря на огромный объем исследований, невелик. Тем не менее, попытаемся проанализировать ситуацию с приборами наноэлектроники и возможность освоения их производства к 2006 году.

Приборы наноэлектроники – это, прежде всего, нанотранзисторы, т.е. транзисторы с классической МДП-структурой, но с длиной канала менее 100 нм, одноэлектронные приборы, туннельно-резонансные диоды и транзисторы. В работе электронных приборов, размеры активной области которых сопоставимы с такими параметрами электрона, как длина волны де Бройля на поверхности Ферми, а также длина свободного пробега, длина когерентности, длина сбоя фазы и радиус экранирования, заметную роль начинают играть квантовые явления. Структуры с такими размерами получили название **мезоскопических**. Это – гетероструктуры с квантовыми ямами и туннельными барьерами, структуры с двумерным электронным газом на границе раздела гетероперехода, структуры с дельта-легированными слоями. Двумерный электронный газ может быть “сжат” потенциальными барьерами в одном (одномерные структуры) или двух измерениях (0-мерные структуры), образуя так называемые квантовые нити и точки. Такие структуры, как правило, формируются на полупроводниковом материале с помощью молекулярно-пучковой эпитаксии или методами нанолитографии [1]. Мезоскопические устройства могут быть также изготовлены на базе металлов и сверхпроводников.

Нанотранзисторы со структурой МДП. Масштабное уменьшение размеров транзистора в плоскости кристалла требует уменьшения размеров элементов транзистора и по глубине кристалла, в

частности толщины подзатворного диэлектрика и глубины залегания *p-n*-переходов (табл.). Известно, что значения тока, подпороговые и другие характеристики МДП-транзисторов с традиционной структурой и длиной канала более 30 нм допускают их применение в разнообразных электронных системах [2]. Методами моделирования показано, что при суб-50-нм значениях длины затвора кремниевого вертикального МДП-транзистора с нелегированным каналом и двухзатворной геометрией электроны движутся в канале баллистически, без заметного рассеяния [3], что обеспечивает высокую проводимость канала. И лишь при длине канала менее 8 нм величина управляющего напряжения на затворе не позволяет получить требуемый для выполнения логических функций перепад порядка 0,5 В. Тем не менее, вплоть до длины канала 6 нм транзистор сохраняет высокую крутизну подпороговых кривых с отношением токов (открыт/закрыт) порядка 10^8 . Таким образом, теория предсказывает сохранение баллистическим МДП-нанотранзистором необходимых для реализации логических функций свойств вплоть до значений длин канала 8-10 нм.

Этот теоретический вывод подтверждается сообщением ученых Берклийского университета шт. Калифорния о новом “мировом рекорде” – создании “плавникоподобного” полевого транзистора (“FinFET”) [4]. Это – двухзатворный МДП-транзистор с “квазипланарной” структурой в кремнии-на-диэлектрике (КНИ), сформированный в вертикальной ультратонкой кремниевой области – “плавнике” (fin). Ток в канале такого транзистора контролируется двумя самосовмещенными затворами, отделенными от канала сверхтонким (2,5 нм) диэлектриком. При длине канала 17 нм были получены великолепные короткоканальные свойства *n*-канального транзистора.

Этими же авторами создан и двухзатворный *p*-канальный МДП-транзистор с длиной канала 18 нм [5]. В нем в качестве исходной используется КНИ-структура с толщиной кремниевого слоя 100 нм. Уровень легирования канала – 10^{16} см⁻³. Канал окислением утоньшают до 50 нм, после чего окисел удаляют (рис. 1). Этот размер (от 100 до 50 нм) важен, поскольку определяет ширину канала транзистора. Следующие этапы формирования транзистора – нанесение маскирующего слоя толщиной 100 нм, проведение электронно-лучевой литографии и травление с целью получения выпянутого кремниевого островка, названного авторами “плавником”, шириной 30–150 нм в зависимости от требуемой длины канала. Область стока и истока формируют на осажденной на КНИ-структуру сплошной поликристаллической пленке SiGe *p*⁺-типа толщиной 100 нм, поверх которой выращена (на пример, из источника плотной плазмы) пленка маскирующего низко-

Эволюция характерных размеров традиционных МДП-транзисторов [6]

Параметр	2001 г.	2006 г.	2012 г.
Длина канала, L_{ch} , мкм	0,18–0,12	0,1	0,05
Толщина окисла, t_{ox} , нм	4-5	3-4	3
Глубина <i>p-n</i> -переходов, x_j , мкм	0,07–0,13	0,05	<0,05

температурного окисла толщиной 300 нм. Электронной литографией и плазменным травлением формируют структуру, в которой расстояние между областями стока и истока выдерживается с высокой точностью. Нанесением конформной пленки нитрида кремния с ее последующим анизотропным травлением создается так называемый “спейсер”. При этом длина канала L_{ch} задается толщиной пленки нитрида кремния t_{sp} следующим образом: $L_{ch} = L_{d-s} - 2t_{sp}$, где L_{d-s} – расстояние между областями стока и истока. Следующие этапы: выращивание пленки двуокиси кремния толщиной 15 нм, формирование подзатворного диэлектрика толщиной 2,5 нм и нанесение слоя поликристаллического SiGe p^+ -типа толщиной 200 нм, который охватывает канал с двух сторон словно вилка. С помощью степпера (i-линия) и селективного травления создают область затвора.

Для изменения тока стока 18-нм p -канального транзистора на порядок, напряжение на затворе должно изменяться на величину не менее 100 мВ/декада (S). Для получения такого значения S ширина плавника в этих структурах должна составлять $0,7L_{ch}$. Теоретически, на основе уравнения баланса энергии, показавшего хорошее соответствие эксперименту для $L_{ch} = 18$ нм, предсказано сохранение переключательных свойств МДП-транзисторов (перепад тока стока на шесть порядков при изменении напряжения на затворе от 0 до $-0,5$ В) вплоть до длин канала 10 нм.

Оценим характеристики логической схемы на 10-нм МДП-транзисторах с шириной канала 50 нм и током насыщения стока 700 мкА/мкм (ток стока 35 мкА). Площадь транзистора равна $2 \cdot 10^{-10}$ см², плотность упаковки в схеме – $5 \cdot 10^9$ транзисторов на 1 см². Конечно, это предельное значение, и для более реалистичной оценки примем величину 10^9 транзисторов на 1 см², что соответствует плотности около 10^8 двух-трех входных вентилях на 1 см². Максимальная рабочая частота прибора, ограниченная временем транспорта носителей через канал, равна $1,5 \cdot 10^{12}$ Гц. В среднем каждый вентиль нагружен на два-три себе подобных устройства. При трех элементах в нагрузке получим, что средняя емкость C_L нагрузки на каждый средний вентиль составит $6C_g$ ($C_g = 3 \cdot 10^{-17}$ Ф). К этой емкости следует добавить емкости коротких соединений (200 – 300 нм) на подложку, но в КНИ-структуре она существенно меньше C_g . Таким образом, средняя емкость нагрузки в пересчете на вентиль равна $0,2 \cdot 10^{-15}$ Ф. В рассматриваемой структуре суммарная нагрузочная емкость равна $10^8 \times 0,2 \cdot 10^{-15}$ Ф/см² = $2 \cdot 10^{-8}$ Ф/см², что соответствует максимальной тактовой частоте около 35 ГГц. Воспользовавшись традиционной формулой расчета рассеиваемой мощности $P = C_{LV} \cdot V^2 \cdot f$, для максимального логического перепада 0,5 В на частоте 10 ГГц получим плотность рассеиваемой мощности $P = 50$ Вт/см².

Стоимость отвода от корпуса мощности в 0,5 кВт может оказаться высокой. Поэтому в прогнозах наряду с характеристиками на максимальной частоте приводятся параметры на коммерчески выгодной рабочей частоте, равной, как правило, 15% максимальной. Тогда мощность, которая должна быть отведена от кристалла размером 3,2x3,2 см (площадь 10 см²) с 10^9 КМОП-вентильями, на коммерчески выгодной частоте (5 ГГц) составит 250 Вт, что не существенно отличается от значений, предсказанных NTRS на 2012 год (175 Вт) [6].

“Плавникоподобный” МДП-транзистор имеет два критических размера: толщина плавника (7 нм) и длина канала (10 нм). Для формирования элементов таких размеров методами самосовмещения предельные литографические размеры должны составлять примерно 35-50 нм. Это позволяет предположить, что устройства на транзисторах с длиной канала 10 нм могут быть созданы к 2010 – 2015 годам [7].

Серьезным конкурентом МДП-нанотранзисторов при формировании логических устройств считаются **одноэлектронные транзис-**

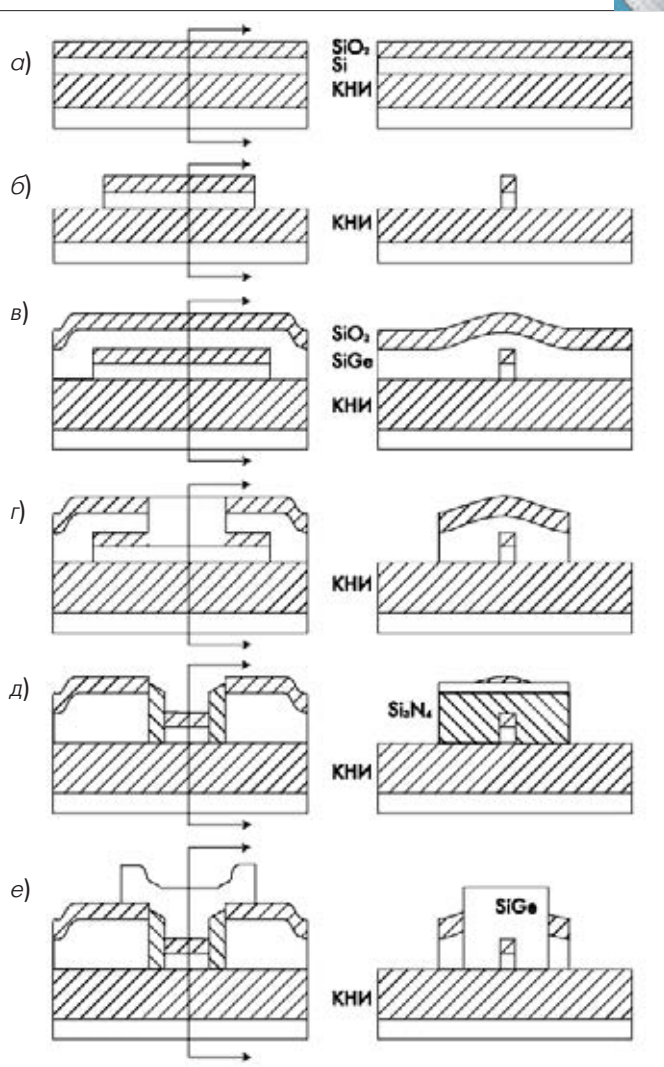


Рис. 1. Процесс создания вертикального двухзатворного МДП-транзистора: а - утоньшение окисла, б - нанесение маскирующего окисла, проведение электронно-лучевой литографии и травления, в - формирование областей стока и истока, г - электронно-лучевая литография и плазменное травление, д - изготовление “спейсера”, е - формирование области затвора

торы (ОЭТ) [1,8,9]. Правда, детальный анализ логических схем на ОЭТ, выполненный недавно К.К. Лихаревым [9], выявил ряд проблем, серьезно влияющих на конкурентоспособность этих устройств, предназначенных для работы при комнатной температуре. Во-первых, это необходимость соблюдения требования $E_c = 100$ кВТ, где E_c – энергия, накапливаемая в конденсаторе (емкости островка). Для его выполнения линейный размер островка должен быть менее 1 нм. Это, с одной стороны, обеспечивает очень высокую плотность размещения элементов (около 10^{11} транзисторов на 1 см²), но, с другой стороны, плотность статической мощности при комнатной температуре превысит 100 кВт/см², что не приемлемо. К тому же, даже если бы существовала приемлемая для внедрения в производство технология формирования таких островков, обеспечить воспроизводимость их формы невозможно. В проводниках столь малых размеров вклад кинетической энергии добавленного электрона становится доминирующим, поэтому даже незначительные изменения формы островка будут приводить к непредсказуемым и, по-видимому, значительным изменениям в спектре энергетических уровней и, следовательно, к изменениям пороговых характеристик прибора. Можно надеяться на использование в будущем некоторых макромолекул, подобных кластеру Au⁵⁵

или молекуле C^{60} , и неких совершенных технологий самоформирования требуемой структуры.

Вторая проблема – произвольность начального заряда в островке. Если в приповерхностном слое изолирующей подложки оказался ионизованный атом примеси, он создает на островке заряд противоположного знака порядка e . Это приведет к сдвигу порога кулоновской блокады, который может достигать максимального значения порогового напряжения, что неприемлемо для построения УБИС. Решением этой проблемы может стать создание нечувствительных к исходному заряду схем, таких как параметроны на ОЭТ-осцилляторах или потенциальная логика с резистивной связью [9]. В обоих случаях применяют проводники с непрерывной передачей заряда, компенсирующего произвольный начальный заряд. Однако анализ показывает, что для непрерывной передачи заряда длина формируемого диффузией проводника должна значительно превышать длину электрон-фонного взаимодействия (около 30 нм в кремнии), т.е. быть намного больше размера всего прибора. Паразитная емкость такого резистора заметно превосходит емкость островка, из-за чего снижается энергия, накапливаемая на емкости островка, что, в свою очередь, вынуждает снижать рабочую температуру. Кроме того, из-за высокого выходного сопротивления ОЭТ (около 100 кОм) быстродействие логических схем на этих элементах не превысит порог собственного быстродействия, равный 1 нс. Поэтому, по мнению экспертов, в первую очередь К.К. Лихарева [9], пока возможность реализации логических схем на ОЭТ сомнительна.

К сожалению, подобные проблемы возникают и в одноэлектронных схемах на квантовых точках с зарядовой поляризацией состояний (регулярность и малые размеры проводящих островков, произвольность начального заряда в островке и др.) [10,11], и на квантовых точках на основе обменного антиферромагнетизма (узкий диапазон работоспособности логических элементов) [1, 12, 13, 14]. В то же время такие схемы очень привлекательны, так как в них принципиально не требуется соединения логических элементов.

Перспективная область применения приборов одноэлектроники – схемы памяти. Главной проблемой при создании ЗУ емкостью порядка 1 Тбит с помощью традиционной технологии становится отвод тепла. Чтобы схемы такой емкости по мощности рассеяния были сопоставимы с 16-Мбит ДОЗУ (около 100 Вт), на каждый бит информации должно приходиться не более двух-трех электронов. Поэтому-то идея **одноэлектронной памяти** чрезвычайно привлекательна [1,9,15]. Однако для ее реализации пригодны лишь схемы, устойчивые к эффекту произвольности начального заряда в островках.

Проблема решена в новом типе одноэлектронной памяти, предложенном К.К. Лихаревым, в котором отдельный бит записывается в относительно большой (3 нм) проводящий островок (на плавающем затворе) в виде 10-20 электронов, инжектируемых через туннельный барьер в соответствии с механизмом Фаулера-Нордхейма [9]. Работа памяти этого типа основана на том, что произвольный (непредсказуемый) начальный заряд вызывает только непредсказуемый сдвиг начальной фазы осцилляций тока (обусловленных осцилляциями кулоновской бло-

кады), что не влияет на величину сигнала на выходе усилителя считывания на МДП-транзисторе.

Возможность реализации этой концепции была подтверждена экспериментами с низкотемпературными образцами такой памяти [16]. Плотность записи информации в памяти этого типа впечатляет – около 10^{11} бит/см² при размере проводящих островков 3 нм. При этом плотность мощности составляет приблизительно 3 Вт/см² (большая часть приходится на усилители считывания), что выглядит вполне приемлемым и перспективным. Согласно последнему изданию ITRS [7], к 2011 году должно быть разработано ДОЗУ емкостью 256 Гбит с минимальным размером элементов 50 нм и максимально допустимой рассеиваемой мощностью около 10 Вт/см². Оценки для гибридной ОЭТ/МДП-памяти показывают, что при минимальном размере островка 3 нм чип емкостью 1 Тбит должен иметь площадь 10 см² (3,2 x 3,2 см) и рассеивать относительно небольшую мощность – 120 Вт. Несомненное достоинство ОЭТ-памяти нового типа перед традиционными ДОЗУ – отсутствие накопительного конденсатора.

У гибридной ОЭТ/МДП-памяти есть серьезный недостаток – низкая скорость процесса записи, основанного на туннелировании Фаулера-Нордхейма. Даже при максимально возможных напряжениях (около 10 В) время записи составляет несколько миллисекунд (!). Применение специальных барьеров (например, $Si_3N_4/AlN/Si_3N_4$) толщиной 5 нм позволяет уменьшить время записи (при напряжении записи 3,6 В) до 10 нс, при этом время удержания информации составит примерно 10 лет [9]. Создание такого многослойного барьера толщиной 5 нм – серьезная технологическая задача. Возможно, в будущем удастся найти более привлекательные с этой точки зрения материалы для барьеров.

Более перспективен для реализации схемы **энергонезависимой памяти с произвольной выборкой** рассмотренный выше баллистический МДП-транзистор с длиной канала 10-6 нм [9]. Такая память, характеризующаяся неразрушающим считыванием при очень простых периферийных схемах, названа NOVORAM. В этом случае речь идет о полном отказе от ОЭТ. Считается, что применение баллистических МДП-транзисторов с длиной канала 10 нм позволит реализовать память емкостью 10 Тбит.

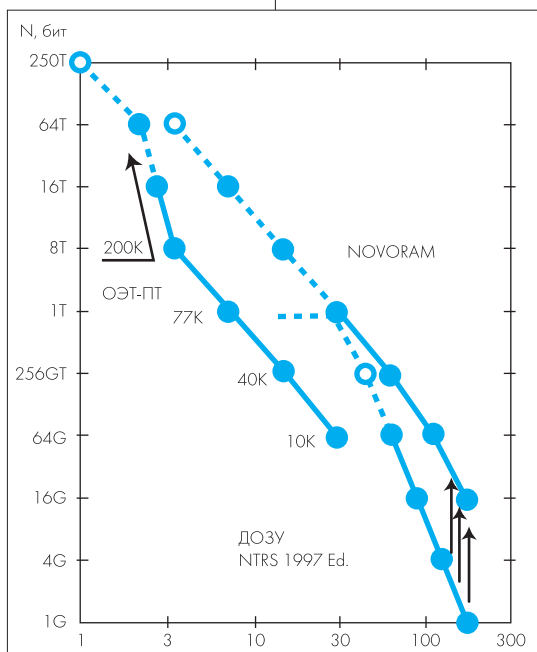


Рис. 2. Прогнозируемые значения емкости традиционных ДОЗУ, ОЗУ типа NOVORAM и гибридной памяти ОЭТ/МОП с минимальными размерами в суб-100-нм диапазоне

Оценим площадь кристалла, занимаемую схемой памяти на базе баллистических транзисторов с длиной канала 10 нм, исходя из плотности рассеиваемой мощности чипа 3 Вт/см² и скорректировав с учетом длины канала транзистора плотность записи, полученную ранее для минимальных размеров 3 нм (10^{11} бит/см²) до $3 \cdot 10^{10}$ бит/см². В этом случае ОЗУ емкостью 10 Тбит будет занимать площадь кристалла, равную приблизительно 300 см² (17,3 x 17,3 см), а мощность, которую нужно будет отвести от чипа, составит приблизительно 1 кВт. Создать такую память нельзя, так как ни один из известных методов литографии не обеспечит столь большое поле экспонирования. Экстраполяция прямой, соответствующей прогнозу NTRS развития классических ДОЗУ, показывает, что она пересекается с кривой для NOVORAM при минимальном размере 30 нм, что соответствует емкости NOVORAM и ДОЗУ, равной 1 Тбит (рис.2). Размеры NOVORAM чипа емкостью 1 Тбит



составят приблизительно 30 см^2 ($5,5 \times 5,5 \text{ см}$), а рассеиваемая мощность – около 100 Вт, что уже приемлемо с точки зрения реализации такой схемы памяти примерно в 2015 году. Таким образом, методы литографии ограничивают размер кристалла, и, следовательно, максимальную емкость ОЗУ чипа на уровне 1 Тбит.

Туннельно-резонансные диоды и другие функциональные приборы нанoeлектроники. Еще один функциональный прибор нанoeлектроники – туннельно-резонансный диод (ТРД) – представляет собой сэндвич из двух очень тонких слоев широкозонного материала, например семи монослоев AlAs (толщина ~ 2 нм), разделенных тонким слоем (7–10 монослоев) полупроводника с меньшей запрещенной зоной, например InGaAs [17–19]. Внешние слои действуют как энергетические барьеры, через которые возможно эффективное туннелирование. Движение электронов поперек центрального слоя, служащего квантовой ямой, квантуется, чему соответствуют дискретные уровни энергии в яме. Для очень узких квантовых ям энергетические уровни квазисвязанных состояний энергетически заметно разделены и только одно из таких квантовых состояний существенно для работы прибора. При некотором значении приложенного напряжения электронные состояния в области истока и квазисвязанные состояния в квантовой яме оказываются совмещенными, что сродни явлению резонанса (отсюда и название прибора). Это приводит к резкому росту тока туннелирования через барьеры, который затем спадает и вновь нарастает из-за вклада в механизм проводимости горячих электронов. В результате в ВАХ прибора появляется участок отрицательного дифференциального сопротивления (ОДС). Высокая плотность тока (в структуре AlAs-InGaAs-AlAs до ~ 20 кА/см^2) и ничтожно малая собственная емкость обеспечивают высокое быстродействие прибора. Так, в схеме с ТРД была продемонстрирована генерация на основной частоте 700 ГГц [18].

По мнению разработчиков, ТРД перспективны для применения в высокоскоростных маломощных цифровых схемах с временами переключения порядка 0,1–1 пс. Но высокое быстродействие – отнюдь не главный довод в пользу применения ТРД в цифровых схемах. Этот прибор нанoeлектроники можно рассматривать как функциональное устройство, позволяющее уменьшить длину соединений на кристалле, по крайней мере первого уровня (например, на последовательно соединенных ТРД можно построить элемент многоуровневой логики) [20].

Схемотехника на приборах с N-образной ВАХ интенсивно развивалась в начале 60-х годов, когда появились туннельные диоды с ОДС. В отличие от схем на традиционных туннельных диодах, ТРД предлагается применять совместно с полевыми транзисторами (ПТ), которые выполняют функции нелинейных нагрузочных резисторов, входных формирователей тока или формирователей тактовых импульсов [18]. Возможен вариант, в котором в схеме инвертора переключателем служит полевой транзистор с затвором Шотки и двухмерным каналом, а ТРД используется в качестве нагрузки, так что оба устойчивых состояния реализуются при малых токах [19]. Однако схемы на ТРД имеют ряд принципиальных недостатков. Во-первых, величина пикового тока экспоненциально связана с толщиной туннельного барьера (7 – 10 монослоев), а поэтому трудно воспроизводить даже при нанесении монослоев методом молекулярно-лучевой эпитаксии. Во-вторых, гетероструктуры ТРД и ПТ различны и их нельзя наносить в едином цикле. Поэтому возможность создания СБИС широкого применения на основе ТРД остается проблематичной.

Гораздо интереснее предложение Ю.В. Копаева реализовать функциональные квантовые приборы на основе передислокации волновых функций в гетероструктурах [21, 1]. Правда, и при их создании разработчики наталкиваются на такие технологические трудности, как

воспроизводимость гетерослоев по толщине, создание “меза-структур” и контактов к отдельным слоям гетероструктуры.

Резюме. Теоретические и экспериментальные работы показали, что МДП-транзисторы сохраняют свойства, необходимые для применения в КМОП-схемах, вплоть до значений длины канала 6 – 10 нм, что ограничено не фундаментальными пределами, а скорее возможностями конструкции вертикального двухзатворного МДП-транзистора.

Применение МДП-транзисторов с 10-нм длинами каналов позволит разместить на кристалле размером $3,2 \times 3,2 \text{ см}$ 10^9 вентиляей. При тактовой частоте 5 ГГц такой чип должен рассеивать мощность 250 Вт. Наряду с этим к 2015 году на кристалле размером $5,5 \times 5,5 \text{ см}$ может быть реализована энергонезависимая память с произвольной выборкой емкостью 1 Тбит и рассеиваемой мощностью 100 Вт.

Возможность применения одноэлектронных схем при комнатных температурах остается проблематичной из-за трудностей, возникающих при создании воспроизводимых туннельно связанных проводящих островков субнанометрового размера и ряда других указанных выше причин. Туннельно-резонансные и другие функциональные гетероструктурные приборы, вероятно, найдут применение в специализированных сверхскоростных электронных устройствах, но не в СБИС широкого применения, таких как процессоры и ЗУ.

ЛИТЕРАТУРА

1. Валиев К.А., Орликовский А.А. – Электроника: Наука, Технология, Бизнес, 1997, №1, с.3-14.
2. Taur Y., Buchanan D., Chen W., et. al. – Proc.IEEE, 1997, v.85, p. 486-504.
3. Pikus F. and Likharev K. – Appl.Phys.Lett., 1997, v.71, p.3661-3663.
4. Huang X., Chang L., Lee W.-C., et. al. Fabrication and Characterization of Deep-Sub-Tenth Micron N-channel FinFET. <http://www.eecs/derkly.edu>
5. Huang X., Lee W.-C., Kuo C. et. al. – IEDM, 1999.
6. The National (the USA) Technology Roadmap for Semiconductors Technology Needs, 1997 Edition.
7. The International Technology Roadmap for Semiconductors Technology Needs, 1999 Edition
8. Неизвестный И., Соколова О., Шамирьян Д. – Одноэлектроника. Часть 1. Микроэлектроника, 1999, т.28, №2, с.83-107. Часть 2. Микроэлектроника, 1999, т.28, №3, с.163-174.
9. Likharev K. – Proceedings of the IEEE, 1999, v. 87, No.4, p.606-632.
10. Smith C. – Science, 1999, v.284, No.5412, p.274.
11. Amlani I., Orlov A., Tath G. et. al. – Science, 1999, v.284, No.5412, p. 289-291.
12. Bandyopadhyay S., Das B., Miller A. – Nanotechnology, 1994, v.5, p.113-133.
13. Malokov S., Nazin S. – Pis'ma v ZhETF, 1995, v.62, No.3, p.256-263.
14. Malokov S., Nazin S. – JETF, 1996, v.110, No.4(10), p.1439-1452.
15. Ahmed H. – J.Vac.Sci.Technol. 1997, v.B15, No.6, p.2101-2108.
16. Chen C., Nakamura Y. and Tsai J. – Appl.Phys.Lett., 1997, v.71, p.2038-2040.
17. Chung L., Esaki L. and Tsu R. – Appl.Phys.Lett., 1974, v.24, No.12, p.593.
18. Mathews R., Sage J., Solner T., et al. – Proc.IEEE. 1999, v.87, No.4, p.596-605.
19. Robertson J., Peatman W., Tsai R., Brown E., and Saur M. – IEEE Trans. on Electr. Dev., 1997, v.44, No.7, p.1033-1039.
20. Gosser K., Pacha C., Kanstein A., Rossman M. – Proc. IEEE, 1997, v.85, No.4, p.558-573.
21. Горбачевич А., Копаев В., Копаев Ю., Кремлев В. – Микроэлектроника, 1994, т.23, вып.5, с.17-26.