

ВСТРАИВАНИЕ ПАССИВНЫХ И АКТИВНЫХ КОМПОНЕНТОВ В ПЕЧАТНЫЕ ПЛАТЫ – АЛЬТЕРНАТИВА ПЕЧАТНОМУ МОНТАЖУ

А.Нисан

Технология встраивания компонентов в печатные платы в ближайшие годы может стать серьезным конкурентом применяемой технологии поверхностного монтажа. Эта технология – эффективный инструмент дальнейшей миниатюризации и повышения функциональности электронных модулей. В предлагаемой статье автор рассматривает процессы встраивания активных, тонко- и толстопленочных, а также дискретных пассивных компонентов в печатные платы; приводит результаты испытаний тестовых печатных плат с поверхностно-монтируемыми и встроенными чип-резисторами 0402 и показывает преимущества и недостатки технологии встраивания компонентов.

Число компонентов, входящих в состав сложных, многофункциональных устройств, постоянно возрастает, причем большинство компонентов относится к пассивным. Например, отношение числа пассивных компонентов к числу активных на плате мобильного телефона превышает 20:1 [1]. Множество пассивных компонентов не только занимает площадь платы, ограничивая возможность миниатюризации, но также снижает электрические характеристики устройств из-за большой длины межсоединений и значительного числа паяных соединений.

Существующая альтернатива традиционному размещению компонентов на поверхности платы – это встраивание компонентов (или внутренний монтаж), т.е. размещение компонентов

как пассивных, так и активных в объеме печатной платы (рис.1). Естественно, речь идет не обо всех, а только о группе компонентов на плате.

С одной стороны, встраивание компонентов позволяет улучшить электрические характеристики благодаря сокращению длины связей, увеличить надежность за счет уменьшения числа паяных соединений, уменьшить массу и габариты изделий. С другой стороны, повышение сложности изготовления печатных плат может привести к уменьшению выхода годных, встраивание компонентов в платы также ограничивает их ремонтно- и тестопригодность. Наиболее полно преимущества встроенных компонентов раскрываются в портативных многофункциональных устройствах, таких как коммуникаторы и мобильные телефоны. Например, компания Motorola применяет платы со встроенными компонентами в мобильных телефонах с 1999 года [2].

КЛАССИФИКАЦИЯ ПРОЦЕССОВ ВСТРАИВАНИЯ КОМПОНЕНТОВ

Процессы встраивания компонентов можно разделить на две группы: встраивание активных и пассивных компонентов (рис.2). Последние, в свою очередь, могут либо формироваться во

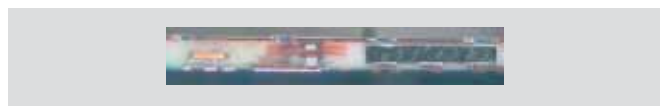


Рис. 1. Микрошлиф самой тонкой по состоянию на январь 2011 г. печатной платы со встроенными пассивными и активными компонентами. Толщина платы 0,28 мм (ф. Dai Nippon Printing Co.)

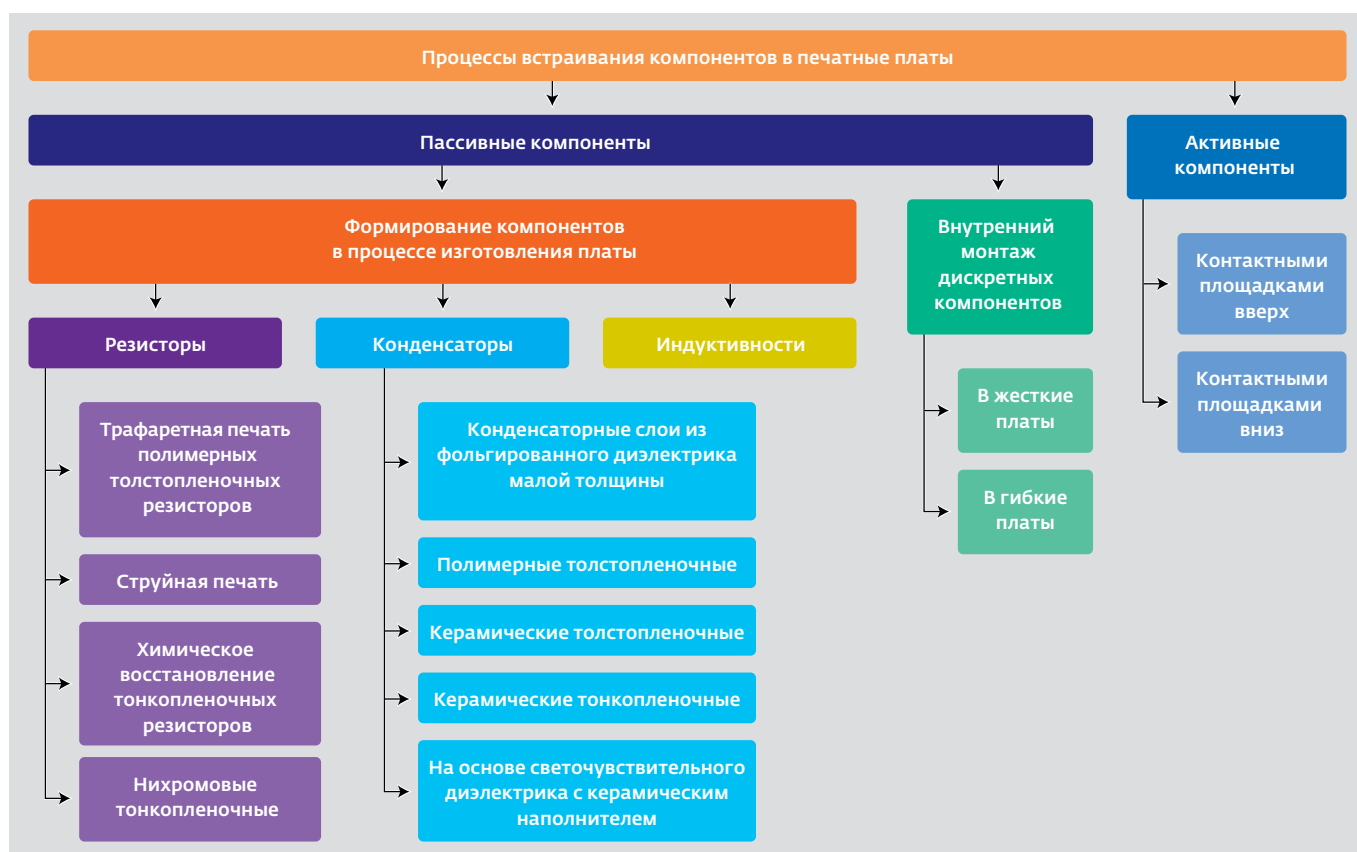


Рис.2. Пример классификации процессов встраивания компонентов в печатные платы

время изготовления платы, либо интегрироваться в плату посредством внутреннего монтажа. Процессы формирования резисторов, конденсаторов и индуктивностей во время изготовления платы имеют свои особенности, поэтому выделим их в отдельные группы.

Рассмотрим отдельные укрупненные схемы процессов встраивания компонентов.

ФОРМИРОВАНИЕ ПАСИВНЫХ КОМПОНЕНТОВ В ПРОЦЕССЕ ИЗГОТОВЛЕНИЯ ПЛАТЫ

Резисторы

Трафаретная печать полимерных толсто пленочных резисторов. На первом этапе процесса трафаретной печати полимерных толсто пленочных резисторов (рис.3) формируется проводящий рисунок внутреннего слоя, включая контактные площадки под резисторы. Затем производится черное оксидирование меди для обеспечения адгезии к диэлектрику при прессовании. После черного оксидирования ламинируется пленка, в которой вскрываются окна под контактные площадки резисторов для нанесения на них противокоррозионного покрытия. Оно необходимо для

предотвращения коррозии и химического взаимодействия на границе между полимером и медью. Отсутствие этого покрытия может

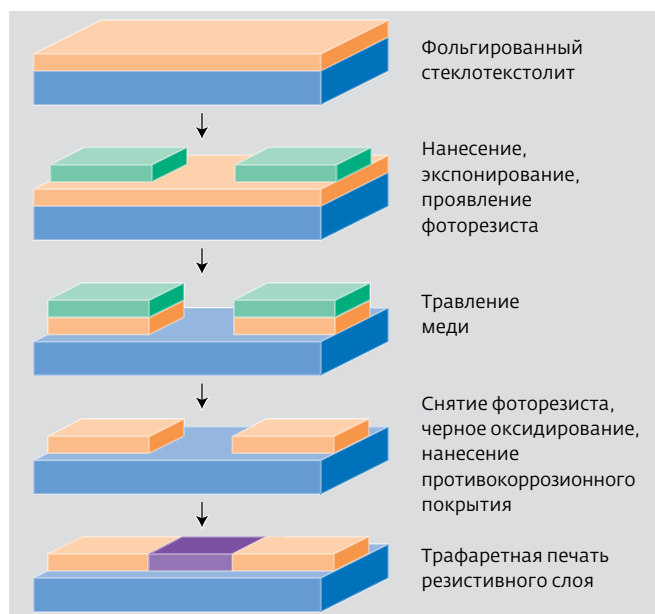


Рис.3. Схема процесса трафаретной печати полимерных толсто пленочных резисторов (ф. IPC)



Рис.4. Слой печатной платы с 56 встроенными резисторами, нанесенными трафаретной печатью (ф. IPC)

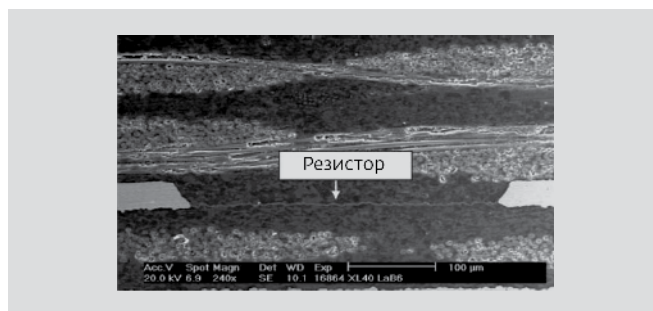


Рис.6. Микршлиф платы со встроенным резистором, сформированным методом химического восстановления (ф. IPC)

привести к необратимым изменениям контактного сопротивления. Отработанным и недорогим вариантом противокоррозионного покрытия является иммерсионное серебро, перед его нанесением с контактных площадок (для очистки) удаляется слой черного оксида.

После формирования противокоррозионного покрытия удаляется ламинированная пленка и методом трафаретной печати наносится резистивный слой, типовая толщина которого составляет 10–25 мкм. Резистивная паста может состоять из полимерного связующего (фенолформальдегидной, эпоксидной или полиимидной смол) и углеродного или другого наполнителя для обеспечения требуемого сопротивления. Отверждение резистивного слоя производится в печи при пиковой температуре 230°C.

Соединение внешних слоев с контактными площадками резистора выполняется с помощью глухих микропереходов.

Пример слоя печатной платы с 56 встроенными резисторами показан на рис.4. Так как номинальные значения формируемых резисторов лежали в широком диапазоне (от 10 Ом до 1,5 Мом), при трафаретной печати резистивного слоя использовали три состава,

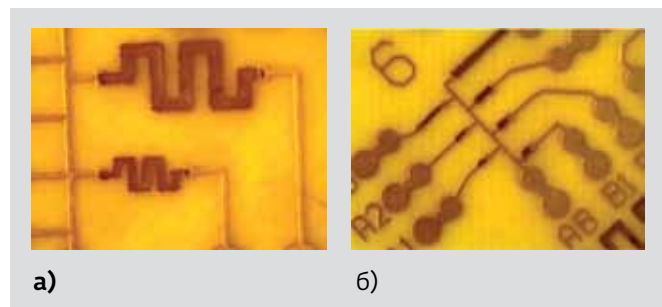


Рис.5. Встроенные резисторы, нанесенные струйной печатью: а) типа "меандр", б) полосковые (ф. IPC)

обеспечивающих удельное сопротивление 40 Ом/□, 2 и 120 кОм/□.

Струйная печать резисторов. Наносимый материал состоит из проводящих наночастиц, диспергированных в растворителях. В состав материалов также могут входить полимерные матрицы или другие стабилизаторы. При струйной печати объем капли наносимого материала может составлять от единиц пиколитров до 80 пл. Для предотвращения растекания отпечатков непосредственно после нанесения можно использовать предварительное УФ-отверждение.

Основное достоинство струйной печати заключается в возможности формирования в одном слое резисторов различной толщины, что обеспечивает широкий диапазон сопротивления встроенных резисторов. Кроме того, использование фрагментов проводящего рисунка в качестве локальных реперных знаков позволяет получить высокую точность нанесения резисторов (рис.5).

Химическое восстановление тонкопленочных резисторов. В данной технологии резистивный материал селективно наносится между соответствующими контактными площадками модифицированным методом химического восстановления в течение 2–5 мин (рис.6). Типовая толщина резистивной пленки лежит в пределах от 0,05 до 0,20 мкм, удельное поверхностное сопротивление не превышает 100 Ом/□. Разброс значений сопротивления составляет ±15%, но может быть уменьшен, если все резисторы одинаково ориентированы.

Субтрактивный процесс изготовления нихромовых тонкопленочных резисторов. Рассмотренные выше процессы встраивания резисторов относятся к аддитивным. В субтрактивной технологии при изготовлении внутренних слоев со встроенными резисторами используются

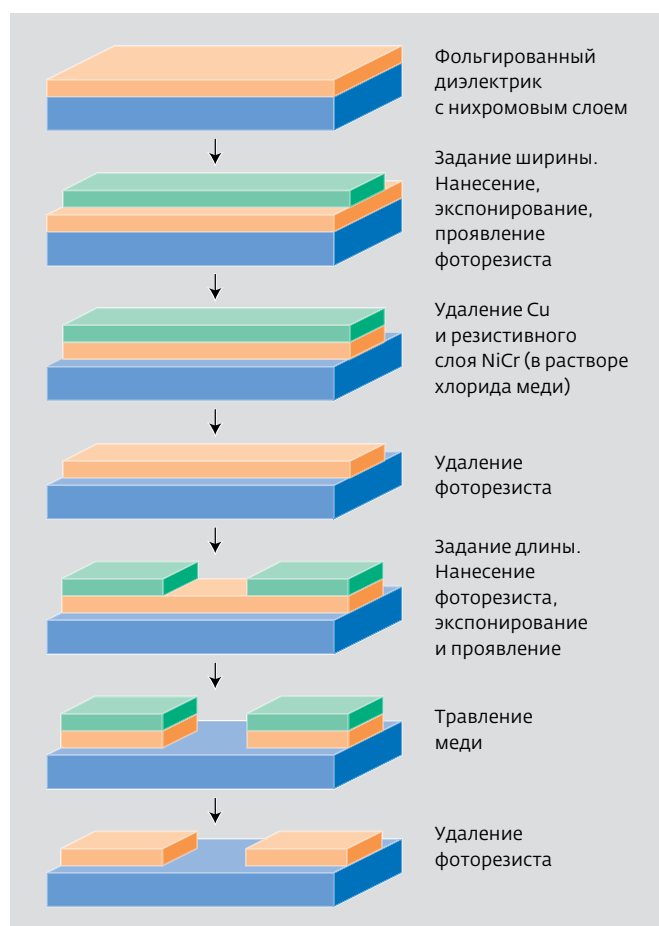


Рис.7. Схема субтрактивного процесса изготовления нихромовых тонкопленочных резисторов (ф. IPC)

фольгированные диэлектрики, в которых под медной фольгой расположен резистивный слой толщиной менее 1 мкм.

Для формирования резисторов необходимо провести два этапа фотолитографии и травления (рис.7). На первом этапе формируется проводящий рисунок, при этом медь над будущими встроенными резисторами не стравливается, а «задает» ширину резисторов. Затем стравливается открытый резистивный слой. На втором этапе проводится удаление меди над резистивным слоем между контактными площадками формируемых резисторов.

Конденсаторы

Конденсаторные слои из фольгированного диэлектрика малой толщины. Используемые в данном процессе для формирования конденсаторов фольгируемые диэлектрики имеют настолько малую толщину и/или содержат такое большое количество повышающего диэлектрическую проницаемость наполнителя, что их прочность

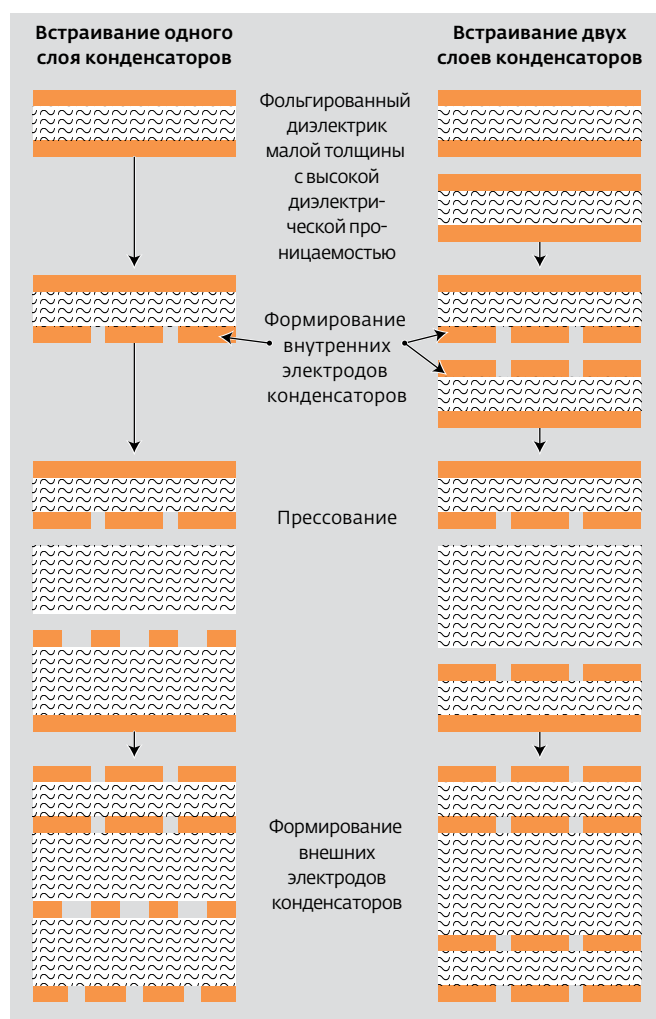


Рис.8. Схема процесса встраивания конденсаторных слоев из фольгированного диэлектрика малой толщины (ф. IPC)

оказывается недостаточной для выдерживания технологической обработки после травления с обеих сторон. Поэтому сначала создается рисунок только на одной стороне (формируются внутренние электроды конденсаторов), производится прессование, после чего вытравливаются внешние электроды встроенных конденсаторов (рис.8). Сравнение диапазонов возможных емкостей встроенных конденсаторов, формируемых в платах по этой и другим технологиям, представлено на рис.9.

Полимерные толстопленочные конденсаторы. На фольгированном диэлектрике формируется проводящий рисунок, в том числе нижние электроды конденсаторов (рис.10). Диэлектрик для формирования конденсаторов наносится на нижние электроды методом трафаретной печати и подвергается ИК-отверждению. В состав

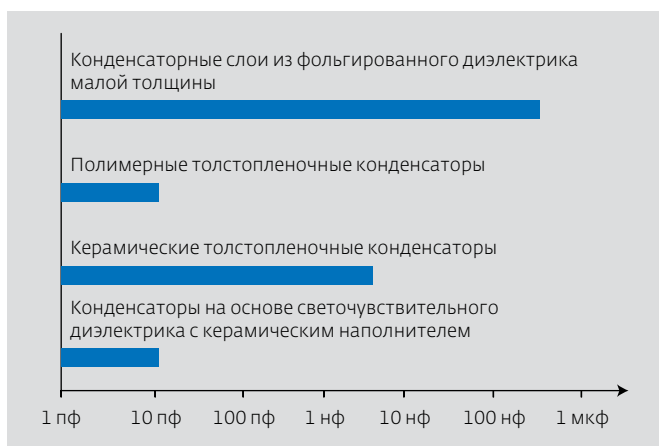


Рис.9. Возможные диапазоны емкости встроенных конденсаторов в зависимости от материалов (ф. IPC)

полимерного диэлектрика входят наполнители, увеличивающие диэлектрическую проницаемость и обеспечивающие соответствующую вязкость для трафаретной печати. Область нанесения диэлектрика больше, чем площадь нижнего электрода для обеспечения гарантированного зазора между верхним и нижним электродами.



Рис.10. Схема процесса встраивания полимерных толстопленочных конденсаторов (ф. IPC)

На следующем этапе трафаретной печатью наносится верхний электрод и производится его ИК-отверждение. Материал верхнего электрода тоже имеет полимерный состав, но содержит наполнитель с высокой проводимостью, например, частицы серебра или частицы меди, покрытые серебром. Верхний электрод, размеры которого меньше нижнего, задает площадь конденсатора, минимизируя влияние смещения отпечатка при нанесении электрода на емкость конденсатора.

Керамические толстопленочные конденсаторы. Изготовление конденсатора начинается с предварительной обработки медной фольги (предпочтительная толщина 35 мкм), заключающейся в нанесении и вжигании очень тонкого слоя пасты, содержащей медь и стекло (рис.11). Это необходимо для повышения адгезии наносимого потом диэлектрика, типовая толщина которого лежит в пределах от 5 до 20 мкм.

После предварительной обработки наносится и сушится диэлектрический слой и верхний электрод, затем они вжигаются в азотной печи при температуре 900°C. На следующем этапе производится прессование этого слоя фольги с препрегом и еще одним слоем фольги. Затем вытравливается нижний электрод конденсатора. На дальнейших этапах слои со встроенными конденсаторами интегрируются в печатную плату.

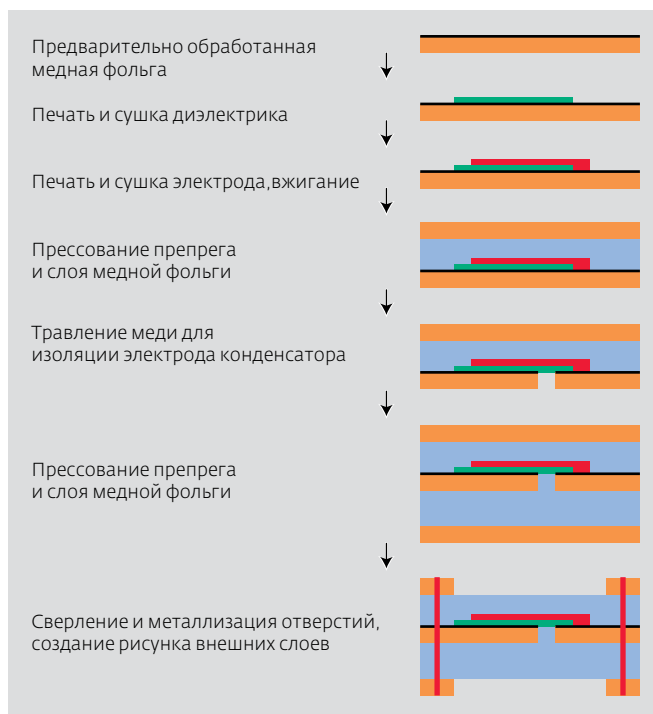


Рис.11. Схема процесса встраивания керамических толстопленочных конденсаторов (ф. IPC)



Рис.12. Схема процесса встраивания керамических тонкопленочных конденсаторов (ф. IPC)

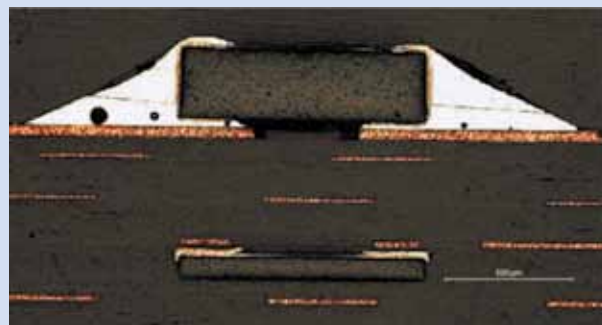
Керамические тонкопленочные конденсаторы. Заготовка для изготовления керамических тонкопленочных конденсаторов представляет собой два слоя медной фольги (один из которых может быть на препреге) с диэлектриком толщиной менее 1 мкм между ними (рис.12). Вначале необходимо стравить оба медных слоя и заключенный между ними диэлектрик со всей поверхности за исключением мест расположения конденсаторов и реперных знаков, если последние требуются. Затем стравливаются только небольшие фрагменты верхнего электрода и диэлектрика, образуется выступ нижнего электрода, необходимый для формирования межсоединений

Сравнение надежности встроенных и поверхностно-монтируемых компонентов

Австрийская компания AT&S опубликовала результаты испытаний тестовых плат со встроенными и поверхностно-монтируемыми чип-резисторами 0402 (см. рисунок). На каждой восьмислойной тестовой плате толщиной 1 мм было предусмотрено семь тестовых цепей из поверхностно-монтируемых и семь – из встроенных резисторов, в каждую цепь входило по восемь компонентов. Восемнадцать тестовых плат было подвергнуто испытанию на удар, пять – термоциклированию.

В результате испытаний на удар, проведенных в соответствии со стандартом JEDEC JESD22-B111 (ускорение 1500g, длительность импульса 0,5 мс, 1000 ударов), были зарегистрированы отказы поверхностно-монтируемых чип-резисторов на 17 из 18 тестовых платах, встроенных резисторов – только на одной плате. Превалировали два основных вида отказа SMD-компонентов: разрыв проводников во внешних слоях между паяными соединениями компонентов и образование трещин.

Помимо испытаний на удар было проведено 1000 циклов термоциклирования от -40 до 125°C с выдержкой при минимальной и максимальной температуре 5 мин и длительности цикла 30 мин (стандарт JEDEC JESD-22-A104C, метод G-2-C). При термоциклировании отказов зафиксировано не было.



Микрошлиф печатной платы с поверхностно-монтируемым и встроенным чип-резисторами 0402 (источник: Ryder C.M. Embedded Components: A Comparative Analysis of Reliability. AT&S)

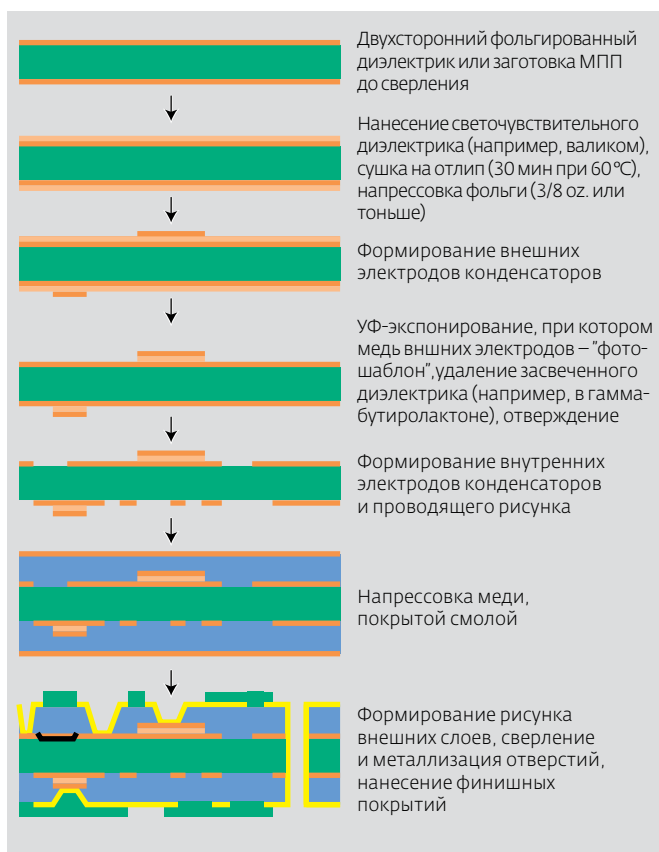


Рис.13. Схема процесса встраивания конденсаторов на основе светочувствительного диэлектрика с керамическим наполнителем (ф. IPC)

с нижним электродом конденсатора на следующих этапах изготовления платы.

Конденсаторы на основе светочувствительного диэлектрика с керамическим наполнителем. Процесс разработан компанией Motorola

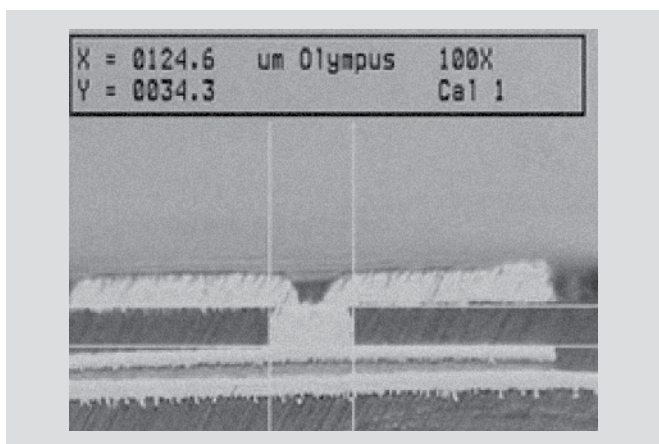


Рис.14. Микрошлиф встроенного конденсатора из светочувствительного диэлектрика с керамическим наполнителем (ф. Motorola)

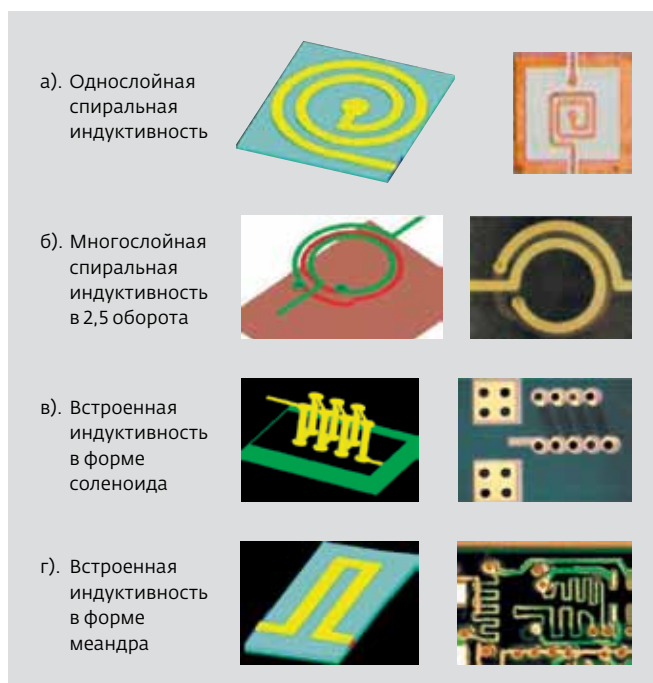


Рис.15. Примеры схематических изображений и фотографии встроенных индуктивностей

в партнерстве с Huntsman Advanced Materials (рис.13, 14) и основан на применении светочувствительного диэлектрика с керамическим наполнителем (CFP), который наносится на двухсторонний фольгированный диэлектрик или заготовку многослойной печатной платы до сверления. После сушки диэлектрика формируются внешние электроды конденсаторов. На следующем этапе светочувствительный диэлектрик экспонируется, причем внешние электроды выполняют роль фотошаблонов. Засвеченные участки диэлектрика удаляются, диэлектрик сушится. На следующем этапе формируются внутренние электроды конденсатора и проводящего рисунка в слоях внутренних электродов. После этого следует напрессовка с двух сторон слоев меди, покрытой смолой. В завершение проводится формирование рисунка внешних слоев, сверление и металлизация отверстий, нанесение финишных покрытий.

Индуктивности

Для изготовления встроенных индуктивностей используются традиционные процессы технологии печатных плат. Индуктивность может быть выполнена в виде одно- или многослойной спирали, соленоида и меандра (рис.15). Однако данная технология позволяет встраивать индуктивности с небольшими номиналами: спиральные однослойные – до 10 нГ, спиральные многослойные – до 30 нГ.

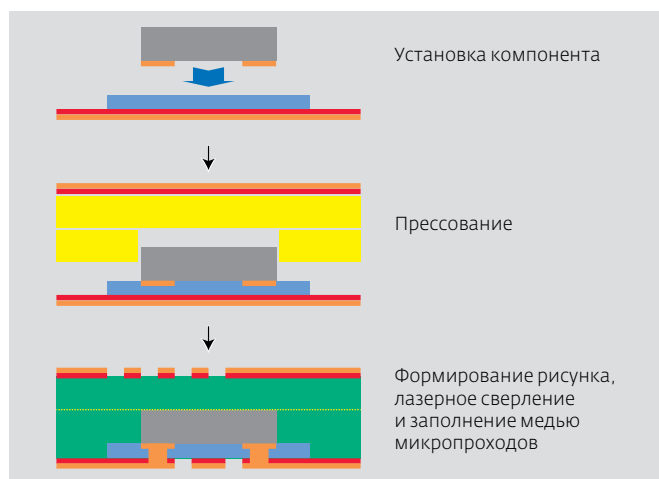


Рис.16. Схема процесса внутреннего монтажа дискретных чип-компонентов в жесткие платы [3]

Монтаж дискретных пассивных компонентов

Монтаж в жесткие печатные платы. При внутреннем монтаже дискретных пассивных компонентов (рис.16) в препреге имеется полость, соответствующая монтируемому компоненту по размеру. После прессования производится

формирование рисунка слоев и микропереходов для межсоединений с контактными площадками встроенного компонента, и полученная структура интегрируется в печатную плату [3].

Монтаж в гибкие печатные платы. Встраивание пассивных компонентов возможно не только в жесткие, но и в гибкие платы (рис.17) [4]. Формирование полости в гибком основании под встраиваемый компонент выполняется фрезерованием, плазменным травлением или лазерной резкой. Электрическое соединение со встроенными компонентами, как и в жестких платах, обеспечивается микропереходами.

Гибкие печатные платы со встроенными по данной технологии компонентами успешно прошли испытания на изгиб (радиус изгиба составлял 17 мм).

ВСТРАИВАНИЕ АКТИВНЫХ КОМПОНЕНТОВ

В рамках европейской исследовательской программы HERMES (High density integration by Embedding chips for Reduced size Modules and Electronic Systems – Высокоплотная интеграция с помощью встраивания кристаллов для

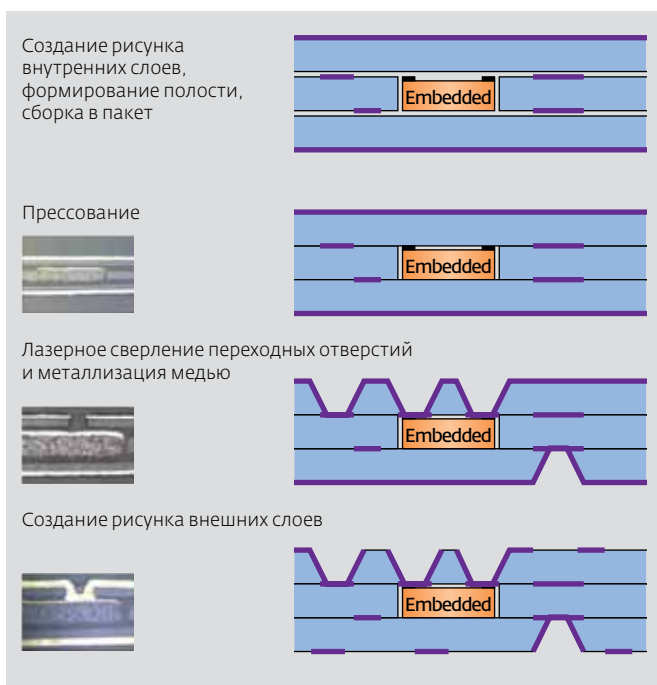


Рис.17. Схема процесса и микрошлифы внутреннего монтажа дискретных чип-компонентов в гибкие платы [4]

применения в малогабаритных модулях и электронных системах.) была разработана технология встраивания активных компонентов в печатные платы в двух вариантах: контактными площадками на кристалле вверх или вниз (рис.18).

При встраивании контактными площадками вверх обеспечивается хороший теплоотвод от компонентов, но затруднено размещение компонентов различной высоты из-за сложности сверления и металлизации микропереходов на разную глубину.

В случае встраивания компонентов контактными площадками вниз установка компонентов производится на нанесенный трафаретной печатью непроводящий полимерный адгезив. Преимущества этого варианта технологии заключается в очень высокой точности установки кристаллов (благодаря центрированию кристаллов по контактными площадкам) и возможности встраивания в один слой FR-4 компонентов различной высоты (от 100 до 350 мкм), для чего в препреге делаются соответствующие вырезы.

Итак, рассмотрены некоторые, наиболее популярные, способы встраивания компонентов, многие из которых уже включены в стандарты IPC. Это технологическое направление сейчас активно развивается: им занимаются такие компании, как GE, Casio, Freescale Semiconductor,

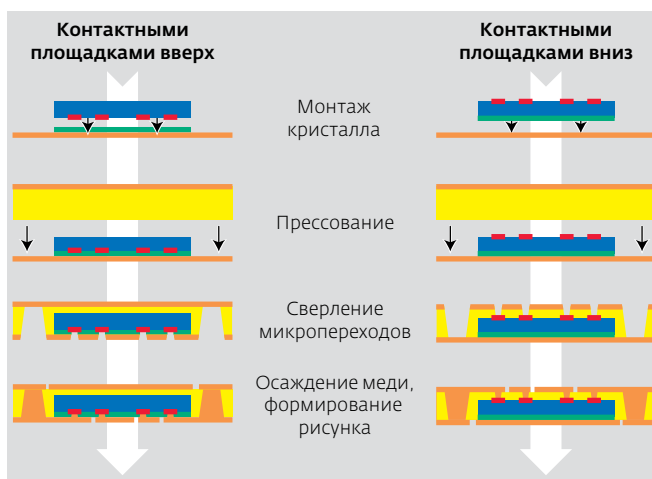


Рис.18. Два варианта встраивания активных компонентов в печатные платы [5]

Imbera, Infineon, Murata, Motorola, NEC, Samsung, Sony, а также Фраунгоферовские институты, Исследовательский институт промышленных технологий (ITRI), технологический институт Джорджии, а материалы для формирования компонентов поставляются компаниями 3M, DuPont, Oak-Mitsui Technologies и др.

Более того, несколько исследовательских проектов по встраиванию активных и пассивных компонентов было проведено NASA, что отражает интерес аэрокосмической отрасли к данной технологии и потенциальную применимость встраивания компонентов в электронной аппаратуре ответственного назначения.

ЛИТЕРАТУРА

1. **Jin-Gul Hyun, Sangyong Lee, Sung-Dong Cho and Kyung-Wook Paik.** Frequency and Temperature Dependence of Dielectric Constant of Epoxy/BaTiO₃ Composite Embedded Capacitor Films (ECFs) for Organic Substrate. – Electronic Components and Technology Conference, 2005.
2. <http://techon.nikkeibp.co.jp>
3. Ryder C.M. Embedded Components: A Comparative Analysis of Reliability. AT&S.
4. **D.Luchsinger, N.Goldberg, P.Sabev, S.Metz, Dyconex, N.Onda, Buchs, R.Hinrichs, W. Werner.** Embedding Resistors On Ceramic Substrate In Flex PCBs. – OnBoard Technology, February 2007.
5. **M.Brizoux, A.Grivon, W.C.Maia Filho, E.Monier-Vinard, J.Stahr, M.Morianz.** Industrial PCB development using embedded passive & active discrete chips focused on process and DfR , 2010.