

КОНФЕРЕНЦИИ IEDM И ISSCC ЛУЧШИЕ ИЗ ЛУЧШИХ

В.Майская

Сегодня компьютерные решения ориентированы вертикально. Облачная технология обещает множество полезных возможностей: гибкие вычислительные ресурсы, совместное использование программных средств и централизованные базы данных. Но для успешного применения и защиты используемых ресурсов нужны новые решения, способные воистину объединить мир. Это потребует разработки новых архитектур систем и совершенствования современных схем и технологий. Работы в этом направлении и были представлены на двух крупнейших традиционных международных форумах – IEDM и ISSCC (международные конференции по электронным приборам и твердотельным схемам).

Во вступительном слове на открытии ISSCC профессор Стэнфордского университета Марк Горовиц призвал к более тесному сотрудничеству производителей микросхем и разработчиков системных приложений для преодоления проблем роста энергопотребления. Эти проблемы затрудняют реализацию достаточно дешевых систем со все меньшими габаритами, но со все большим быстродействием. В 2000-е годы электронная промышленность достигла предела допустимой потребляемой энергии. Для настольных компьютеров и серверов этот предел составил 100 Вт, для ноутбуков – 30 Вт и для сотовых телефонов – 1-3 Вт. Это значит, что сегодня мощность компьютерных систем ограничена. Единственный способ преодоления барьера – поиск новых средств сокращения энергии, потребляемой при компьютерных операциях.

Энергопотребление центральных процессорных устройств удалось сократить, но по-прежнему много энергии расходуется на память и системы ввода-вывода данных. Повысить их энергоэффективность, конечно, можно, но более перспективно увеличение этого показателя за счет микросхем специального назначения типа ASIC, которые на три порядка эффективнее микропроцессоров. Это объясняется

тем, что ASIC используются в системах с интенсивной обработкой коротких численных данных и с локальной памятью чрезвычайно малого объема. Таким образом, необходимы программируемые устройства, не уступающие по энергоэффективности ASIC и способные ограничить набор требований и параметров, необходимых для создания различных энергоэффективных электронных систем.

Не все проблемы требуют самых совершенных с точки зрения энергопотребления решений, и во многих системах по-прежнему используются имеющиеся на рынке процессоры. Но если темпы развития технологии замедлятся, вряд ли появится "убойный" микропроцессор, на протяжении еще двух лет превосходящий по своим возможностям новый, только что выпущенный процессор. Таким образом, Горовиц показал, что мало надеется на появление новых технологий, способных заменить ограниченные по мощности КМОП-схемы, и призвал к созданию специализированных аппаратных средств для конкретных приложений, которые будут во много раз эффективнее современных универсальных процессоров [1].

А что думают по этому поводу разработчики, собравшиеся на конференцию IEDM?

Ответ на этот вопрос, пожалуй, можно было получить на семинаре, состоявшемся накануне официального открытия конференции и посвященном проблемам 10- и 7-нм КМОП-технологий (Challenges of 10nm and 7nm CMOS Technologies). Принимая во внимание, что в 2014 году на рынке должна появиться 14-нм микросхема, уже сейчас крайне важно предусмотреть развитие технологий микроэлектроники. Состоявшийся семинар уместен, ведь в планах Intel – через два-три года выпустить 10-нм микросхему микропроцессора. А что дальше? В ответ на вопрос, чего ждать после освоения 7-нм технологии, ведущий специалист компании GlobalFoundries Анди Вей ответил: "Мы вышли за пределы разумных цифр".

Тем не менее, этот вопрос живо обсуждался на панельной дискуссии "Есть ли жизнь за пределами традиционных КМОП?". Участники дискуссии в качестве наиболее вероятных приборов, которые будут активно развиваться после "смерти" КМОП-схем, назвали туннельные и сегнетоэлектрические полевые транзисторы, полевые транзисторы со структурой металл-диэлектрик, приборы на основе спинтроники. При этом некоторые специалисты отметили, что приборы с высоким соотношением потребляемой энергии и эксплуатационных характеристик должны не просто заменять КМОП-схемы в функциональных блоках и системах, а дополнять их: находиться не "за пределами КМОП-технологии", а быть "включенными в КМОП-технологии". И здесь особенно перспективна технология интеграции КМОП-схем и устройств, появившихся после завершения их развития по закону Мура.

Вместе с тем председатель правления и технический директор компании Broadcom Генри Самуэли считает, что наихудший вариант развития электронной промышленности может оказаться полезным для компании, которая сумеет воспользоваться передышкой, обратиться к новым решениям и разработать новые архитектуры и схемы. То есть жизнь после смерти закона Мура продолжится.

Но пока полупроводниковая промышленность озабочена проблемами, требующими решения для ее дальнейшего развития. Из выступлений участников семинара следует, что основные факторы, от которых зависит успешное развитие полупроводниковой электроники, – совершенствование технологии производственных процессов (в том числе литографии) и процессов интеграции компонентов микросхем. Например, паразитная емкость FinFET-транзисторов, изготовленных по методу gate-first/high-k last (затвор – первый/

диэлектрик с высоким значением диэлектрической постоянной k – последний), больше, чем у FinFET, созданных по методу gate last/high-k first (затвор – последний/ k -диэлектрик – первый), т.е. подход gate last/high-k first более выгоден производителям. Большие надежды по-прежнему возлагаются на литографию в глубоком ультрафиолете (Extreme Ultra-Violet, EUV), острая необходимость в которой существует давно. Но, по мнению Вейа, эта технология не будет готова к производству 10-нм схем. Столь длительная задержка с освоением EUV-литографии заставила многие компании искать альтернативные решения для создания нанометровых микросхем. Марк Нейссер, руководитель исследований в области литографии консорциума Sematech, считает весьма перспективным метод направленной самосборки (Directed Self-Assembly, DSA), в частности для создания сквозных отверстий. Но поскольку результаты его применения пока широко не обсуждены, оценить DSA-метод еще трудно. Удивил собравшихся руководитель работ по литографии института электроники и информационной технологии Leti Сердж Тедеско. Он заявил, что благодаря экономически эффективным и дополняющим друг друга методам направленной самосборки и безмасочной литографии "жизнь" иммерсионной литографии на длине волны 193 нм (193i lithography) продлится до конца действия дорожной карты развития полупроводниковой электроники. Сейчас международная дорожная карта ITRS охватывает период до 2026 года, когда, по-видимому, прекратится масштабирование микросхем.

Как отметил руководитель работ в области кремниевой фотоники, БиКМОП и перспективных приборов отделения разработки кремниевых устройств компании STMicroelectronics Фредерик Бюю, "сладкие сны" разработчиков приборов – кошмар для инженеров-технологов, занимающихся интеграцией технологических процессов. И это утверждение отражено в характере конференции. Доклады, посвященные новым приборам (туннельным полевым транзисторам) или материалам (графену), получали сдержанную оценку с учетом реальной производственной практики: материалы нужно осаждать, формировать требуемую топологию прибора, проводить термическую обработку создаваемых структур. А еще созданные компоненты надо соединять [2].

Так что же привлекло внимание участников конференций, на которых, как обычно, представлены важнейшие достижения в полупроводниковой и электронной технологиях?

ТРАНЗИСТОРЫ НА IEDM 2013

Рассмотрим достижения технологии транзисторов – основных элементов современной электронной техники. Прибор, который появился 67 лет назад в 1947 году, до сих пор в том или ином виде практически остается важнейшим компонентом электронных систем. Поэтому новейшие транзисторы, несомненно, представляют большой интерес как для разработчиков и технологов, так и для создателей электронных систем.

Масштабирование транзисторных структур в соответствии с законом Мура становится все труднее и дороже. Если в 1982 году, когда Intel выпустила микросхему процессора 80386, схема, содержащая несколько тысяч транзисторов, стоила 1 долл., то в 2002 за такую цену можно было приобрести 2,6 млн. транзисторов. В 2012 году, когда микросхема процессора содержала уже более 1 млрд. транзисторов, 1 долл. стоили только 20 млн. приборов, в 2014 году 1 долл. стоят 19 млн. транзисторов.

Малые габариты уже играют против транзисторов: ухудшается их надежность, темпы улучшения рабочих характеристик снижаются. По мнению директора исследовательской лаборатории Томаса Ватсона компании IBM Супратика Гуха, кремниевая технология выдержит еще три-четыре этапа масштабирования, а затем зайдет в тупик [3]. Поэтому сейчас производители совершенствуют КМОП-приборы за счет применения новых структур и материалов. После замены материалов затвора, диэлектрических пленок и контактов неизменным остался материал канала полевого транзистора, в частности транзистора с трехмерной структурой (FinFET). Весьма перспективны для формирования канала кремниевых МОП-транзисторов полупроводниковые соединения A^3B^5 , обладающие высокой подвижностью носителей и выдерживающие большой ток. Их применение должно позволить дальнейшее масштабирование полупроводниковых приборов. Но попытки Intel и других компаний наносить пленки арсенида индия-галлия (InGaAs) или фосфида индия (InP) на обычные кремниевые подложки не увенчались успехом из-за несогласования кристаллических решеток этих материалов.

На IEDM – крупнейшей конференции по технологии полупроводниковых приборов – группа исследователей Управления промышленной науки и технологии (Agency of Industrial Science and Technology, AIST) при Министерстве международной торговли и промышленности Японии сообщила о создании сверхмаломощных n-канальных МОП-транзисторов с треугольным InGaAs-каналом с высокими эксплуатационными характеристиками.

Для получения высоких рабочих характеристик МОП-транзистора с InGaAs-каналом, изготовленного с чрезвычайно малыми топологическими нормами, он должен иметь трехмерную структуру с тройным или круговым затвором. Необходимо также, чтобы эта структура создавалась на кремнии. InGaAs удовлетворяет требованию применения материала канала с кристаллографической ориентацией в плоскости (111), подвижность электронов в которой выше, чем в плоскости (100). Таким образом, сочетание структуры с несколькими затворами и материала канала, ориентированного в плоскости (111), позволяет добиться максимально высоких характеристик транзистора. Вот почему исследователи AIST обратились к разработке n-канального МОП-транзистора с треугольным InGaAs-каналом с ориентацией (111) поверхности боковых стенок.

При изготовлении транзистора сначала $In_{0,53}Ga_{0,47}As$ -подложка соединялась с кремниевой подложкой с оксидным покрытием, т.е. создавалась подложка InGaAs на изоляторе (InGaAs-oi). С помощью процессов реактивного ионного и жидкостного травления на этой подложке формировались ребра трехмерного транзистора шириной 20 мкм. Поверх ребер методом металлоорганической газофазной эпитаксии выращивался нелегированный арсенид индия-галлия и изготавливался транзистор.

Измерения показали, что по подвижности электронов созданные транзисторы превосходили трехмерные транзисторы с InGaAs-oi-ребрами в два раза и n-канальные МОП-транзисторы на объемном кремнии с ориентацией (100) более чем в полтора раза. Ток созданного в AIST транзистора с длиной затвора 300 нм во включенном состоянии составлял 930 мкА/мкм, что свидетельствует о возможности его применения в маломощных КМОП-устройствах с высокими характеристиками [4].

Но не только японские специалисты смогли внедрить InGaAs в структуру полевого МОП-транзистора. Ранее Межуниверситетский центр микроэлектроники (IMEC) (Бельгия), торжественно объявил об изготовлении на кремниевой пластине диаметром 300 мм трехмерных InGaAs FinFET-транзисторов. Заменить кремниевые ребра транзистора ребрами из фосфида индия и арсенида индия-галлия при рассогласовании кристаллических решеток 8% позволила разработанная специалистами IMEC технология. Технология предусматривает улавливание соразмерных дефектов кристаллических решеток материалов канала и транзистора, применение канавок и инновационного эпитаксиального процесса.

Кремниевый FinFET-транзистор изготавливался по обычной технологии вплоть до этапа формирования ребер. Затем кремниевые ребра удалялись травлением почти до основания, и в кремниевой подложке вытравливались канавки, в которых сначала выращивался фосфид индия, рассогласование кристаллической решетки которого с кремнием составляло 5%. Верхняя поверхность фосфида индия удалялась, а в оставшемся свободным углублении выращивался арсенид индия-галлия.

По утверждению разработчиков, предложенная технология пригодна для производства гибридных радиочастотных и оптоэлектронных КМОП-приборов с топологическими нормами 7 нм.

Разработка проводилась в рамках целевой программы создания следующих поколений FinFET, партнерами которой являются компании Intel, Samsung, TSMC, GlobalFoundries, Micron, SK Hynix, Toshiba/Sandisk, Panasonic, Sony, Qualcomm, Altera, Fujitsu, nVidia и Xilinx [5].

На конференции IEDM специалисты IMEC представили результаты исследования влияния толщины InGaAs-канала на характеристики нового транзистора. Получено, что по мере уменьшения глубины канала до 3 нм электростатические характеристики транзистора улучшались. Но при этом подвижность электронов уменьшалась до $110 \text{ см}^2/\text{В}\cdot\text{с}$, в результате чего существенно уменьшался управляющий ток. InP-буфер влияет на количество носителей и при меньшей глубине канала их подвижность снижается. В свете полученных результатов разработчики пришли к выводу, что начиная с глубины 5 нм характеристики транзистора с InGaAs-каналом начинают существенно ухудшаться. Оптимальной считается глубина 10 нм, при которой максимальное изменение предпорогового напряжения на затворе составляет 77 мВ/декаду.

Большое внимание на конференции уделялось низковольтным транзисторам, призванным решить

проблему снижения энергопотребления электронных устройств. И здесь весьма перспективны туннельные полевые транзисторы (Tunnel FETs, TFETs). Благодаря эффекту туннелирования носителей изменение предпорогового напряжения на затворе у таких транзисторов меньше, чем у МОП-приборов, что и обуславливает их высокое соотношение потребляемая энергия – рабочие характеристики. На протяжении многих лет туннельным полевым транзисторам внимание в основном уделялось в научных публикациях университетов. Так, в 2010 году исследователи университетов штата Пенсильвания и Нотр-Дам создали InGaAs/GaAsSb TFET с энергетической структурой, близкой к разрыву запрещенной зоны (near broken gap). С открытием европейского проекта STEEPER, поставившего задачу сокращения роста энергопотребления электронных систем, отношение к туннельным полевым транзисторам изменилось. TFET начали разрабатываться в CEALeti, Федеральной политехнической школе Лозанны, в компаниях GlobalFoundries, IBM, Intel и других.

Поэтому сообщение представителей Университета штата Пенсильвания, контрактного производителя эпитаксиальных пластин IQE и сотрудников Национального института стандартов и технологии США о создании усовершенствованного варианта вертикального nGaAs/GaAsSb TFET привлекло внимание участников конференции. Разработчики отрегулировали композицию гетероструктуры арсенид индия-галлия/арсенид галлия-сурьмы так, что ее энергетический барьер был близок к нулю, т.е. энергетическая структура была близка к разрыву запрещенной зоны. Благодаря этому электроны практически беспрепятственно туннелировали через барьер. Это и дало название новому прибору – туннельный полевой транзистор с близкой к разрыву запрещенной зоной (Near-Broken-gap Tunnel Field-Effect Transistor, NBTFET). Ток транзистора во включенном состоянии при

длине канала 200 нм и напряжении сток-исток 0,5 В был равен 740 мкА/мкм, крутизна на радиочастоте – 700 мкС/мкм и частота отсечки – 10 ГГц.

Прибор был разработан в рамках программы, субсидируемой Национальным научным фондом США. Работа вызвала большую шумиху в прессе, а, по мнению промышленных обозревателей, появление новой технологии на языке молодых ученых значит "квантовый скачок транзистора" [7].

На секции "Технология наноприборов – приборы с малым изменением предпорогового напряжения на затворе" специалисты компании Intel представили GaSb/InAs резонансный TFET (R-TFET) с длиной затвора 9 нм. Рабочее напряжение транзистора составляет менее 0,4 В. При создании структуры резонансного туннельного транзистора с квантовой ямой у гетероперехода можно добиться изменения предпорогового напряжения затвора, равного 25 мВ/декаду, поменяв материалы истока и стока. Таким образом, появилась возможность получить ток во включенном состоянии в сто раз больший, чем у кремниевого МОП-транзистора при напряжении питания 0,27 В [6].

На секции, посвященной следующим поколениям логических и мощных приборов и приборов на полупроводниковых соединениях, сотрудники Токийского университета и компании Sumitomo Chemical рассказали о разработанном ими "планарном" InGaAs-туннельном полевом транзисторе, у которого ток во включенном состоянии превышает ток в отключенном состоянии более чем на шесть порядков ($I_{on}/I_{off} > 10^6$). По своей структуре транзистор подобен обычному МОП-транзистору. Материалом канала служил арсенид индия-галлия, осажженный на подложку фосфида индия собственной проводимости. Область истока p^+ -типа формировалась диффузией цинка из твердофазного источника, позволяющей получать резкий профиль распределения примеси. Областью стока служил сплав Ni-InGaAs. Материал электродов – платина, диэлектрика затвора – оксид алюминия, электрода затвора – тантал. Подача напряжения на затвор приводит к формированию приповерхностного слоя InGaAs n^+ -типа и появлению в нем туннельного тока.

Разработчики считают, что созданный транзистор позволит реализовать микрохемы с напряжением питания 0,3 В и даже меньше. Это приведет к существенному снижению энергопотребления электронных систем, используемых в информационных технологиях, и появлению устройств, потребляющих сверхмалую энергию, таких как безбатарейные устройства на СБИС.

Отмечалось, что работа проводилась в рамках проекта Японского агентства науки и технологии (JST), предусматривающего создание инновационной наноэлектроники, а также развитие межотраслевого кооперирования в области материалов, приборов и систем.

Пока промышленность с трудом справляется с возникающими проблемами, исследователи внимательно всматриваются в следующий этап развития TFET. И, возможно, они придут к выводу, что для создания прибора с малым изменением предпорогового напряжения не нужен будет полупроводник. Уже сейчас есть двухмерные материалы или одноатомные пленочные материалы (графен), некоторые дихалькогениды (дисульфид молибдена и теллурид молибдена), которые могут использоваться в качестве материалов туннельных полевых транзисторов. Правда, возможность их использования зависит от назначения прибора в далеком будущем – в 2030–2035 годах. Для создания технологий, которые позволят существенно уменьшить рабочее напряжение системы, потребуются крупные достижения в приборостроении.

В статье рассмотрена лишь небольшая часть докладов, представленных на конференциях (в основном на IEDM). Но ведь их участников занимают и вопросы развития технологий микропроцессоров, систем памяти, МЭМС, дисплеев. О них речь пойдет в следующем номере журнала

ЛИТЕРАТУРА

1. **Lipsky J.** ISSCC keynote: no silicon, software silos. – www.eetimes.com/.
2. Challenges of 10nm and 7nm CMOS at IEDM. – electroiq.com/petes-posts/2013/12/13/challenges-of-10nm-and-7nm-cm.
3. When silicon leaves the valley. – www.economist.com/news/technology-quarterly/21598327-semiconductors-it-becomes-harder-cram-more-transistors-slice.
4. **Irisawa T., Oda M., Ikeda K.** et al. High electron mobility triangular InGaAs-OI nMOSFETs with (111)B side surfaces formed by MOVPE growth on narrow fin structures. – www.deepdyve.com/lp/institute-of-electrical-and-electronics-engineers/high-electron-mobility-triangular-ingaas-oi-nmosfets-with-111-b-side-kjg25bwRht.
5. **Johnson R.C.** III-V FinFET Fabled on Silicon. – www.eetimes.com/document.asp?doc_id=1320027.
6. **Oshita J.** Intel plans to scale ultra-low voltage transistor beyond 10nm. – techon.nikkeibp.co.jp/english/NEWS_EN/20131219/323700/.
7. **Pell R.** Power week in review: laptop charger standard, predicting blackouts & TFET advance. – www.eetimes.com/document.asp?doc_id=1320454.