

ЦИФРОВЫЕ ВЫЧИСЛИТЕЛЬНЫЕ СИНТЕЗАТОРЫ – СОВРЕМЕННЫЕ РЕШЕНИЯ

ЧАСТЬ 2

В. Кочемасов, к.т.н., Д. Скок, А. Черкашин, к.т.н. alexander@radiocomp.ru

В номере 2 за 2014 год была опубликована первая часть статьи, рассказывающая о ряде технических решений, используемых при создании современных ЦВС. В данном номере мы продолжаем этот рассказ.

ЦВС С ПАРАЛЛЕЛЬНОЙ РАБОТОЙ ЦИФРОВЫХ БЛОКОВ

Высокую частоту на выходе ЦВС при разумных значениях потребляемой мощности можно получить, применив распараллеливание цифровых узлов ЦВС [24, 25]. Один из вариантов – четырехканальный ЦВС с распараллеливанием ФП (рис.11). В нем НКФ, работающий на частоте $f_T = f_0/4$, задает опорный код (рис.12, синяя линия). Формирователь фазовых сдвигов выдает на первом, втором и третьем сверху (см. рис.11) выходах коды (зеленая,

оранжевая и фиолетовая линии соответственно на рис.12) с задержкой $T_0 = 1/f_0$ друг относительно друга. Эти коды подаются на сумматоры, где складываются с опорным кодом. Таким образом, коды фазы на входах функциональных преобразователей и соответствующие им значения отсчетов синусоидальной функции изменяются с частотой f_T . Мультиплексор, переключаемый с тактовой частотой f_0 , обеспечивает последовательную передачу кодов синусоидальной функции в цифро-аналоговый преобразователь. Несмотря на то что

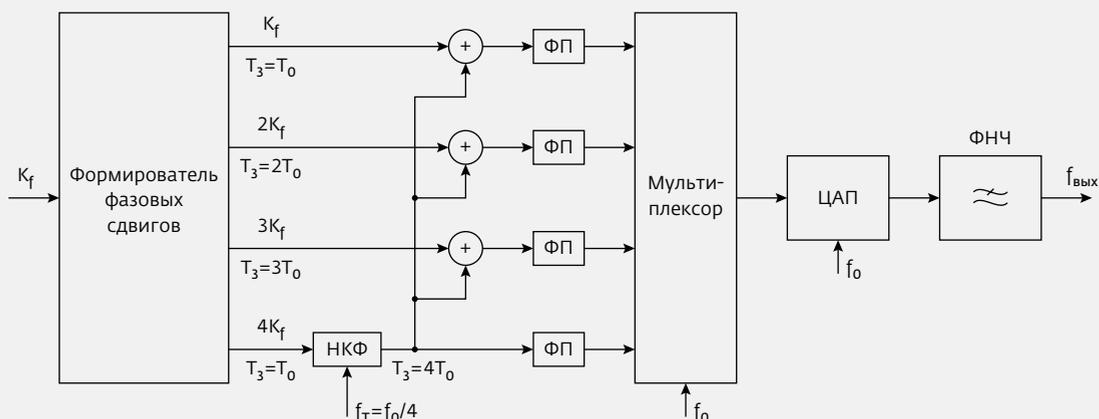


Рис.11. Структурная схема четырехканального ЦВС. T_3 – время задержки

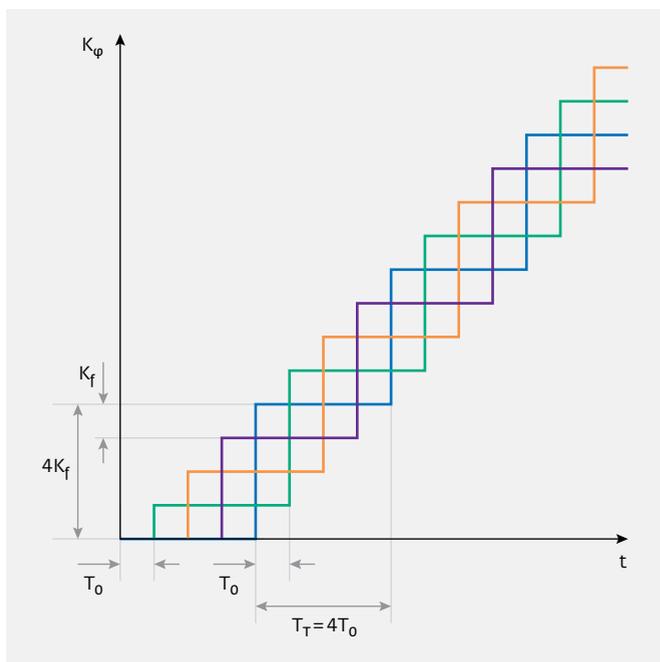


Рис.12. Временные диаграммы кодов фазы

современные технологии во многих случаях предоставляют возможность построения быстродействующих ЦВС, не прибегая к такому распараллеливанию, понижение рабочей тактовой частоты позволяет расширить диапазон рабочих температур и быстродействие микросхемы. Подобное техническое решение используется, в частности, в ЦВС, выпускаемых компаниями Analog Devices и ЭЛВИС. Решение о выборе структуры функционального преобразователя, обеспечивающей минимальный объем памяти, принимается с учетом общих требований, предъявляемых к ЦВС. Платой за снижение потребляемой мощности является сужение рабочей полосы частот и появление дополнительных паразитных составляющих, которые, однако, могут быть устранены полосовым фильтром.

ЦИФРОАНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Требования к ЦАП для ЦВС в основном те же, что и для других задач: минимальный уровень шумов и нелинейных искажений, минимальная потребляемая мощность, достаточная выходная мощность и высокое быстродействие. Обычно в характеристиках ЦВС производители не указывают такие параметры, как отношение сигнал/шум, дифференциальная и интегральная нелинейность. Для конечного потребителя важны именно параметры синтезированного сигнала: диапазон, свободный от паразитных спектральных составляющих (SFDR), и фазовый шум. В зависимости

от приложения, значение SFDR указывают отдельно для "узкого" диапазона, обычно имея в виду полосу частот порядка 1 МГц около основного тона, и "широкого" диапазона в полосе до частоты Найквиста.

Обычно при выборе ЦАП ориентируются на его разрядность. Действительно, с увеличением числа разрядов, согласно теории, снижаются шум квантования и нелинейные искажения. Правда, в силу технологических ограничений, реальные ЦАП, особенно на высоких частотах (выше половины частоты Найквиста), существенно проигрывают по линейности идеальному. Например, 10-разрядный идеальный ЦАП имеет SFDR 80 дБ, в то время как у лучших в мире ЦВС с тактовой частотой от 800 МГц данный параметр не превышает 60 дБ, а часто оказывается намного хуже. В то же время разработчикам проще увеличить число разрядов, чем добиться линейности, приближающейся к теоретически возможной, на высоких частотах. Тем более что такое увеличение все-таки улучшает параметры синтезатора для низкочастотного (менее четверти частоты Найквиста) сигнала и привлекательно с маркетинговой точки зрения.

Важнейшей характеристикой является также частота дискретизации ЦАП. Сегодня этот параметр – один из лимитирующих факторов расширения полосы рабочих частот ЦВС. Выбор более высокой частоты дискретизации дает преимущество даже в случаях, когда синтезируемая частота относительно невелика. Объяснение тут весьма простое: шумы квантования распределяются равномерно по полосе частот, меньших частоты Найквиста, поэтому при повышении частоты дискретизации пропорционально меньшая их часть попадет в полосу пропускания восстанавливающего фильтра. Продукты же нелинейных искажений не будут переходить в низкочастотную область и с меньшей вероятностью попадут в полосу полезного сигнала.

В ЦВС чаще всего используется ЦАП с дифференциальным токовым выходом. Такая схема обладает высоким быстродействием. Кроме того, при своей простоте она обеспечивает универсальность подключения к последующим аналоговым устройствам. В своей основе такой ЦАП имеет набор источников тока и ключей, переключающих ток между его выходами. Для лучшего согласования токов источники набираются из идентичных ячеек, включенных параллельно.

Задача построения ЦАП несколько облегчается, если заранее известен тип синтезируемого сигнала. Например, для ЦВС это практически всегда

гармонический сигнал (синусоида). В этом случае заранее известны частоты, на которых могут появиться наиболее мощные помехи: это гармоники основного тона, а также комбинации основного тона и субгармоник тактовой частоты, особенно если используется распараллеливание вычислений отсчетов.

Сегодня доступны различные ЦАП с высоким быстродействием (табл.3), которые можно использовать для построения ЦВС, например, на основе ПЛИС.

ПАЗИТНЫЕ СОСТАВЛЯЮЩИЕ В СПЕКТРЕ ВЫХОДНОГО СИГНАЛА ЦВС

Спектральные характеристики являются одними из важнейших показателей качества любого синтезатора частоты. Чистота спектра ЦВС определяется паразитными составляющими, возникающими из-за ряда факторов (рис.13). К этим составляющим относятся: E_0 – фазовый шум генератора опорной частоты, E_p – паразитные составляющие за счет усечения выходной разрядности НКФ (оно выполняется в связи с ограниченным объемом памяти ФП), $E_{днф}$ – паразитные составляющие из-за дискретного накопления кода фазы, E_A – паразитные составляющие за счет ограниченной разрядности ФП. Если для уменьшения объема памяти используются различные алгоритмы ее компрессии, то возникает

дополнительная ошибка $E_{комп}$. Распараллеливание НКФ и ФП для увеличения быстродействия ЦВС порождает ошибку $E_{п}$. С неидеальностью ЦАП (нелинейность, шумы квантования, глитчи, тепловые шумы) связаны паразитные составляющие и фазовые шумы $E_{ЦАП}$, а вследствие ступенчатого изменения выходного напряжения ЦАП возникают гармонические составляющие частоты выходного сигнала $E_{гарм}$. Из-за неравномерности амплитудно-частотной и фазочастотной характеристик ФНЧ появляются искажения выходного сигнала $E_{ФНЧ}$.

Фазовый шум выходного сигнала при достаточно больших значениях кода синтезируемой частоты K_f определяется фазовым шумом опорного генератора (E_0). Отношение сигнал – шум в этом случае приблизительно равно $20 \lg(f_0/f_{вых})$. При малых K_f фазовый шум выходного сигнала определяется уровнем собственного шума цифровых узлов ЦВС.

Паразитные составляющие за счет дискретного накопления фазы $E_{днф}$ равноудалены друг от друга и расположены на частотах [26]:

$$f_{пар.} = n \cdot \frac{GCD(K_f, 2^N)}{2^N} \cdot f_0,$$

где N – разрядность накопителя фазы, $GCD(K_f, 2^N)$ – наибольший общий делитель K_f и 2^N , $n=1, 2, 3, \dots$ – порядковый номер паразитной составляющей. Если входной код частоты является степенью

Таблица 3. Основные характеристики быстродействующих ЦАП, выпускаемых зарубежными фирмами

Фирма	Модель	Разрядность, бит	Количество выходов	Быстродействие, млрд. отсчетов/с	Интерфейс	Потребляемая мощность, Вт
Analog Devices	AD9129	14	1	5,6	LVDS	1,3
Analog Devices	AD9739A	14	1	2,5	LVDS	0,96
Analog Devices	AD9789	14	1	2,4	CMOS, LVDS	1,7
Analog Devices	AD9778A	14	2	1	CMOS	0,3
Analog Devices	AD9736	14	1	1,2	LVDS	0,55
Texas Instruments	DAC3482	16	2	1,25	LVDS	0,8
Texas Instruments	DAC38J82	16	2	2,5	JESD204B	1,1
Texas Instruments	DAC5670	14	1	2,4	LVDS	2
Maxim	MAX5882	14	1	4,6	LVDS	2,3
IDT	DAC1627D1G25HN	16	2	1,25	LVDS DDR	1,5
IDT	DAC1658D	16	2	2	JESD204B	0,8
E2V	EV12DS130	12	2	3	LVDS	1

двойки, паразитные составляющие, вызванные дискретным накоплением фазы, будут находиться на выходной частоте ЦВС и ее гармониках.

Оценить максимальный уровень паразитных составляющих, обусловленных усечением кода фазы (E_p) и кода амплитуды (E_A), можно из выражения:

$$\xi_k = 10 \lg \left(\frac{\pi^2}{4} \cdot 2^{-2P} + \frac{2}{3} \cdot 2^{-2D} \right).$$

Чтобы уровень паразитных составляющих в большей степени имел зависимость от разрядности кода амплитуды, чем от разрядности кода фазы, требуется выполнение соотношения: $P \geq D + 1$.

РАНДОМИЗАЦИЯ В ЦВС

Одним из способов снижения влияния дискретных паразитных составляющих на качество выходного сигнала ЦВС является применение рандомизации – перераспределения по псевдослучайному закону паразитных составляющих в широкой полосе частот. Источником псевдослучайной последовательности (ПСП) в ЦВС с рандомизацией обычно служат генераторы ПСП либо сигма-дельта-модуляторы (СДМ).

Существует несколько основных способов рандомизации [26]:

- рандомизация путем суммирования выходной последовательности генератора ПСП с кодом фазы или кодом амплитуды;
- рандомизация с суммированием и последующим вычитанием псевдослучайной последовательности из выходного сигнала ЦВС. На практике этот способ применяется редко из-за сложности реализации;

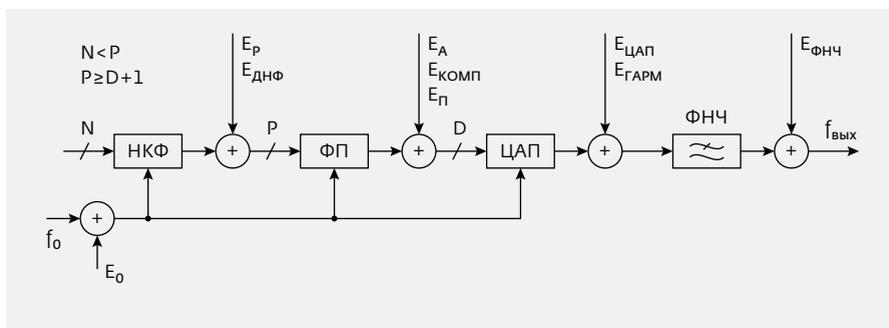


Рис.13. Структурная схема ЦВС с учетом источников ошибок формирования сигнала

- рандомизация с применением СДМ. Первый из этих методов получил наибольшее распространение в структурах ЦВС. Применение рандомизации посредством введения ПСП в выходной сигнал накопителя фазы позволяет уменьшить уровень паразитных составляющих приблизительно на 6 дБ/бит кода фазы P , однако уменьшает соотношение сигнал/шум в выходном сигнале ЦВС примерно на 3 дБ по сравнению с ЦВС без рандомизации [26, 27].

Другой вариант рандомизации подразумевает суммирование ПСП-последовательности с кодом амплитуды. В этом случае амплитудная ошибка удваивается, однако она распределяется по всем дискретным паразитным составляющим, и отношение амплитуд несущей и паразитных составляющих не изменяется. Недостатком этого метода является необходимость увеличения объема ПЗУ на $x \cdot 2^P$ ячеек, где x – разрядность генератора ПСП.

Использование цифровых сигма-дельта модуляторов позволяет снизить влияние усечения кодов фазы и амплитуды на качество выходного сигнала ЦВС. Кроме того, СДМ позволяет увеличить разрешение ЦВС по частоте и сократить

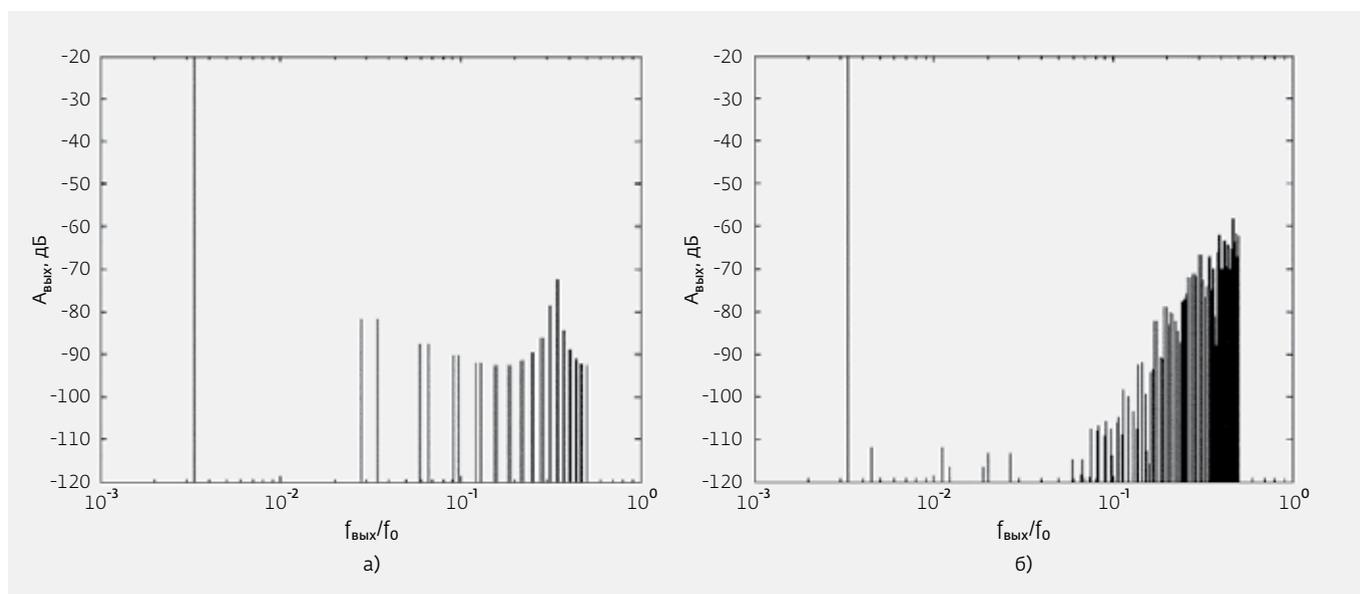


Рис.14. Спектр выходного сигнала ЦВС без применения СДМ (а) и с применением СДМ четвертого порядка (б)

требуемый объем памяти. Для уменьшения влияния усечения кода фазы СДМ включается после НКФ. СДМ по отношению к фазовой ошибке E_p является фильтром верхних частот. Следовательно, при использовании СДМ происходит перераспределение шумов и паразитных составляющих в спектре выходного сигнала ЦВС (рис.14) [28]. При этом существенно уменьшаются шумы и паразитные составляющие вблизи выходной частоты ЦВС и увеличиваются на частотах, близких к $f_0/2$. В данной области частот они могут быть подавлены с помощью выходного ФНЧ.

В ЦВС могут использоваться структуры цифровых СДМ типа MASH (Multi-stAge noise SHaping) и СДМ с обратной связью. СДМ MASH-структуры имеет некоторое преимущество по уровню шума на нижних частотах, но в диапазоне частот, близком к половине опорной частоты, выигрыш на стороне СДМ с обратной связью [29].

Возможно также включение СДМ на входе накопителя фазы. Пример построения ЦВС на основе такого метода включения СДМ приведен в [30]. В этой работе получено значение SFDR = 110 дБн.

По мере усовершенствования технологии изготовления СБИС и алгоритмов функционального преобразования роль цифровых вычислительных синтезаторов в радиотехнической аппаратуре будет увеличиваться. Преимущества ЦВС перед синтезаторами на основе систем ФАПЧ – низкий уровень фазовых шумов выходного сигнала, высокое быстродействие, легкое управление

параметрами сигнала, простота использования – способствуют все более широкому распространению ЦВС.

ЛИТЕРАТУРА

24. **Жаров А.Н., Кочемасов В.Н., Будишов В.П.** Синтезатор сигналов с заданным законом изменения фазы. Авт. свид-во СССР SU 1686693 A1, 23.10.91.
25. **Yang B.D., Choi J.H., Han S.H., Kim L.S., Yu H.K.** An 800 MHz low power direct digital frequency synthesizer with an on-chip D/A converter. – IEEE J. Solid-State Circuits, May 2004, vol.39, p.761-774.
26. **Rogers J., Plett C., Dai F.** Integrated Circuit Design for high speed frequency synthesis. Artech House, 2006.
27. **Lyles U. J., Copani T., Kiaei B.** An Injection-Locked Frequency-Tracking $\Sigma\Delta$ Direct Digital Frequency Synthesizer. – Circuits and Systems II: Express Briefs, IEEE Vol. 54, no. 5, May 2007.
28. **Dai F.F., Ni W., Yin S., Jaeger R.C.** A direct digital frequency synthesizer with single-stage $\Delta\Sigma$ interpolator and current-steering DAC. – IEEE J. Solid State Circuits, April 2006, vol.41, no.4, p.839-850.
29. **Yang D., Dai F., Jaeger R.** Delta-Sigma Modulation for Direct Digital Frequency Synthesis. – Transactions on Very Large Scale Integration (VLSI) Systems, June 2009, Vol.17, no.6.
30. **Song Y., Kim B.A.** 14-b direct digital frequency synthesizer with sigma-delta noise shaping. – JSSC, May 2004, Vol. 39, no.5.