

СИСТЕМЫ ПАМЯТИ СЛЕДУЮЩИХ ПОКОЛЕНИЙ.

РАЗРУШЕНИЕ "СТЕНЫ ПАМЯТИ"

ЧАСТЬ 2

В. Майская

В настоящее время наблюдается динамичное развитие технологии твердотельных накопителей на основе энергонезависимой памяти (NVM), стимулируемое потребностями системотехники. И если в ранних системах был достаточен загрузочный код небольшого объема, то теперь для хранения музыкальных и видеозаписей нужны запоминающие устройства объемом в гигабайты. И сегодня в продаже можно найти флеш-накопители объемом 256 Гбайт. Но в связи с ограничениями, возникающими по мере уменьшения топологических норм, встает вопрос: какой класс развивающихся схем энергонезависимой памяти сможет заменить флеш-память в твердотельных накопителях? Хотя ответа на этот вопрос пока нет, в мире ведется немало разработок перспективных твердотельных накопителей на основе памяти на фазовых переходах (PCM), магниторезистивной памяти (MRAM), в том числе с переносом спинового момента (STT-MRAM), и резистивной памяти, или мемристора (ReRAM, memristor). Эти новые классы энергонезависимой памяти позволяют на порядок уменьшить латентность памяти наряду со значительным увеличением пропускной способности накопителей по сравнению с накопителями на жестких дисках и флеш-системами. Существенное улучшение характеристик энергонезависимой памяти для твердотельных накопителей, а также шинной системы и центрального процессора оказывает влияние на традиционные решения современных компьютерных систем. Рассмотрим развитие новых перспективных энергонезависимых схем памяти и вероятность "смерти" флеш-памяти.

ТВЕРДОТЕЛЬНЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА НА ФАЗОВЫХ ПЕРЕХОДАХ

Компания IBM, объявившая о создании твердотельного накопителя на основе памяти на фазовых переходах и PCIe-шины [1], настроена весьма оптимистично относительно возможностей PCM-памяти, считая ее перспективной для создания универсальной компьютерной памяти и твердотельных накопителей. В заказном докладе на Международной конференции по электронным приборам IEDM 2014 компания заявила, что для PCM свойство энергонезависимости/удержания данных уже не столь важно. Такое мнение могло бы вызвать вздох облегчения у многих разработчиков PCM-памяти, давно

сражающихся с проблемой сохранения данных. Правда, это чувство может оказаться непродолжительным. Как всегда дьявол кроется в деталях. В данном случае проблема заключается в применении PCM в твердотельной системе хранения данных (storage-class memory, SCM), занимающей промежуточное положение между флеш-накопителем (запоминающим устройством системы) и статической оперативной памятью, тесно связанной с процессором. Современные ДОЗУ, по быстродействию превосходящие флеш-память на один-два порядка, легко справляются с функциями системы хранения данных (СХД). Однако по мере развития параллельной процессорной обработки при неизменном значении латентности

системы памяти для обработки все увеличивающегося объема данных СХД необходимы дополнительные микросхемы ДОЗУ. А это оборачивается неприемлемым удорожанием компьютерной системы. Решить проблему, возможно, удастся за счет построения СХД на основе РСМ-памяти. Но для этого память должна обладать помимо энергонезависимости рядом других важных свойств (рис.1).

Требования к РСМ для систем хранения данных

Уравнивание числа микросхем ДОЗУ и РСМ недостаточно для снижения стоимости СХД. Для успешной реализации твердотельных накопителей на РСМ она должна превосходить ДОЗУ по объему памяти. Для этого необходимы многоуровневые ячейки памяти, способные хранить не менее двух разрядов (такие ячейки есть, правда, пока это лишь лабораторные образцы).

Установлено, что при топологических нормах 20 нм и менее возникает проблема тепловых перекрестных помех. Поэтому в перечень основных задач, которые следует решить при создании РСМ-памяти для СХД, входит формирование термоизоляционного барьера на основе нитрида металла. Кроме того, необходимо обеспечить низкое энергопотребление памяти, высокую пропускную способность, жизненный цикл до 10^{10} операций перезаписи, высокую плотность записи данных, возможность масштабирования и, конечно, как можно более низкую стоимость. Но основной

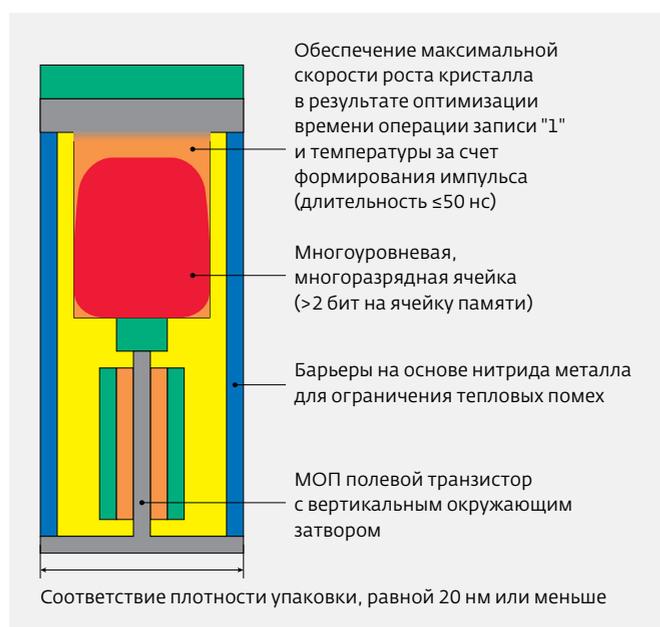


Рис.1. Перечень мер по решению эксплуатационных и структурных проблем РСМ-памяти для системы хранения данных

проблемой, требующей решения, остается оптимизация критической, ограничивающей работоспособность памяти операции записи логической "1" (SET), то есть сокращение ее времени и потребляемой энергии.

Оптимизация операции SET

Если у фазовой памяти есть коммерческое будущее (сейчас на этот вопрос нельзя ответить применительно ко многим приложениям), необходимо понять и количественно оценить скорость кристаллизации (изменения фазы стабильного физического состояния) материала ячейки РСМ-памяти. Важно знать рабочие условия, обеспечивающие максимальную скорость кристаллизации и минимальные значения времени записи логической "1" (меньшего для двух операций записи данных фазовой памяти, но оказывающего наибольшее влияние на время операции перезаписи). Следует также определить потребляемую мощность.

Весьма полезной для решения этих задач оказалась работа группы исследовательского отделения компании в Цюрихе IBM Research Zurich, позволившая связать время записи "1", длительность срока хранения данных и влияние вертикального сканирования элементов схемы [2]. Показано, что для минимизации времени записи "1" необходимо найти наилучший состав используемого материала и форму подаваемого импульса. В качестве активного материала в экспериментах использовалось легированное халькогенидное стекло композиции $\text{Ge}_2\text{Sb}_2\text{Te}_5$ (исходный материал легировали для получения достаточно высокого рабочего ресурса памяти, хотя и несколько меньшей скорости записи). Топологическая норма микросхемы РСМ-памяти составляла 90 нм. Исследования группы показали, что для получения минимального значения времени записи SET 18,18 нс запоминающего устройства с межэлектродным расстоянием 10 нм, температура, обеспечивающая скорость кристаллизации аморфного слоя 0,55 м/с, должна быть равна 750К, то есть близка к температуре плавления активного материала (877К). В результате ток записи "1", очевидно, должен быть близок по значению току записи "0", что, возможно, повлияет на число допустимых циклов записи-стирания и бюджет рассеиваемой мощности.

Авторы исследования считают полученные результаты оценочными. Высокая скорость кристаллизации аморфного слоя весьма желательна, но она приводит к структурной релаксации материала, проявляющейся в дрейфе скорости роста, порогового напряжения и сопротивления. В докладе были приведены полученные для трех материалов фазовой

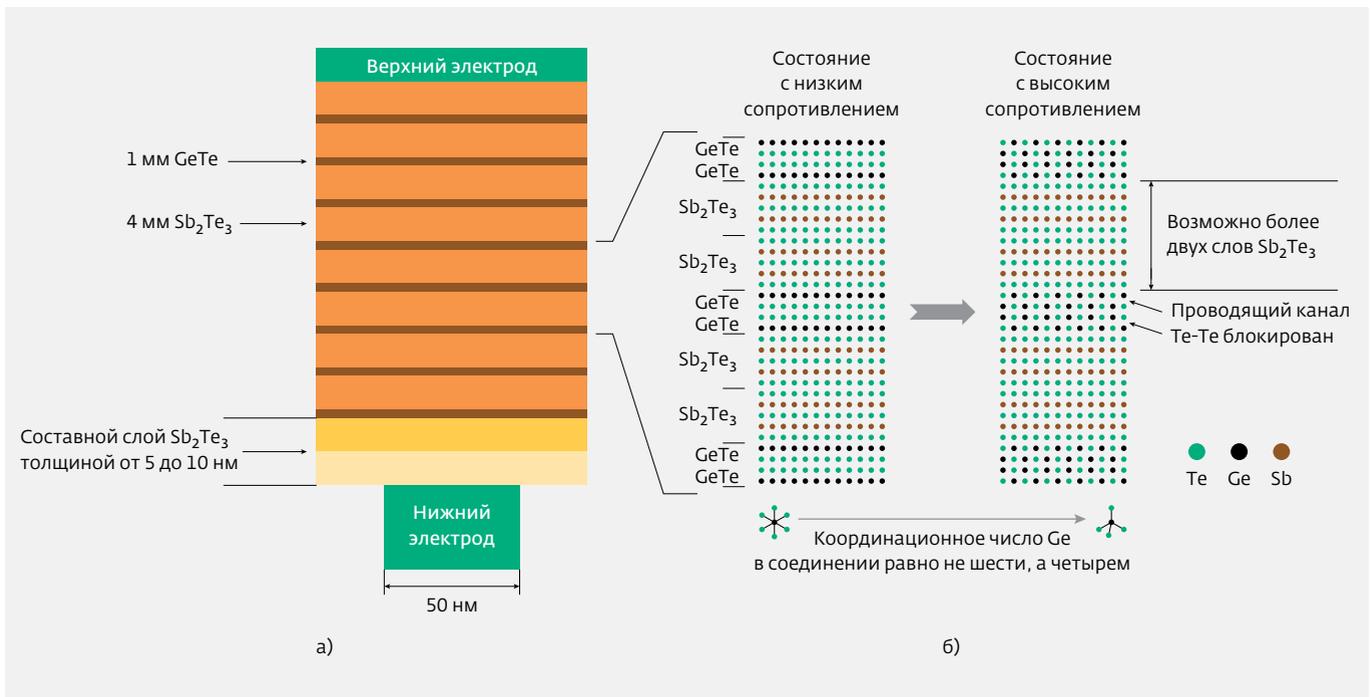


Рис.2. Структура TRAM-памяти (а) и модель переноса атомов Ge "кристалл–кристалл" при изменении состояния активного слоя (б)

памяти значения отношения времени записи к сроку хранения данных при температуре 85°C: $3 \cdot 10^2 / 10^6$, $1,3 \cdot 10^2 / 2 \cdot 10^5$ и $50 \text{ нс} / 2 \cdot 10^3 \text{ ч}$. Если энергонезависимость не является важным параметром памяти, то предпочтение будет отдано третьему материалу со сроком хранения при 85°C всего 2 тыс. ч.

Работа сотрудников компании IBM соответствует принятым ими прогнозам развития РСМ-памяти. Но пока технология фазовой памяти отвечает требованиям твердотельных накопителей лишь отчасти. Чтобы реализовать в отдельном приборе, а затем в его коммерческом варианте структурные и электрические характеристики, необходимые для твердотельного накопителя, потребуются значительные временные и финансовые затраты [3].

По мнению ряда экспертов, будущее схем на основе халькогенидных соединений GeSbTe, пригодных для замены традиционных запоминающих устройств или для применения в твердотельных накопителях, связано с оперативной фазовой памятью нового типа, изготовленной на основе сплава GeTe/Sb₂Te₃ со структурой сверхрешетки.

Топологическая оперативная память, TRAM

Идея создания нового типа фазовой памяти – топологического оперативного запоминающего устройства (Topological-switching Random-Access Memory, TRAM) – была обнародована в декабре 2013 года Ассоциацией

низковольтной электроники Японии (Low-power Electronics Association & Project, LEAP). Помимо LEAP в разработке TRAM-памяти участвовали специалисты Национального института науки и передовых технологий (National Institute of Advanced Industrial Science and Technology, AIST), университетов Нагои и Тсукуба. В отличие от обычной фазовой памяти, которая функционирует за счет перехода активного материала ячейки памяти из аморфного в кристаллическое состояние и наоборот под воздействием электрического тока, сопротивление элемента TRAM-памяти изменяется в результате перемещения атомов германия на небольшое расстояние. В июне 2014 года с помощью обычной КМОП-технологии были созданы первые образцы TRAM-памяти с лучшими энергетическими показателями по сравнению с другими типами памяти на основе фазовых переходов. На Международной конференции IEDM 2014 группа разработчиков сообщила о возможности улучшения первых образцов TRAM-памяти за счет оптимизации структуры ячейки.

Предложенная структура TRAM-памяти состоит из восьми чередующихся слоев GeTe толщиной 1 нм и Sb₂Te₃ толщиной 4 нм (рис.2а). Для стабилизации пленки при ее осаждении из газовой фазы с помощью многокатодной распылительной установки нижним слоем структуры служила пленка Sb₂Te₃. Как показали анализ ячейки памяти и данные экспериментов,

работа TRAM-памяти зависит от перемещения атомов германия в область зазора Te-Te слоя GeTe или из нее, что способствует или препятствует протеканию тока (рис.2б). Блокирование проводящего Te-Te канала изолирует Sb_2Te_3 -блоки.

Было получено, что перемещение атомов Ge на короткие расстояния не вызвано, как можно было бы предположить, джоулевым нагревом или электромиграцией, а связано с инжектируемыми носителями (дырками или электронами). Отсутствие различий в характеристиках переключения схем памяти, изготовленных на подложках с разной теплопроводностью, подтверждает заключение о влиянии инжектируемого заряда на изменение состояния активного слоя.

Возможность переключения ячеек TRAM-памяти из состояния с низким сопротивлением в состояние с высоким сопротивлением при стирании данных импульсами большой длительности свидетельствует об отсутствии необходимости операции плавления-закалки активного слоя. Приведенные характеристики схемы сохраняются в случае, когда доля x германия в соединении Ge_xTe_{1-x} равна или меньше 0,5. При x более 0,5 перемещение Ge блокируется и переключение невозможно, поэтому при выращивании многослойной структуры с пленками GeTe толщиной 1 нм весьма важно контролировать вакансии германия, что не просто.

Рабочее напряжение образцов TRAM-памяти составляло до 0,7 В, ток записи и стирания – 55 мкА (самое низкое значение тока для современных схем памяти со сверхвысокой плотностью компоновки), время перезаписи – 5 нс. При рабочем напряжении 1 В число циклов перезаписи было равно 10^8 , срок хранения данных в режиме перезаписи при температуре 250°C – ~30 мин. Однако при наличии дислокаций в сверхрешетке для получения того же срока хранения температуру следует снизить до -125°C [3, 4].

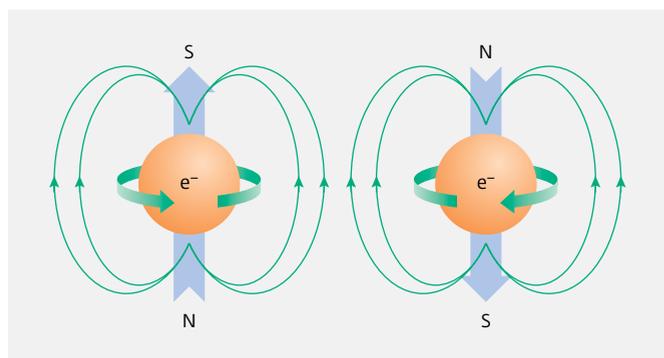


Рис.3. Два возможных значения спина электрона: а) "спин-вверх" и б) "спин-вниз"

Работа по созданию схем памяти со структурой сверхрешетки, представленная японскими специалистами на IEDM 2014, показала хорошие результаты и достойна поддержки. Разработчики считают, что твердотельные накопители на основе TRAM-памяти прежде всего найдут применение в крупных информационных центрах. Этому будет способствовать то, что в сравнении с лучшими образцами современной NAND флеш-памяти скорость работы TRAM-памяти почти на два порядка выше. В результате одна схема TRAM-памяти по объему и производительности сможет заменить до 64 микросхем флеш-памяти. Но новую TRAM-память придется подождать. Появление коммерческих схем TRAM-памяти ожидается не ранее 2018-2020 года.

Помимо уже освоенных схем электронезависимой памяти, работа которых зависит от перемещения заряда электронами, в мире активно разрабатываются другие типы энергонезависимых запоминающих устройств (магниторезистивной памяти, MRAM [5] и ее производной – памяти, работающей по принципу переноса спинового момента электрона, STT-MRAM, магнетоэлектрической памяти, MeRAM), построенных по технологии под общим названием спинтроника (spintronics*). Термин основан на внутреннем присущем элементарным частицам квантовом свойстве – спине.

Спинтронная память на пороге

Наличие у электронов особого свойства – спина – было открыто почти 90 лет назад, еще на заре рождения квантовой механики. А поскольку спин электрона принимает лишь два возможных значения: "спин-вверх" и "спин-вниз" (рис.3), был отмечен весьма многообещающий информационный потенциал устройств, использующих это свойство электрона: появилась возможность создания системы хранения данных, кодируемых в зависимости от направления спина "1" либо "0". У такой памяти масса достоинств, важнейшие из них – высокая пропускная способность и экономичность. Спин электрона можно переключать из одного состояния в другое за много меньшее время, чем требуется для перемещения заряда в схеме, и с куда меньшими затратами энергии. А поскольку при переключении спина не меняется кинетическая энергия носителя, тепло почти не выделяется.

Однако спинтронной памяти пока не уделяется столь большого внимания, как другим видам энергонезависимой памяти. Объясняется это тем, что

* Spintronics чаще всего расшифровывают как SPIN TRAnsport electrONICS, то есть "электроника на основе переноса спина".

ее объем памяти и пропускная способность все еще недостаточны для замены микросхем энергозависимой памяти (СОЗУ, ДОЗУ). Невозможно существенно уменьшить потребляемую мощность компьютера.

С 2000 года на рынке появляются образцы MRAM и STT-MRAM, предназначенные в основном для сокращения длительного периода запуска компьютера. Но чтобы память этого типа была признана универсальным запоминающим устройством, необходимо добиться малого тока переключения и одновременно высоких показателей термостабильности, плотности упаковки, быстродействия (время записи и считывания менее 10 нс) и низкого энергопотребления. Работы по решению поставленных задач активно ведут многие полупроводниковые компании, что неудивительно, поскольку основные области применения STT-MRAM – встроенная память, системы хранения данных и кэш-память. STT-MRAM-память разрабатывают компании Avalanche Technology, Crocus Technology, Everspin Technologies, Samsung Electronics и Spin Transfer Technologies. Кроме того, образовано несколько объединений, занимающихся исследованиями магниторезистивной памяти: IBM и TDK; Hynix Semiconductor и Toshiba; Micron Technology и Агентство A*STAR (Сингапур); Qualcomm и TSMC. И в последнее время особо активно стали появляться новости о действительно важных свершениях в области спинтронной памяти.

В 2011 году компания Micron Technology и Институт устройств хранения данных (Data Storage Institute, DSI), входящий в агентство A*STAR, заключили рассчитанное на три года соглашение, предусматривающее разработку схем STT-MRAM большой емкости. В результате в технологическом центре в Сингапуре, открытом Micron, успешно освоено изготовление схем памяти этого типа. По окончании действия соглашения компании в 2014 году подписали новый договор на такой же срок, то есть до 2017 года. Его цель – разработка систем памяти с малым энергопотреблением, улучшение характеристик STT-MRAM и достижение технологического уровня, пригодного для производства коммерческих приборов [6].

На международной конференции IEDM 2011 компания Samsung сообщила о разработке технологии, позволяющей изготавливать микросхемы STT-MRAM-памяти с размерами элементов менее 20 нм. Путем оптимизации процесса окисления изолятора при формировании магнитного туннельного перехода (МТ) специалистам удалось реализовать переход с перпендикулярной магнитной записью с высокой термостабильностью и малым током записи. Было показано, что при поперечном сечении магнитного перехода

17×40 нм коэффициент температурной стабильности составлял 34, коэффициент туннельного магнетосопротивления – 70%, ток записи – 44 мкА [7].

В 2015–2016 годах за счет совершенствования разработанной технологии Samsung рассчитывает создать STT-MRAM-память емкостью 1 Гбит. Чтобы стимулировать разработку такой памяти, компания в июне 2013 года выпустила глобальную программу MRAM инноваций (Samsung Global MRAM Innovation Program, SGMi). В апреле 2014 года в работах по программе принимали участие 15 партнеров.

На торгово-промышленной выставке перспективной технологии CEATEC 2014 (Combined Exhibition of Advanced Technologies) японская корпорация TDK представила прототип первой разработанной ее специалистами микросхемы STT-MRAM емкостью 8 Мбит [8]. По скорости записи и считывания память сопоставима с современными микросхемами СОЗУ и ДОЗУ и превосходит флэш-память NOR-типа в семь раз. Разработчики продемонстрировали успешную запись данных в ячейки памяти с помощью 5-нс импульсов (длительность импульса записи может составлять 1,5 нс) в широком диапазоне температур без необходимости корректировки данных. Удержание данных при температуре 125°C составляет 10 лет. Указывается, что время считывания, равное 4 нс, достаточно для выборки данных памяти.

Микросхема изготовлена на 200-мм пластине компанией Headway Technologies, входящей в корпорацию TDK, которая не располагает мощностями для массового выпуска таких микросхем и ищет партнера-производителя. По этой причине освоение полномасштабного производства STT-MRAM коммерческого применения может затянуться лет на десять. Но в итоге, по мнению разработчиков, благодаря возможности масштабирования технология может стать серьезным кандидатом для создания встраиваемой энергонезависимой памяти с проектными нормами 28 нм и менее [9].

Но, пожалуй, наибольших успехов добилась компания Everspin Technologies – пока единственный поставщик на рынок большого объема схем магниторезистивной памяти. Вместо попыток освоить сегмент "универсальной памяти", компания направила усилия на создание энергонезависимой MRAM-памяти для замены СОЗУ, а также для RAID-контроллеров и систем хранения данных. Согласно данным компании, к августу 2014 года она отгрузила более 40 млн. микросхем MRAM-памяти. В августе 2013 года объем отгрузок составлял 10 млн. схем, причем для достижения такого результата потребовалось четыре года.

В конце 2012 года компания объявила о создании схемы STT-MRAM емкостью 64 Мбит модели



Рис.4. STT MRAM емкостью 64 Мбит компании Everspin

EMD3D064M (рис.4). Микросхемы с конфигурацией 16 Мбит×4, 8 Мбит×8 и 4 Мбит×16 изготавливаются по 40 – или 28-нм КМОП-технологии компании GlobalFoundries. Функционально они совместимы со стандартом JEDEC (Объединенного технического совета по электронным приборам) на DDR3-интерфейс, обеспечивающий 1600 млн. операций ввода-вывода в секунду, что соответствует пропускной способности памяти 3,2 Гбайт/с при наносекундной латентности. Поставляются схемы памяти в корпусе WBGА, отвечающем стандарту DDR3. Изготавливаются микросхемы на линии по обработке 200-мм пластин на предприятии компании Freescale в Чандлере [10]. В 2013 году Everspin начала опытные поставки схем модели EMD3D064M с целью привлечения заказчиков. Правда, до последнего времени микросхема использовалась лишь в кэш-буфере твердотельного накопителя SATA III семейства S6С компании Buffalo Memory [11].

В апреле 2014 года Everspin сообщила о наращивании производства схем EMD3D064M. К этому времени она начала сотрудничать с основным поставщиком программируемых вентильных матриц FPGA – компанией Altera. Было также объявлено о трех новых компаниях-заказчиках микросхемы EMD3D064M:

- SMART Modular Technologies, уже представившей решение быстродействующего твердотельного PCIe-накопителя на основе FPGA с использованием STT-MRAM микросхемы;
- Mobiveil, зарегистрированной как корпорация в 2012 году, и занимающейся разработкой новых технологий и стандартов для компьютерной и полупроводниковой отраслей промышленности. Штаб-квартира находится в Кремниевой долине, производственные предприятия – в Милпитасе (Калифорния), Ченнаи и Бангалоре (Индия);
- Mangstor – разработчике интеллектуальных систем памяти, который создал твердотельный PCIe 3.0

накопитель с ST-MRAM-кэш записи, входящий в семейство MX6000 [12].

В конце 2014 года Everspin заключила соглашение с GlobalFoundries, согласно которому ST-MRAM-память будет изготавливаться на 300-мм пластинах по технологии Everspin [13]. По данным директора компании по товарному маркетингу Джо Охара, емкость схемы STT-MRAM-памяти следующего поколения составит 256 Мбит. Но компания не собирается останавливаться на этом и планирует в ближайшие годы добиться гигабитной емкости схем памяти, выполненных по 20-нм технологии, способной заменить привычную всем динамическую оперативную память.

Спинтронные устройства могут способствовать решению сдерживающих развитие компьютерной техники проблем, в первую очередь, таких, как повышение энергопотребления полупроводниковых приборов по мере уменьшения размеров их элементов и необходимость регенерации хранимой информации. Важную роль играют скорость и энергоэффективность обмена данными между компонентами схемы памяти через систему межсоединений. Сегодня мощность, рассеиваемая КМОП-схемой, приходится в основном на межсоединения, а не на схему. Чтобы извлечь пользу от низкой рассеиваемой мощности спинтронных приборов, необходимо обратить внимание на энергопотребление межсоединений. Решение этой проблемы предложили специалисты Технологического института Джорджии в сотрудничестве (и при финансовой поддержке) с корпорацией Intel [14].

Совершенствование спинтронных приборов

Необычный характер исследования, выполненного сотрудниками Технологического института Джорджии и Intel, заключается в отказе от принятых норм и стандартов при грамотном моделировании, позволяющем интерпретировать влияние межсоединений на спинтронные приборы. При работе приборов с межсоединениями, проводящими электрический ток, нужно преобразовывать спин в заряд, а затем обратно заряд – в спин. Тогда как при оперировании спином, необходимо определять время задержки и энергию межсоединений, передающих спиновой ток.

Для моделирования спинтронных приборов была разработана специальная программа-симулятор электронных схем общего назначения с открытым исходным кодом (Simulation Program with Integrated Circuit Emphasis, SPICE). Поддержку проекту оказал консорциум Semiconductor Research Corp., SRC. Разработанная программа позволяет описывать диффузию спина

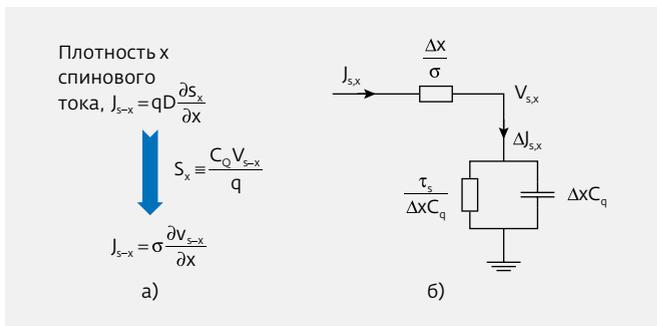


Рис.5. Описание диффузии спина с помощью дифференциальных уравнений (а) и R, L, C компонентов (б)

в канале из немагнитного материала с помощью пассивных R, L, C компонентов (рис.5).

Платформа, предложенная Технологическим институтом Джорджии и Intel, дает возможность получать компактные модели распространения спинового тока в медных и алюминиевых проводниках с учетом таких параметров, как их длина (при большой длине приходится использовать повторители), поперечное сечение и удельное сопротивление, которое по мере перехода к наноразмерным элементам возрастает. Принимается во внимание и рассеяние электронов на поверхности проводов и границах зерен, поскольку при уменьшении размеров оно становится все более существенным. Были созданы и компактные модели для описания наномангнитной динамики, переноса электронного и спинтронного тока на границах раздела магнитного и немагнитного материалов, а также электрического тока и диффузии спина.

Таким образом, освоение спинтронной технологии сулит подлинную революцию в компьютерной технике. По мнению ряда экспертов, из всех перспективных и достаточно проработанных на сегодня альтернатив энергонезависимой памяти – STT-MRAM наиболее полно отвечает требованиям обеспечения высокой скорости доступа, сопоставимой с этим параметром СОЗУ, а также неограниченного числа циклов перезаписи и низкого энергопотребления. Но ей предстоит еще многие годы борьбы за завоевание места на рынке, и говорить о скорой замене флеш-памяти в твердотельных накопителях спинтронными устройствами пока рано. У флеш-памяти все еще хорошие перспективы.

Твердотельные накопители на основе флеш-памяти с многоуровневыми ячейками

Один из самых активных игроков на рынке твердотельных накопителей корпорация Intel пошла по пути устранения таких их недостатков, как ограниченный

срок службы и высокая стоимость. В сентябре 2011 года она выпустила новую серию твердотельных накопителей – Intel SSD 710 series [15]. В отличие от предыдущих устройств компании, базирующихся на высоконадежной, но дорогой NAND флеш-памяти с одноуровневой структурой ячеек, в новых накопителях использована микросхема флеш-памяти с многоуровневой структурой, выполненная по 25-нм технологии. По данным разработчиков, ресурс накопителей серии 710 с объемом памяти 100, 200 и 300 Гбайт при записи достигает 1,1 Пбайт, производительность – 38,5 тыс. операций ввода-вывода в секунду при чтении и 2,3 тыс. при записи блоками с произвольным доступом емкостью 4 Кбайт.

Реализовать твердотельный накопитель на основе многоуровневой флеш-памяти с высокими показателями производительности и ресурсоемкости удалось с помощью технологии обеспечения повышенной выносливости твердотельных накопителей (High Endurance Technology, HET). Технология HET основана на применении разработанных специалистами компании аппаратно-программных средств, контроллера и NAND флеш-памяти, выбору совершенных образцов которой уделялось особое внимание. Аппаратно-программные средства HET включают оптимизированные методы предотвращения ошибок, алгоритмы продления срока службы и механизмы обработки ошибок на системном уровне, не относящиеся к промышленным стандартам кода с исправлением ошибок. Достоинство накопителя на схемах многоуровневой флеш-памяти – его достаточно низкая стоимость. Согласно данным аналитической компании IHS iSuppli, при одинаковой емкости многоуровневая флеш-память в четыре раза дешевле одноуровневой. Недостаток накопителя SSD 710 – интерфейс SATA II (3 Гбит/с), а не SATA III (6 Гбит/с), поскольку в нем применен контроллер собственной разработки.

Накопитель Intel SSD 710 объемом 200 Гбайт содержит 20 микросхем NAND-памяти, смонтированных с двух сторон платы. Емкость памяти в корпусе составляет 128 Гбит. Общий объем памяти твердотельного накопителя – 320 Гбайт, что обеспечивает гарантируемое выделение 40% объема флеш-памяти. Столь высокое выделение объема памяти снижает "усиление" записи, но положительно влияет на выносливость накопителя.

Накопитель перспективен для применения в оборудовании обработки финансовых данных, в веб-порталах, поисковых системах, а также в требовательных к ресурсам встраиваемых системах. Большой рабочий ресурс позволяет использовать накопитель в среде с интенсивной круглосуточной обработкой семь дней в неделю.

В ноябре 2012 года Intel для замены накопителей Intel 710 series представила твердотельные накопители DC S3700 series корпоративного класса [16]. В них также используется многоуровневая NAND флеш-память наряду с 3D-технологией, обеспечивающей долговечность, свойственную схемам одноуровневой памяти, и относительно невысокую стоимость, присущую многоуровневым устройствам.

Твердотельные накопители DC S3700 с объемом памяти 100, 200, 400 и 800 Гбайт, рассчитанные на применение в центрах обработки данных, поставляются в корпусах с типоразмером 2,5 дюйма. С учетом растущей потребности в устройствах с меньшими габаритами компания специально для сверхкомпактных серверов предлагает устройства типоразмера 1,8 дюйма с объемом памяти 200 и 400 Гбайт. Помимо 25-нм схемы многоуровневой флеш-памяти накопители содержат восьмиканальный контроллер собственной разработки с SATA III интерфейсом и DDR3 кэш. В накопителе емкостью 800 Гбайт установлены восемь корпусов со схемами NAND-памяти общей емкостью 64 Гбайт и две микросхемы DDR3 памяти емкостью 512 Мбайт, образующие кэш объемом 1 Гбайт.

Скорости чтения и записи накопителей составляют 500 и 460 МБ/с соответственно, производительность при чтении и записи с произвольным доступом блоками размером 4 Кбайт – 75 тыс. и 36 тыс. операций ввода-вывода в секунду соответственно. Предусмотрена возможность 10 циклов полной перезаписи памяти в день (Drive Writes per Day, DWPD) в течение пяти лет. Таким образом, ресурс модели с объемом памяти 800 Гбайт составляет 14,6 Пбайт, или, как оценивает его компания, "эквивалентен записи видео высокой четкости длительностью более 186 лет на протяжении всего срока эксплуатации".

Сегодня уже многие компании, в том числе Samsung, Micron, Hynix, SanDisk, выпускают твердотельные накопители на основе двух- и даже трехуровневых схем флеш-памяти. Современный производительный компьютер без твердотельного накопителя, начиненного многоуровневыми NAND-схемами, уже трудно себе представить. Но освоение технологии со все меньшими проектными нормами, приводящей к сокращению размеров ячеек, оборачивается снижением не только выхода годных кристаллов, но и надежности распознавания сигналов, что требует применения в управляющей логике более сложных аналого-цифровых преобразователей

и устройства контроля целостности данных. Остро стоит и проблема взаимовлияния ячеек, электрическое поле которых порождает интерференционные помехи. Тем не менее, стимулом к дальнейшему развитию твердотельных накопителей на основе многоуровневой флеш-памяти в ближайшее время могут стать трехмерные NAND-схемы.

В 2013 году компания Samsung представила твердотельные накопители первого поколения для центров обработки данных на основе созданных ею трехмерных вертикальных схем флеш-памяти, названных V-NAND-схемами. Используемая в накопителе V-NAND-память с 24 вертикальными уровнями ячеек позволила увеличить его производительность на 20%, повысить надежность и заметно улучшить экономичность. Это стало основанием для продолжения разработок, и в 2014 году появился накопитель премиум-класса на основе V-NAND-памяти второго поколения с 32 вертикальными уровнями – SSD 850 pro [17]. Объем памяти новых накопителей составляет 128, 256, 512 Гбайт и 1 Тбайт. По ресурсу записи они примерно вдвое превосходят диски на многоуровневых планарных схемах памяти и потребляют на 20% меньше энергии. Надежность хранения данных увеличена до десяти раз.

Следует отметить, что твердотельные накопители и накопители на магнитных дисках различаются по таким параметрам, как число операций ввода-вывода в секунду, емкость, производительность, энергопотребление и экономическая эффективность. Эти накопители решают разные задачи и дополняют друг друга и поэтому будут представлены на рынке еще долгое время.

В настоящее время активно разрабатываются перспективные быстродействующие, надежные и относительно недорогие схемы памяти – от трехмерных кремниевых кубических устройств до распределенной памяти, а также совершенно новые методы подачи сигнала. Регулярно с периодичностью в несколько месяцев предлагаются новые решения. По-видимому, сегодня самое интересное время за 20-летнюю историю развития технологии запоминающих устройств.

ЛИТЕРАТУРА

1. **Майская В.** Системы памяти следующих поколений. Разрушение "стены" памяти. – Электроника: НТБ, 2014, № 8, с. 56–68.
2. **Neale R.** IBM Turns PCM Cell Into Nano-Sized Lab. – www.eetimes.com/author.asp?section_id=36&doc_id=1323063&print=yes.
3. **Neale R.** IBM Says PCM Non-Volatility Not Essential. – www.eetimes.com/author.asp?section_id=36&doc_id=1325017.
4. **Takaura N., Ohyanagi T., Tai M. et al.** 55- μ A GexTe1-x/Sb2Te3 Superlattice Topological-Switching Random-Access Memory (TRAM) and Study of Atomic Arrangement in Ge-Te and Sb-Te Structures – guidebook.com/guide/24094/event/9975325.
5. **Романова И.** Магниторезистивная память MRAM компании Everspin Technologies. – Электроника: НТБ, 2014, № 8, с. 72–77.
6. Micron and A*STAR extend research collaboration. – evertiq.com/design/35866.
7. Samsung are collaborating with 15 partners on STT-MRAM innovations 2013. – www.mram-info.com/samsung-are-collaborating-15-partners-stt-mram-innovations.
8. **Tadashi Nezu.** More details on TDK's new 8Mb STT-MRAM prototype. – www.mram-info.com/more-details-tdks-new-8mb-stt-mram-prototype.
9. **Guenole Jan, Thomas L., Son Le et al.** Demonstration of fully functional 8Mb perpendicular STT-MRAM chips with sub-5ns writing for non-volatile embedded memories. – [ieeexplore.ieee.org/xpl/abstractAuthors.jsp?reload=true&arnumber=6894357&sortType%3Dasc_p_Sequence%26filter%3DAND\(p_IS_Number%3A6894335\)](http://ieeexplore.ieee.org/xpl/abstractAuthors.jsp?reload=true&arnumber=6894357&sortType%3Dasc_p_Sequence%26filter%3DAND(p_IS_Number%3A6894335)).
10. Everspin debuts first Spin-Torque MRAM for high performance storage systems. – www.everspin.com/PDF/ST-MRAM_Press_Release.pdf.
11. Buffalo Memory launched the first product with STT-MRAM – a new industrial SATA III SSD. – www.mram-info.com/buffalo-memory-launched-first-product-stt-mram-new-industrial-sata-iii-ssd.
12. Everspin ramps up ST-MRAM chips, unveils three new customers. – www.mram-info.com/everspin-ramps-st-mram-chips-unveils-three-new-customers.
13. Everspin signs production agreement with GlobalFoundries, sold over 40 million MRAM chips. – www.mram-info.com/everspin-signs-production-agreement-globalfoundries-sold-over-40-million-mram-chips.
14. **Johnson R.** Intel & Georgia Tech Advance Spintronics. – Intel & Georgia Tech Advance Spintronics.
15. **Alhadj T.** Dissecting the Intel 710 Enterprise SSD. – www.edn.com/design/communications-networking/4390180/Dissecting-the-Intel-710-Enterprise-SSD.
16. **O'Brien K.** Intel SSD DC S3700 Series Enterprise SSD Review. – http://www.storagereview.com/intel_ssd_dc_s3700_series_enterprise_ssd_review.
17. **Vättö K.** Samsung SSD 850 Pro (128GB, 256GB & 1TB) Review: Enter the 3D Area. – www.anandtech.com/show/8216/samsung-ssd-850-pro-128gb-256gb-1tb-review-enter-the-3d-era.

