

# САПР ОТ CADENCE: СИСТЕМНЫЙ ПОДХОД К ПРОЕКТИРОВАНИЮ ПЕЧАТНЫХ ПЛАТ ПО МАТЕРИАЛАМ СЕМИНАРА КОМПАНИИ PCB SOFT

В.Ежов

Печатные платы постоянно усложняются, что связано с рядом факторов, в частности, более широким применением аналоговых и аналого-цифровых узлов, использованием скоростных интерфейсов и ПЛИС с большим количеством выводов. Проектирование многослойных печатных плат с учетом технологических особенностей производства и влияния паразитных эффектов невозможно без современных программных инструментов, позволяющих оптимизировать работу инженера и ускорить время выхода продукта на рынок. Компания Cadence Design Systems, один из мировых лидеров в области разработки САПР, создает комплексные решения для разработчиков печатных плат высочайшей сложности. Официальный дистрибьютор Cadence – компания PCB SOFT, входящая в холдинг PCB technology, провела с 30 ноября по 3 декабря 2015 года семинары в Санкт-Петербурге и Москве, посвященные применению средств проектирования компании Cadence.

Основная цель семинара, организованного компанией PCB SOFT, – ознакомить пользователей программных средств Cadence с наиболее эффективными методологиями проектирования сложных печатных плат и повышения качества проектов. Предлагаемое компанией Cadence решение для проектирования печатных плат Allegro® – единая среда разработки, которая позволяет инженеру выполнять задачи на всех этапах работы над проектом: от создания принципиальной схемы до моделирования

целостности сигналов и температурных режимов платы. Этот программный пакет поддерживает полный набор правил проектирования (физических, электрических, правил проектирования для производства (DFA), проектирования соединений высокой плотности и др.) и обеспечивает полноценную систему управления ограничениями – от схем до печатных плат.

Открывая мероприятие, генеральный директор ООО "ПСБ СОФТ" Вадим Аверков подчеркнул важность внедрения на российских предприятиях комплексных решений от Cadence. Директор по развитию бизнеса

компания Cadence в России Анатолий Иванов отметил, что современные технологии Cadence позволяют повысить конкурентоспособность продукции и укрепить позиции компании на рынке; например, печатные платы для iPhone проектируют с помощью САПР Cadence Allegro.

Руководитель инженерного отдела Cadence Хайко Дудек в своем докладе представил преимущества системного подхода к проектированию радиоэлектронных устройств и показал возможности интеграции инструментов, предлагаемых компанией, в единый маршрут проектирования – от создания микросхем и ПЛИС до разработки печатных плат и микросборок.

Основное внимание в ходе семинара было уделено вопросам, связанным с проектированием печатных плат, содержащих DDR-память, скоростные интерфейсы (PCIe, USB, Gigabit Ethernet, GTX и др.), а также аналоговые и аналого-цифровые блоки с высокими требованиями к качеству сигналов и стабильности работы. Данные проблемы актуальны для широкого круга разработчиков печатных плат высокой сложности, поскольку их решение критически важно для достижения высокого качества и надежности конечного изделия.

Технический директор ООО "ПСБ технологии" Александр Акулин остановился на ключевых факторах, которые нужно учитывать при проектировании топологии печатных плат, содержащих DDR-память,

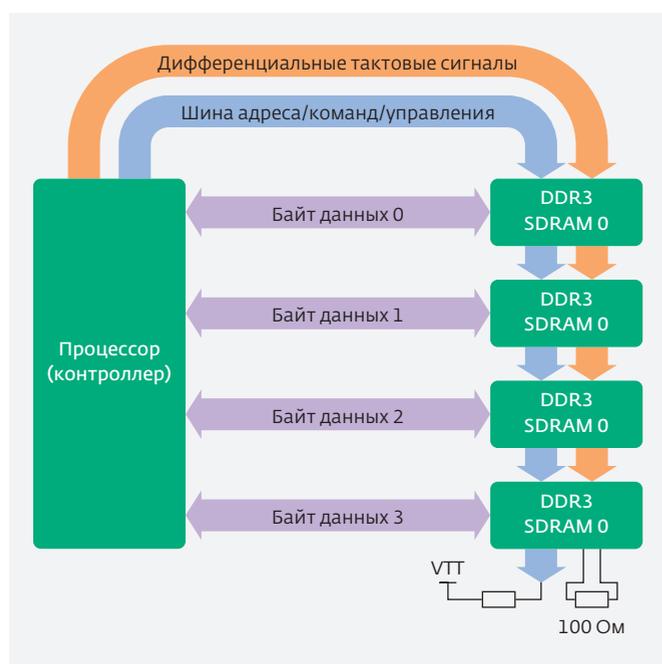


Рис.1. Пример топологии сопряжения микросхем DDR3-памяти с процессором

с использованием САПР Allegro PCB Designer. В его докладе были рассмотрены общие требования к DDR-интерфейсам, варианты топологий плат с DDR-памятью, методы размещения компонентов и предварительной трассировки, а также правила разводки плат с DDR-памятью (рис.1). Кроме того, Александр Акулин рассказал о правилах трассировки интерфейсов DDR2/DDR3/DDR4, электрических ограничениях для DDR2/DDR3, требованиях к импедансу линий, способах оптимизации трассировки, особенностях настройки проекта и генерации комплексных цепей, а также методах управления электрическими правилами в проекте.

Большое значение при разработке печатных плат с DDR-памятью имеет возможность предтопологического моделирования, чтобы уменьшить количество итераций и ускорить работу над проектом. Симулятор SigXplorer, входящий в состав Allegro PCB Designer, позволяет разработчику назначить единый набор правил на группу цепей или определенную шину, в том числе задержку распространения сигналов, импеданс проводников, последовательность прохождения сигнала через цепочку микросхем и другие параметры (рис.2).

Еще одна актуальная проблема проектирования сложных схем – оптимизация соединений между ПЛИС и DDR-памятью, процессорами, разъемами и другими компонентами на печатной плате. Инженер по применению систем моделирования PSPICE и Sigrity компании Cadence Джон Филип ознакомил участников семинара с инструментом FPGA System Planner, позволяющим в разы сократить время трассировки сложных плат, содержащих микросхемы ПЛИС.

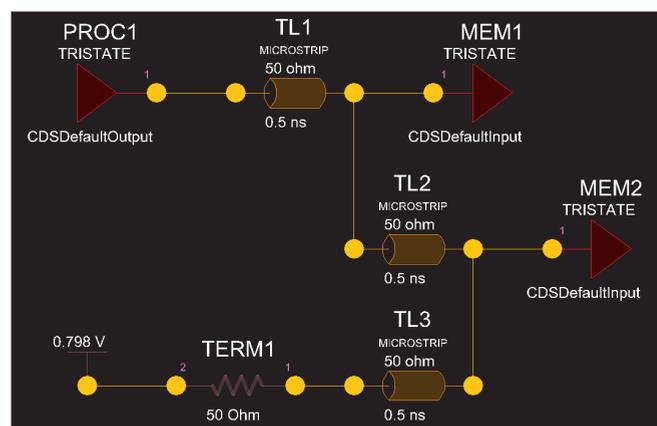


Рис.2. Графическое представление линии передачи с учетом топологических элементов печатной платы в SigXplorer (трассировка микросхем DDR3-памяти "по цепочке")

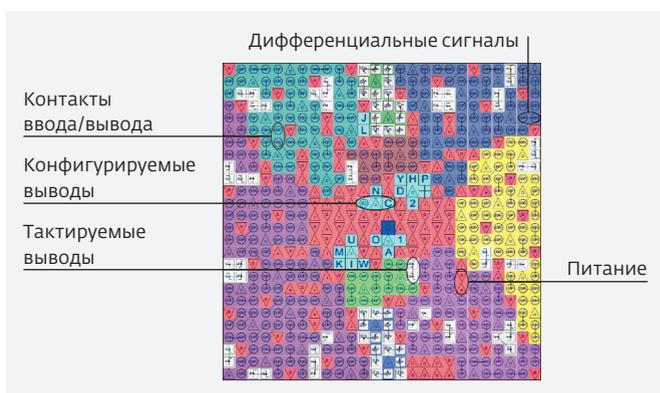


Рис.3. Оптимизация назначения выводов ПЛИС в FPGA System Planner

Назначения выводов ПЛИС зачастую выполняются в ручном режиме, без учета размещения соединенных с ПЛИС компонентов. Результатом такого подхода могут стать ошибки, приводящие к увеличению сроков проектирования печатной платы, а иногда и к необходимости повторного выполнения трассировки плат. Планировщик FPGA System Planner позволяет назначать выводы ПЛИС, основываясь на данных производителя ПЛИС и результатах синтеза ПЛИС, а также оптимизировать назначения выводов с учетом размещения ПЛИС на плате (рис.3). Планировщик FPGA System Planner интегрирован со схемотехническими редакторами OrCAD® Capture и Allegro® Design Entry. Этот инструмент позволяет считывать схему, создавать символы и иерархическую структуру проекта ПЛИС для обоих редакторов. Данные о размещении компонентов и оптимизации выводов, полученные с помощью FPGA System Planner, могут напрямую передаваться в Allegro PCB Editor.

Кроме инструмента FPGA System Planner, Джон Филипс представил также методы моделирования смешанных аналого-цифровых схем в симуляторе PSPICE с использованием моделей цифровых контроллеров, созданных на языках C, C++ и SystemC, что дает пользователям возможность виртуального прототипирования схем.

Инженер по применению систем моделирования компании Cadence Срджан Джорджевич ознакомил

участников семинара с возможностями системы моделирования целостности сигналов и тепловых режимов печатных плат Sigrity™. Эта система позволяет пользователям извлекать частотные и тепловые характеристики из файла топологии печатной платы и оценивать качество передаваемых скоростных сигналов.

Система Sigrity интегрирована с Cadence Allegro, но для пользователей других САПР доступны автономные сборки ПО. Система Sigrity обеспечивает решение следующих задач:

- температурное моделирование печатных плат и корпусов ИС;
- моделирование системы питания в печатных платах и корпусах ИС, в том числе расчет падений напряжений, определение плотностей тока, вычисление уровня шума, подбор фильтрующих (блокировочных) емкостей;
- моделирование скоростных сигналов на платах и в корпусах ИС (определение затуханий и проверка целостности сигнала, частотный и временной анализ топологии печатной платы);
- электромагнитное моделирование (определение параметров ЭМС, расчет электромагнитных излучений, вычисление частотного спектра, 3D-электромагнитное моделирование).

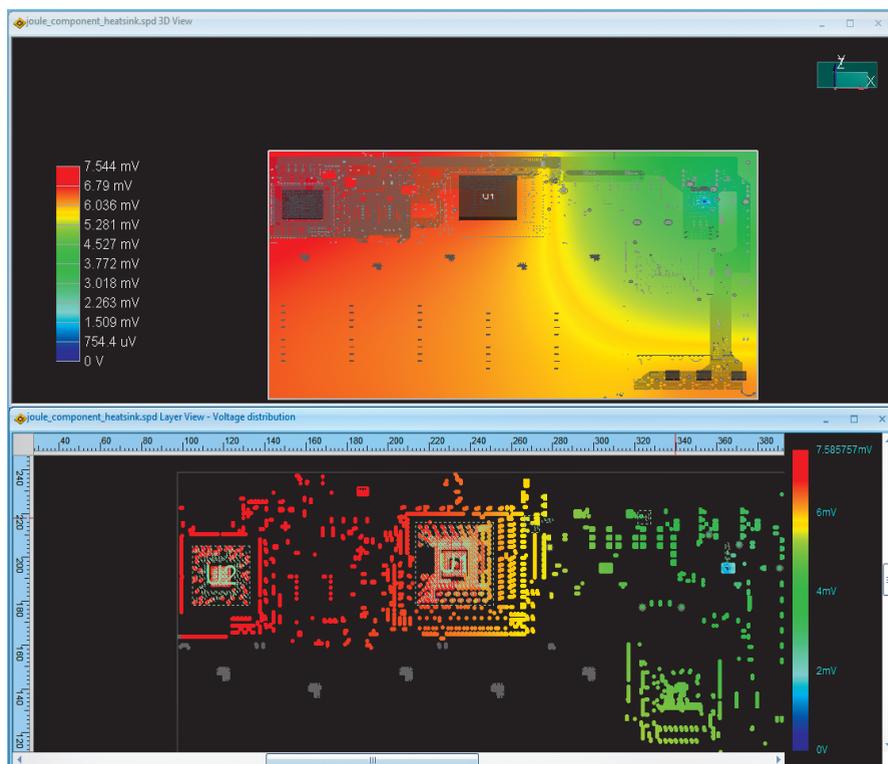


Рис.4. Температурно-электрическое моделирование печатной платы в Sigrity PowerDC

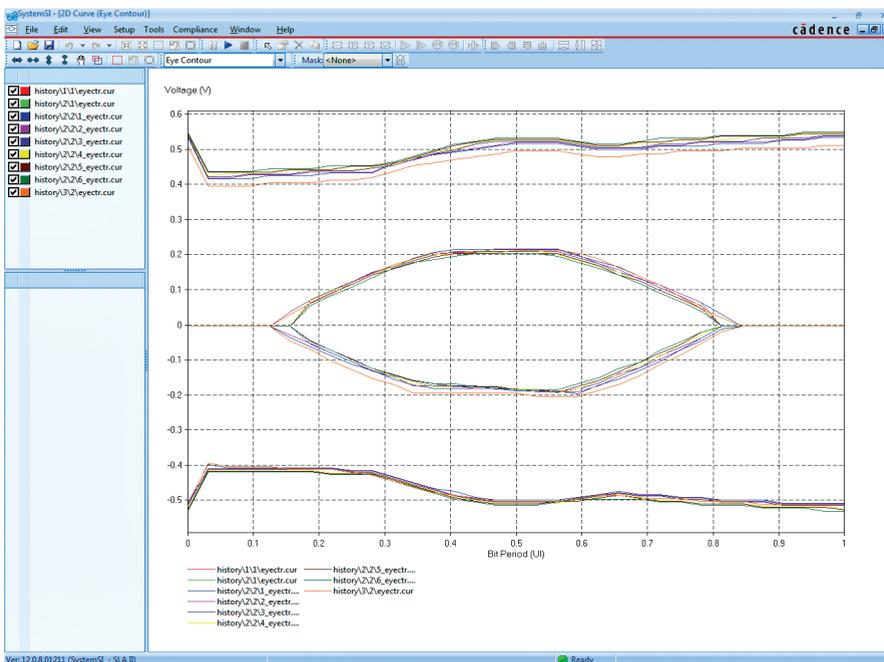


Рис.5. Глазковая диаграмма, полученная с помощью Sigrity SystemSI

Температурно-электрическое моделирование печатных плат обеспечивает инструмент Sigrity PowerDC. Система учитывает не только нагрев шин питания из-за протекающего по ним тока, но и изменение свойств материалов (снижение теплопроводности и проводимости) вследствие нагрева. Важной отличительной чертой данного ПО является совместное моделирование протекающих в цепях питания постоянных токов и температурных процессов. Это позволяет получить достоверную картину тепловых распределений на печатном узле, ИС и радиаторе с учетом условий окружающей среды, скорости обдува и свойств радиатора (рис.4). Для моделирования применяется метод конечных элементов (FEM).

Еще один компонент системы – Sigrity PowerSI – позволяет оптимизировать систему питания, анализировать электромагнитные характеристики платы, контролировать качество топологии с точки зрения целостности питания и ЭМС.

Для оптимизации размещения фильтрующих конденсаторов на основе анализа импеданса и локальных резонансов системы питания предназначен инструмент Sigrity Optimize PI. С его помощью можно обнаружить "горячие точки" в топологии полигонов земли и питания платы, устранить локальные резонансы за счет автоматического выбора положения и номиналов фильтрующих конденсаторов, оптимизировать конфигурацию полигонов на основе результатов электромагнитного анализа топологии. Система позволяет уменьшить количество фильтрующих конденсаторов

до минимально необходимого без снижения качества системы питания и за счет этого снизить стоимость, габариты и вес печатного узла.

Пред- и посттопологический анализ обеспечивает инструмент Sigrity SystemSI, который позволяет моделировать целостность скоростных сигналов и шин с учетом неидеальности системы питания печатного узла или блока. Основываясь на извлеченных из топологии печатной платы амплитудно-частотных характеристиках канала передачи и на IBIS-моделях передатчика и приемника, SystemSI автоматически генерирует "глазковую диаграмму" (рис.5) для определения частоты битовых ошибок (BER). Инструмент позволяет моделировать отражения сигналов, межсимвольные искажения,

перекрестные помехи, а также обеспечивает изменение временных параметров сигнала. Разработчик самостоятельно выбирает важные для проекта критерии и добивается соответствия им узлов и системы в целом. Дистрибутив SystemSI содержит библиотеки параметров и типовые IBIS-модели, которые отвечают требованиям стандартов интерфейсов DDR2, DDR3, PCIe и др.

Особенностью SystemSI является полный учет топологического рисунка как сигнальных слоев, так и слоев земли, включая конфигурацию вырезов в опорных слоях, расположение и параметры переходных, возвратных и прошивочных отверстий. Кроме того, в расчет принимаются все без исключения физические параметры печатных плат, межплатных разъемов и, при необходимости, подложек BGA-микросхем, а также шероховатость поверхности медных проводников. Это позволяет получить результаты моделирования, максимально приближенные к реальным измерениям, а значит, еще до запуска печатной платы в производство и монтаж убедиться в качестве проекта или же обнаружить и исправить проблемные участки.

Знание представленных на семинаре особенностей применения инструментов проектирования и моделирования компании Cadence, а также рекомендации по разработке сложных печатных плат помогут инженерам избежать возможных ошибок, сократить время выполнения проекта и повысить качество разработки. ●