

Однокристальные микроЭВМ широко используются в управляющих и контрольно-измерительных приборах и системах в качестве встроенных микроконтроллеров. Наряду с известными МК семейств MCS-48 и MCS-51 Intel выпускает МК семейства MCS-96, аналоги которых не производятся в странах СНГ. Предлагаем вашему вниманию статью, содержащую характеристики этих изделий и рекомендации по их применению. Автор статьи - В.В. ГРЕБНЕВ.

Однокристальные микроЭВМ семейства MCS-96 фирмы Intel

В числе главных достоинств микроконтроллеров (МК) семейства MCS-96: **расширенная разрядная сетка**, позволяющая выполнять операции с данными в форматах "байт" (8 бит) и "слово" (16 бит), а некоторые операции - в формате "двойное слово" (32 бита); **улучшенная система операций**, содержащая операции умножения и деления для чисел со знаком и без знака при различных форматах, операции сдвига на заданное число разрядов, групповой пересылки и ряд других новых, сложных операций; **совершенная система команд**, имеющая двух- и трех-адресные команды с различными способами адресации, что позволяет создавать компактные и быстродействующие программы; **многообразие расположенных на кристалле периферийных устройств** для приема и выдачи данных, ввода и вывода событий и аналоговых сигналов, обслуживания запросов прерывания, контроля правильности работы МК и цифровой обработки сигналов, что позволяет разрабатывать малогабаритные и надежные устройства с минимальным числом дополнительных микросхем.

В состав семейства входят шесть подсемейств - VH, KV, KC, KR, NT и MC, а в каждое подсемейство - МК нескольких типов. МК подсемейства VH изготавливаются по NMДП (NMOS) технологии,

других подсемейств - по КМДП (CMOS) технологии. Intel разрабатывает МК новых типов и улучшает характеристики ранее созданных. Вместе с тем выпуск МК подсемейства VH сворачивается. В табл.1. перечислены подсемейства и типы МК семейства MCS-96, выпускаемых Intel, по состоянию на конец 1995 года.

Все МК семейства MCS-96 имеют единую базовую структуру (см. рис.1.). В состав МК входят процессор, память, набор периферийных устройств и контроллер памяти. К МК может быть подключена внешняя память. Процессор содержит арифметико-логическое устройство (ALU) и регистровое оперативное запоминающее устройство (RRAM). В ALU по командам программы выполняются арифметические и логические операции. Отличительная особенность ALU МК семейства MCS-96 - отсутствие регистра-аккумулятора. В качестве источника первого операнда и приемника результата может использоваться любой регистр в RRAM, при этом операнд и результат мо-

гут иметь разные адреса. В состав ALU входят регистры временного хранения данных, главный счетчик команд, регистр команд и другие схемы, обеспечивающие выполнение операций и ход программы.

RRAM используется для хранения данных. В состав RRAM входит массив восьмиразрядных регистров. Число регистров у МК разных типов равно 232, 360, 488 или 1000. ALU обращается к RRAM непосредственно или через контроллер памяти. Внутренняя память МК содержит внутреннее постоянное запоминающее устройство (IROM) и внутреннее оперативное запоминающее устройство (IRAM). IROM используется для хранения команд программы, констант и специальных данных. В его состав входит массив восьмиразрядных ячеек памяти, число которых у МК разных типов равно 4, 8,

12, 16, 24 или 32К (где $K = 2^{10}$). Выпускаются МК с IROM масочного типа и с репрограммируемым IROM со стиранием записи путем ультрафиолетового облучения (EPROM). В первом случае в обозначении типа МК буква X (см.табл.1.) заменяется цифрой 3, во втором - цифрой 7. У МК с EPROM может отсутствовать окно в корпусе. В этом случае возможно лишь однократное программирование IROM (OTPRAM). Если у МК IROM отсутствует, функции IROM выполняет за-

поминающее устройство, входящее в состав внешней памяти. В обозначении типа МК без IROM буква X заменяется цифрой 0.

IRAM используется для хранения данных и команд программы. При записи в IRAM команд программы можно предусмотреть модификацию команд в процессе выполнения программы. IRAM содержит массив восьмиразрядных ячеек памяти с числом ячеек 128, 256 или 512. У МК некоторых типов IRAM отсутствует. В табл.2 указана емкость RRAM, IROM и IRAM (в числе восьмиразрядных адресуемых элементов) у МК разных типов.

Обращение к IROM, IRAM и внешней памяти выполняется через контроллер памяти, который содержит вспомогательный счетчик команд, стек типа FIFO, буферные регистры и другие схемы, обеспечивающие обращение к памяти. С помощью вспомогательного счетчика команд и стека осуществляется опережающая выборка кодов команд с образованием очереди команд. Подключение

внешней памяти позволяет расширить объем памяти МК. Общее число адресов в адресном пространстве МК составляет 64К, а у МК подсемейства NT оно может быть увеличено до 1М (где

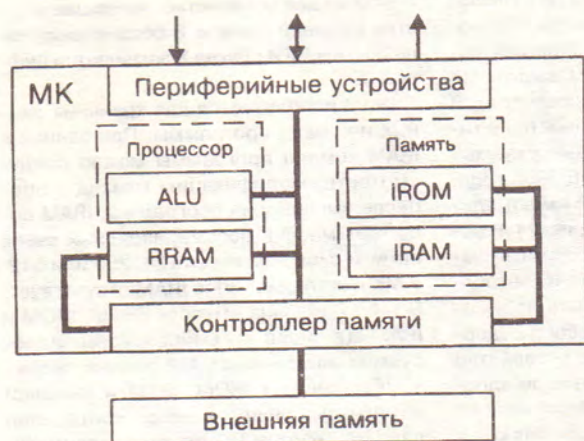
$M = 2^{20}$). Обращение к внешней памяти у МК всех типов выполняется в режиме временного мультиплексирования с выдачей кода адреса, а затем приемом или выдачей кода данных через одни и те же выводы МК. Для запоминания кода адреса используется внешний регистр. У МК типа 8XC196NP и 80C196NU, кроме того, обращение к внешней памяти может выполняться в демultipлексном режиме с использованием отдельных выводов для выдачи кода адреса и для приема или выдачи кода данных, что позволяет уменьшить время, затрачиваемое на обращение к внешней памяти.

Система команд

Система команд МК семейства MCS-96 содержит команды арифметических, логических, пересылочных операций и операций управления. В табл.3 указано число команд в системе команд у МК разных подсемейств. Все команды, входящие в систему с меньшим числом команд, входят в систему с большим числом команд. Коды команд имеют формат от одного до семи байтов. При разработке программ на уровне системы команд используется язык ассемблера ASM-96.

Для указания местоположения операндов и результатов используются шесть

Рис. 1 Структурная схема МК



способов адресации: **непосредственная, прямая регистровая, косвенная, косвенная с автоинкрементом, индексная короткая, индексная длинная.** При непосредственной адресации операнд размещается в коде команды. Прямая регистровая адресация используется в тех случаях, когда операнд или результат размещаются в RRAM, и его адрес не превосходит FFH. Эта адресация может быть также использована для обращения по любому адресу в RRAM и по некоторым другим адресам с использованием механизма "вертикальное окно". При косвенной адресации адрес операнда записывается в RRAM, а адрес адреса операнда указывается в коде команды. При косвенной адресации с автоинкрементом после выполнения операции адрес операнда увеличивается на 1, если операнд имеет формат "байт", или на 2, если операнд имеет формат "слово". При индексной адресации в коде команды указываются адрес базового адреса, хранящегося в RRAM, и смещение. Если смещение задано в формате "байт", индексная адресация короткая, если смещение задано в формате "слово", - длинная. Адрес операнда образуется путем сложения базового адреса и смещения.

В памяти МК по нулевому адресу хранится константа "ноль". Поэтому при задании нулевого адреса базового адреса искомым адрес операнда оказывается равным смещению, и индексная адресация в этом случае превращается в прямую адресацию памяти. Арифметические операции могут выполняться с числами без знака и со знаком в дополнительном коде.

По числу адресов, используемых при выполнении арифметических и логических операций, команды могут быть одно-, двух- и трехадресными. По одноадресным командам выполняются операции с одним операндом. По указанному

адресу до выполнения операции находится операнд, а после выполнения операции помещается результат. Для задания адреса используется прямая регистровая адресация. По двухадресным и трехадресным командам выполняются операции с двумя операндами. При использовании двухадресной команды по одному адресу до выполнения операции находится первый операнд, а после выполнения операции размещается результат. Для задания этого адреса используется

прямая регистровая адресация. По другому адресу находится второй операнд. Для задания этого адреса может использоваться любой способ адресации. При выполнении операции умножения формат произведения равен удвоенному формату представления сомножителей. При выполнении операции деления формат делимого равен удвоенному формату представления делителя, частного и остатка. При использовании трехадресных команд по одному адресу находится первый операнд, по второму адресу - второй операнд, а по третьему адресу помещается результат. Для задания адресов первого операнда и результата используется прямая регистровая адресация, а адрес второго операнда может быть задан с использованием

Таблица 1

Подсемейство МК	Тип МК
ВН	8X95BH, 8X96BH, 8X97BH, 8X97JF, 8X98
КВ	8XC194, 8XC196KB, 8XC198
КС	8XC196KC, 8XC196KD, 8XL196KD
КР	8XC196KR, 8XC196KQ, 8XC196JR, 8XC196JQ, 8XC196KT, 8XC196KS
НТ	8XC196NT, 8XC196NQ, 8XC196NP, 80C196NU
МС	8XC196MC, 8XC196MD, 8XC196MH
x=0 или 3 или 7	

любого способа адресации.. В группу команд пересылочных операций входят команды одиночных и групповых пересылок при разных форматах пересылаемых данных.

В табл.4 перечислены операции, которые выполняются по одно-, двух-, трехадресным командам, пересылочные операции, выполняемые в адресном пространстве объемом 64К, а также дополнительные пересылочные операции, выполняемые в адресном пространстве объемом 1М в МК подсемейства NT, приведены мнемокоды операций при различных форматах представления данных.

В группу команд операций управления входят команды безусловного, условно-

Таблица 2

Тип МК	RRAM	IROM	IRAM
8X95BH	232	8K	-
8X96BH	232	8K	-
8X97BH	232	8K	-
8X97JF	232	16K	256
8X98	232	8K	-
8XC194	232	8K	-
8XC196KB	232	8K	-
8XC198	232	8K	-
8XC196KC	488	16K	-
8XC196KD	1000	32K	-
8XL196KD	1000	32K	-
8XC196KR	488	16K	256
8XC196KQ	360	12K	128
8XC196JR	488	16K	256
8XC196JQ	360	12K	128
8XC196KT	1000	32K	512
8XC196KS	1000	24K	256
8XC196NT	1000	32K	512
8XC196NQ	360	12K	128
8XC196NP	1000	4K	-
80C196NU	1000	-	-
8XC196MC	488	16K	-
8XC196MD	488	16K	-
8XC196MH	744	32K	-

Таблица 3

Группа команд	Подсемейство МК			
	ВН	КВ	КС,К R,MC	NT
Всего команд	100	106	112	120
Арифм. и логич. операции	56	57	57	57
Пересыльные операции	10	13	16	21
Операции управл-я	34	36	39	42

го перехода и управления состоянием элементов и систем МК. В табл. 5 перечислены операции безусловного перехода и приведены мнемкокоды операции для соответствующих команд. При исполнении команд условного перехода переход совершается при выполнении некоторого условия (появление определенного значения /1 или 0/ у определенного признака результата операции или у пары признаков). В противном случае сохраняется естественный ход программы.

Используется шесть признаков результата, которые входят в слово состояния программы (PSW): нулевой результат (Z),

отрицательный результат (N), переполнение разрядной сетки (V), сохраняемый признак переполнения разрядной сетки (VT), перенос (C), сохраняемый перенос при сдвиге кода вправо (ST). Кроме того, в качестве признаков в командах условного перехода используются биты в байтах, хранящихся в регистрах в RRAM, ((reg R, X), где R - адрес байта, X - номер бита в байте) и байты, хранящиеся в регистрах в RRAM ((reg R), где R - адрес байта). В табл.6 перечислены мнемкокоды операции команд условного перехода и приведены условия, при выполнении которых совершается переход.

Таблица 4

Операция	Формат данных		
	Байт	Слово	Двойное слово
Операции, выполняемые по одноадресным командам			
Сложение с единицей	INCB	INC	
Вычитание единицы	DECB	DEC	
Обнуление	CLRB	CLR	
Инверсия	NOTB	NOT	
Изменение знака	NEGB	NEG	
Расширение со знаком	EXTB	EXT	
Операции, выполняемые по дваадресным командам			
Сложение	ADDB	ADD	-
Сложение с учетом переноса	ADDCB	ADDC	-
Вычитание	SUBB	SUB	-
Вычитание с учетом займа	SUBCB	SUBC	-
Логическое умножение	ANDB	AND	-
Логическое сложение	ORB	OR	-
Исключающее ИЛИ	XORB	XOR	-
Сравнение	CMPB	CMP	CMPL*
Сдвиг влево	SHLB	SHL	SHLL
Сдвиг вправо	SHRB	SHR	SHRL
Арифметический сдвиг вправо	SHRAB	SHRA	SHRAL
Умножение (без знака)	MULUB		MULU
Умножение (со знаком)	MULB		MUL
Деление (без знака)	DIVUB		DIVU
Деление (со знаком)	DIVB		DIV
Нормализация	-	-	NORML
Операции, выполняемые по трехадресным командам			
Сложение	ADDB	ADD	-
Вычитание	SUBB	SUB	-
Логическое умножение	ANDB	AND	-
Умножение (без знака)	MULUB		MULU
Умножение (со знаком)	MULB		MUL
Пересыльные операции, выполняемые в адресном пространстве объемом 64К			
Пересылка в RRAM	LDB	LD	-
Пересылка в RRAM с расширением без знака		LDBZE	-
Пересылка в RRAM с расширением со знаком		LDBSE	-
Пересылка из RRAM	STB	ST	-
Обмен	XCHB**	XCH**	-
Групповая пересылка без прерывания		BMOV*	-
Групповая пересылка с возможностью прерывания		BMOVI**	-
Пересылка в стек		PUSH	-
Пересылка из стека		POP	-
Специальная пересылка в стек		PUSHF	PUSHA*
Специальная пересылка из стека		POPF	POPA*
Дополнительные пересыльные операции, выполняемые в адресном пространстве объемом 1М в МК подсемейства NT			
Пересылка в RRAM	ELDB	ELD	
Пересылка из RRAM	ESTB	EST	
Групповая пересылка с возможностью прерывания	-	EBMOVI	

* - нет у МК подсемейства ВН

** - нет у МК подсемейства ВН и КВ

Таблица 5

Операция	Мнемокод операции
"Длинный" безусловный переход	LJMP
"Короткий" безусловный переход	SJMP
Косвенный безусловный переход	BR
Табличный безусловный переход	TIJMP*
"Длинный" безусловный переход с возвратом	LCALL
"Короткий" безусловный переход с возвратом	SCALL
Возврат	RET
Переход через 1 адрес	NOP
Переход через 2 адреса	SKIP
"Длинный" безусловный переход в расширенном адресном пространстве	EJMP**
Косвенный безусловный переход в расширенном адресном пространстве	EJR**
"Длинный" безусловный переход с возвратом в расширенном адресном пространстве	ECALL**

* - нет у МК в подсемействе ВН и КВ
** - только у МК подсем-ва NT

В группу команд управления состоянием элементов и систем МК входят команды установки определенных значений некоторых признаков в PSW, разрешения и запрещения прерывания, программного сброса, программного прерывания и перевода МК в энергосберегающий режим. В табл. 7 перечислены операции и приведены мнемокоды операции для этих команд.

Периферийные устройства

Периферийные устройства МК семейства MCS-96 предназначены для приема и выдачи данных, ввода и вывода событий и аналоговых сигналов, обслуживания запросов прерывания, контроля правильности работы МК и цифровой обработки сигналов. В табл.8 приведены наименования периферийных устройств на русском и английском языках и их сокращенные наименования.

МК разных типов имеют разные наборы периферийных устройств. В табл.13 отмечено наличие определенных периферийных устройств у МК разных типов, указано число однотипных периферийных устройств или число каналов у многоканальных периферийных устройств. Схема управления прерываниями (ICC) имеется у МК всех типов и в табл.13 не представлена.

Параллельный порт (P) используется для приема и выдачи данных в парал-

лельном коде. МК разных типов имеют разное число параллельных портов, при этом разные порты могут иметь разное число разрядов (от трех до восьми). У МК подсемейств ВН, КВ и КС в состав каждого порта входит один адресуемый регистр. У МК подсемейств КR, NT и МС в состав большинства портов входят два или четыре адресуемых регистра. Один регистр используется в качестве входного регистра, другой - в качестве выходного. Два других регистра используются для поразрядного задания режима работы.

Многие выводы параллельных портов кроме приема и выдачи битов данных могут выполнять альтернативные функции - осуществлять ввод или вывод событий, ввод аналоговых сигналов и запросов прерывания, вывод специальных

выводами параллельных портов. У всех МК подсемейства NT выдача четырех старших разрядов кода адреса при работе в расширенном адресном пространстве происходит через четырехразрядный параллельный порт в режиме выполнения альтернативной функции.

Процессорный порт (SLP) предназначен для обмена данными в параллельном коде между МК и центральным процессором в иерархической микропроцессорной системе. Процессорный порт подключается непосредственно к системной магистрали центрального процессора. Обмен данными через процессорный порт выполняется по командам в программе центрального процессора.

Функции процессорного порта выполняет один из параллельных портов (P3), который переводится в соответствующий режим путем программирования. В этом режиме для передачи сигналов, управляющих обменом, используются выводы другого параллельного порта (P5).

Процессорный порт может подключаться к системной магистрали, работающей в режиме временного мультиплексирования или в демultipлексном режиме с одновременной выдачей кода адреса и передачей кода данных.

Последовательный порт предназначен для приема и выдачи данных в последовательном коде. Он может быть использован для увеличения числа параллельных портов у МК путем подключения внешних сдвигающих регистров. Этот порт может также работать в качестве универсального асинхронного приемопередатчика (UART) и использоваться для обмена данными с другими устройствами по последовательному каналу связи (например, по интерфейсу RS-232C). С

Таблица 6

Мнемокод	Условие
JE	Z=1
JNE	Z=0
JLT	N=1
JGE	N=0
JV	V=1
JNV	V=0
JVT	VT=1
JNVT	VT=0
JC	C=1
JNC	C=0
JST	ST=1
JNST	ST=0
JGT	N=0 И Z=0
JLE	N=1 ИЛИ Z=1
JH	C=1 И Z=0
JNH	C=0 ИЛИ Z=1
JBS	(regR.X)=1
JBC	(regR.X)=0
DJNZ	(regR) ≠ 0
DJNZW*	(2regR) ≠ 0

* - нет у МК подсемейства ВН

сигналов и выполнять некоторые другие функции. У МК всех типов, кроме 8XC-196NP, NU, для подключения внешней памяти используются выводы портов P3 и P4, через которые в режиме временного мультиплексирования выдается код адреса и выдается или принимается код данных. У МК типа 8XC196NP, NU для выдачи кода адреса и выдачи и приема кода данных в режиме временного мультиплексирования используются специальные выводы (A/D), не являющиеся выводами параллельных портов. Эти МК могут также обращаться к внешней памяти в демultipлексном режиме. В этом случае выводы A/D используются для приема и выдачи данных, а для выдачи кода адреса используются отдельные выводы (A), которые также не явля-

Таблица 7

Операция	Мнемокод
VT:=0	CLRVT
C:=1	SETC
C:=0	CLRC
Разрешение прерывания	EI
Запрещение прерывания	DI
Разрешение прерывания для PTS	EPTS**
Запрещение прерывания для PTS	DPTS**
Программный сброс	RST
Программное прерывание	TRAP
Переход в энергосберегающий режим	IDLPD*

* - нет у МК подсемейства ВН
** - нет у МК подсемейств ВН и КВ

Таблица 8

1. Устройства приема и выдачи данных
1.1. Параллельный порт. Port (P).
1.2. Процессорный порт. Slave Port (SLP).
1.3. Последовательный порт. Serial Port (SP).
1.4. Синхронный последовательный порт. Synchronous Serial Input/Output Port (SSIO).
2. Устройства ввода/вывода событий
2.1. Блок быстрого ввода/вывода. High Speed Input/Output Unit (HSIO)
2.2. Блок процессоров событий. Event Processor Array (EPA).
3. Устройства ввода/вывода аналоговых сигналов
3.1. Аналого-цифровой преобразователь. Analog-to-Digital Converter (ADC).
3.2. Широтно-импульсный модулятор. Pulse Width Modulator (PWM)
3.3. Трехфазный генератор. Waveform Generator (WG).
3.4. Генератор меандра. Frequency Generator (FG).
4. Устройства обслуживания запросов прерывания
4.1. Схема управления прерываниями. Interrupt Control Circuitry (ICC).
4.2. Периферийный сервер транзакций. Peripheral Transaction Server (PTS).
5. Устройства контроля
5.1. Сторожевой таймер. Watchdog Timer (WDT).
5.2. Детектор падения частоты. Oscillator Fail Detect (OFD).
6. Устройства цифровой обработки сигналов
6.1. Накопитель суммы произведений. 32-bit Accumulator (ACC).

использованием этого порта может быть образована простейшая локальная сеть МК.

Синхронный последовательный порт (SSIO) предназначен для обмена данными в последовательном коде меж-

ду двумя МК. Обмен может производиться в однобайтовом или многобайтовом режиме. Порт имеет два идентичных канала, каждый из которых может работать в качестве передатчика или приемника. Обмен данными между МК может осу-

ществляться с использованием двух, трех или четырех соединительных сигнальных линий.

МК всех типов имеют в составе периферийных устройств специальный блок для ввода и вывода событий. У МК подсемейств ВН, КВ и КС для работы с событиями предназначен блок быстрого ввода/вывода (HSIO), а у МК остальных подсемейств - блок процессоров событий (EPA).

В блоках HSIO и EPA осуществляются прием и регистрация входных событий и формирование и выдача выходных событий. Событием является любое изменение значения двоичного сигнала, при этом различают единичные события (замена нулевого значения единичным) и нулевые события (замена единичного значения нулевым). Прием и регистрация входного события заключается в запоминании времени появления события заданного типа на определенном входе МК. По результатам регистрации входных событий могут быть определены временные характеристики входных импульсных последовательностей - длительность импульсов, период их следования, сдвиг во времени импульсов в одной последовательности относительно импульсов в другой последовательности

Таблица 9

Тип МК	P	SLP	SP	SSIO	HSIO	EPA	ADC	PWM	WG	FG	PTS	WDT	OFD	ACC
8X95BH	4		1		+		4	1				+		
8X96BH	5		1		+		-	1				+		
8X97BH	5		1		+		8	1				+		
8X97JF	5		1		+		8	1				+		
8X98	4		1		+		4	1				+		
8XC194	4		1		+		-	1				+		
8XC196KB	5		1		+		8	1				+		
8XC198	4		1		+		4	1				+		
8XC196KC	5		1		+		8	3			+	+		
8XC196KD	5		1		+		8	3			+	+		
8XL196KD	5		1		+		8	3			+	+		
8XC196KR	7	+	1	+		12	8				+	+	+	
8XC196KQ	7	+	1	+		12	8				+	+	+	
8XC196JR	7		1	+		8	6				+	+	+	
8XC196JQ	7		1	+		8	6				+	+	+	
8XC196KT	7	+	1	+		12	8				+	+	+	
8XC196KS	7	+	1	+		12	8				+	+	+	
8XC196NT	8	+	1	+		12	4				+	+	+	
8XC196NQ	8	+	1	+		12	4				+	+	+	
8XC196NP	5		1			4	-	3			+	-		
80C196NU	5		1			4	-	3			+	-		+
8XC196MC	7		-			8	13	2	+		+	+		
8XC196MD	8		-			12	14	2	+	+	+	+		
8XC196MH	7		2			6	8	2	+		+	+		

и другие характеристики. Формирование и выдача выходного события заключается в появлении события определенного типа в определенное, заранее заданное время на определенном выходе МК (внешнее выходное событие) или в определенной точке схемы внутри МК (внутреннее выходное событие), что позволяет выдавать из МК импульсные последовательности требуемой формы (например, широтно-модулированный сигнал), запускать в нужное время различные устройства (например, аналого-цифровой преобразователь) и формировать временные задержки.

У МК с блоком HSIO имеются специальные выводы для приема и выдачи событий - два вывода для приема, четыре вывода для выдачи и два вывода, которые могут быть запрограммированы для приема или выдачи. В памяти блока HSIO могут одновременно храниться результаты регистрации восьми входных событий и команды для формирования восьми выходных событий. Для отсчета времени используются два таймера - счетчика, один из которых имеет фиксированную частоту счета, а другой - программируемую частоту счета.

У МК с блоком EPA для приема и выдачи событий используются выводы параллельных портов, выполняющие в этом случае альтернативные функции. В состав блока входят несколько идентичных модулей (от четырех до десяти), каждый из которых может быть запрограммирован для работы с входными или выходными событиями. Кроме того, в состав блока могут входить модули, предназначенные для работы только с выходными событиями. Суммарное число модулей в блоке EPA у МК разных типов указано в табл. 13 в колонке EPA. Для отсчета времени используются два таймера-счетчика, каждый из которых имеет программируемую частоту счета.

Многоканальный аналого-цифровой преобразователь (ADC) предназначен для преобразования значений аналогового сигнала, лежащих в пределах от 0В до 5В, в восьмиразрядный или десятиразрядный двоичный код. Число каналов преобразователя у МК разных типов указано в табл. 13 в колонке ADC.

Для питания датчиков аналоговых сигналов и аналоговой части преобразователя используется отдельный источник питания. Запуск преобразования в канале может происходить при записи управляющего слова в командный регистр в преобразователе или по сигналу из блока HSIO или EPA.

Широтно-импульсный модулятор (PWM) предназначен для формирования широтно-модулированного импульсного сигнала с фиксированной частотой сле-

дования импульсов и программируемой скважностью. В состав модулятора у МК разных типов входит разное число каналов (см. табл. 13, колонка PWM). Использование широтно-импульсного модулятора совместно с внешней интегрирующей схемой позволяет осуществлять цифро-аналоговое преобразование.

МК подсемейства MC имеют **трехфазный генератор (WG)**, который предназначен для управления трехфазными индукционными двигателями переменного тока, вентильными двигателями постоянного тока, шаговыми двигателями и для преобразования постоянного тока в переменный. Генератор может формировать три сдвинутых по фазе синусоидоподобных ступенчатых сигнала или импульсные последовательности с определенным числом импульсов определенной полярности.

МК типа 8XC196MD имеют **генератор меандра (FG)**, предназначенный для формирования последовательности прямоугольных импульсов с программируемой длительностью интервалов с единичным и нулевым значением сигнала.

Схема управления прерываниями (ICC) предназначена для организации обслуживания запросов прерывания. В МК всех подсемейств обслуживание запроса прерывания осуществляется путем перехода от выполнения текущей программы к выполнению другой программы, составленной программистом и записанной в память МК. Переход к выполнению прерывающей программы происходит под управлением контроллера прерываний.

МК подсемейств KC, KR, NT и MC для обслуживания запросов прерывания кроме контроллера прерываний имеют **периферийный сервер транзакций (PTS)**. Обслуживание запроса прерывания с использованием PTS осуществляется путем выполнения определенной микропрограммы, заложенной в специальную память МК при его изготовлении. Программист выбирает для обслуживания определенного запроса прерывания подходящую микропрограмму из набора имеющихся микропрограмм и настраивает ее для выполнения в каждом конкретном случае путем записи группы кодов в RRAM. При поступлении запроса прерывания соответствующая микропрограмма выполняется вместо одной очередной команды текущей программы.

В число операций (транзакций), выполняемых по микропрограммам под управлением PTS, входят одиночная пересылка, групповая пересылка и чтение результатов аналого-цифрового преобразования. Кроме того, у МК подсемейства KC могут выполняться операции чтения результатов регистрации входных событий

и записи команд формирования выходных событий в блоке HSIO, у МК подсемейств KR и NT - операции, обеспечивающие формирование широтно-модулированных сигналов с использованием блока EPA, а у МК типа 8XC196MC, MD - операции, реализующие функции последовательного порта, который у этих МК отсутствует.

На входы схемы управления прерываниями поступают сигналы запросов прерывания, формируемые в периферийных устройствах и процессоре (внутренние запросы прерывания), и сигналы, поступающие извне на определенные выводы МК (внешние запросы прерывания). Большинство запросов может быть направлено для обслуживания в периферийный сервер транзакций.

Сторожевой таймер (WDT) осуществляет сброс схемы МК в исходное состояние при появлении сбоя в ходе программы, что приводит к повторному выполнению программы, начиная с первой команды.

Детектор падения частоты (OFD) переводит схему МК в состояние сброса и удерживает ее в этом состоянии при катастрофическом падении частоты генератора тактовых импульсов, что предотвращает появление какой-либо опасной комбинации сигналов на выводах МК.

Накопитель суммы произведений (ACC) предназначен для получения суммы парных произведений. Добавление очередного парного произведения к ранее накопленной сумме происходит при выполнении трехадресной команды умножения, в которой в качестве адреса результата указан адрес, соответствующий ACC. Сомножители, образующие парные произведения, могут быть целыми числами без знака, целыми числами со знаком или дробными числами со знаком.

Особенности применения МК

МК семейства MCS-96 выпускаются в пластмассовых и керамических корпусах с различным числом выводов и различными способами установки корпуса на плате. В табл. 14 приведены обозначения типа и сокращенные наименования используемых корпусов, указаны материал, из которого изготовлен корпус, число выводов, их расположение по периметру корпуса, расстояние между выводами - шаг (в мм) и способ установки корпуса на плате. Тип корпуса указывается в обозначении, нанесенном на корпусе МК, перед обозначением типа МК. Выпускаются МК, предназначенные для работы в коммерческом диапазоне температуры (от 0°С до +70°С) и в расширенном диапазоне (от -40°С

до + 85°С). На корпусе МК, предназначенного для работы в расширенном диапазоне слева от буквы, обозначающей типа корпуса, наносится буква Т или L. Буква L обозначает, что микросхема перед поступлением в продажу прошла специальную термотренировку.

Для питания МК всех типов, кроме 8XL196KD и 80C196NP используются источники с напряжением $5 \pm 0,5В$. Для МК типа 8XL196KD требуется источник с напряжением $3 \pm 0,3В$, а МК типа 80C196NP работает при напряжении питания от 2,97В до 5,5В. Ток потребления при отключенных выходах у МК подсемейства ВН имеет величину от 200 мА до 300 мА для МК разных типов. У МК, изготовленных по КМДП технологии, ток потребления зависит от частоты тактового сигнала и при высшем значении частоты имеет величину от 50 мА до 90 мА у МК разных типов.

МК всех подсемейств, кроме подсемейства ВН, могут быть переведены в энергосберегающие режимы работы - режим холостого хода и режим пониженного энергопотребления, а МК типа 80C196NU, кроме того, в режим останова.

В режиме холостого хода процессор остановлен, обращение к памяти не производится, периферийные устройства продолжают работу. Ток потребления уменьшается в 2,5 раза. МК переходит в режим холостого хода при выполнении команды IDLPD#1. Выход из режима происходит при поступлении любого незамаскированного запроса прерывания или при подаче сигнала сброса.

В режиме пониженного энергопотребления генератор тактовых импульсов остановлен, процессор и периферийные устройства бездействуют, коды в RRAM и IRAM сохраняются. Ток потребления имеет значение 10-20 мкА. Переход в режим пониженного энергопотребления происходит при выполнении команды IDLPD#2. Выход из режима совершается при поступлении внешнего запроса прерывания или при подаче сигнала сброса.

В режиме останова процессор и периферийные устройства бездействуют, а генератор тактовых импульсов продолжает работать. При этом сокращается время, затрачиваемое на выход из режима. Ток потребления уменьшается в 10 раз. МК переходит в режим останова при выполнении команды IDLPD#3. Выход из режима происходит при поступлении внешнего запроса прерывания или по сигналу сброса.

Для работы генератора тактовых импульсов к МК необходимо подключить кварцевый резонатор, резонансная частота которого определяет тактовую частоту работы МК. Минимальное (F_{min}) и

максимальное (F_{max}) значения тактовой частоты у МК разных типов приведены в табл.15. Максимальное значение тактовой частоты может быть указано на корпусе МК справа от обозначения его типа.

МК подсемейств KR и NT сохраняют работоспособность до частоты 1Гц. Указанное в табл. 18 значение F_{min} является нижней границей, до которой выполняется тестирование этих МК при их производстве.

Вместо кварцевого резонатора к МК может быть подключен внешний генератор тактового сигнала.

При подключении внешней памяти шина данных может иметь восемь разрядов или шестнадцать разрядов. При этом ширина шины данных может быть постоянной или изменяться в процессе работы в зависимости от значения внешнего сигнала. Длительность цикла обращения к внешней памяти может быть постоянной или изменяться при каждом обращении в зависимости от быстродействия запоминающего устройства, к которому производится обращение, путем введения тактов ожидания.

МК типов C196KB, C196KC, C196KD и подсемейств KR и NT (кроме JR и JQ) позволяют осуществлять доступ к внешней памяти со стороны других микропроцессорных устройств. В процессе дос-

тупа к внешней памяти другого устройства МК может продолжать работу с обращением к внутренней памяти.

МК, имеющие программируемую память ($X=7$), до использования по назначению должны пройти процедуру программирования. До программирования во всех разрядах всех ячеек IROM хранятся коды FFH.

Программирование IROM может быть выполнено с использованием программатора для МК семейства MCS-96 или в режиме автопрограммирования. Кроме того запись кодов в отдельные ячейки IROM может быть осуществлена в процессе выполнения рабочей программы, а у МК подсемейств KR и NT - также путем записи через последовательный порт.

В режиме автопрограммирования МК по специальной программе, заложенной в память при его изготовлении, переписывает коды из микросхемы внешней памяти во внутреннюю программируемую память. Переписываемые коды предварительно с помощью любого подходящего программатора записываются в микросхему памяти. Микросхема памяти с записанными кодами подключается к МК по обычной схеме подключения внешней памяти при ширине шины данных 8 разрядов.

Таблица 10

Тип	Наименование	Материал	Выводы			Установка
			Число	Расположение	Шаг	
A	PGA*	К	68	4x(9+8)	2,5	П
B	LCC*	К	68	4x17	1,3	Р
C	CDIP*	К	48	2x24	2,5	П
N	PLCC	П	52	4x13	1,25	Р
			68	4x17		
			84	4x21		
P	PDIP	П	48	2x24	2,5	П
R	LCC	К	68	4x17	1,3	Р
S	QFP	П	80	2x24+2x16	0,8	П
			100	2x30+2x20		
SB	SQFP	П	80	4x20	0,8	П
			100	4x25		
U	SDIP	П	64	2x32	1,8	П

* - в корпусе есть окно

Материал: К - керамика, П - пластмасса.

Установка: П - пайка, Р - розетка

Таблица 11

F (МГц)	Подсемейство, тип МК								
	BH	KB	KC	KR	C196NT	NQ	NP	NU	MC
F_{min}	6	3,5	8	4	4	4	8	4	8
F_{max}	12	16	20	16	20	16	25	50	16

Для соединения МК и микросхемы памяти используется простейшая монтажная плата, на которой установлены две розетки для установки МК и микросхемы памяти и имеется необходимая коммутационная аппаратура и сигнальные светодиоды.

При программировании в процессе выполнения программы запись слова или байта по заданному адресу в IROM происходит при выполнении команды ST или STB соответственно. Исполняемые команды должны выбираться из внешней памяти и непосредственно после записи должно быть исключено обращение к IROM.

При программировании через последовательный порт МК по последовательному каналу подключается к персональному компьютеру. В МК имеется дополнительная внутренняя память, в которой хранится программа-монитор. Ввод кодов адреса и кодов данных в МК выполняются с использованием команд монитора. Запись фрагментов программы может быть первоначально произведена в IRAM, а затем, после отладки, осуществляться перепись фрагмента из IRAM в IROM.

Для защиты памяти от несанкционированного доступа используются биты защиты, при программировании которых блокируется обращение к IROM по командам из внешней памяти. Используются также защитный контрольный код, заносимый в IROM при программировании. Последующие обращения к IROM разрешаются лишь в случае совпадения этого кода с контрольным кодом, вводимым извне.

Фирма Intel и ряд других фирм выпускают программные и программно-аппаратные средства поддержки разработки на базе МК семейства MCS-96. Все эти средства работают совместно с персональными компьютерами IBM PC, XT, AT и другими, совместимыми с ними.

К программным средствам относятся ассемблер ASM-96, компиляторы iC-96 и PL/M-96, моделирующие программы (симуляторы) и программы-отладчики.

Ассемблер ASM-96 предназначен для преобразования программы, написанной на входном языке ассемблера, в перемещаемый объектный модуль. Макросредства ассемблера позволяют многократно включать в программу фрагменты, составленные один раз. В состав ассемблера входят вспомогательные программы - редактор связей, библиотечарь, библиотека стандартных подпрограмм для арифметических операций с числами в форме с плавающей точкой и преобразователь объектных кодов в машинные коды.

Компилятор iC-96 предназначен для

преобразования программы, написанной на алгоритмическом языке высокого уровня С в перемещаемый объектный модуль. Компилятор PL/M-96 преобразует в перемещаемый объектный модуль программу, написанную на алгоритмическом языке высокого уровня PL/M. Созданные компиляторами объектные модули включаются в состав общей программы с использованием вспомогательных программ, входящих в состав ассемблера.

К программно-аппаратным средствам поддержки разработки относятся оценочные модули и внутрисхемные эмуляторы.

Оценочный модуль предназначен для отладки программного обеспечения и комплексной отладки разрабатываемой системы с использованием реальных датчиков и исполнительных органов без изготовления модуля центрального вычислителя с МК и внешней памятью. Оценочный модуль представляет собой одноплатную микроЭВМ, имеющую в своем составе МК определенного типа, постоянную память, выполненную с использованием микросхем оперативной памяти, и другую аппаратуру, обеспечивающую пуск и выполнение программы в рабочем режиме, в режиме с остановом в контрольных точках и в покомандном режиме, а также аппаратуру для связи с персональным компьютером по интерфейсу RS-232C. На плате установлены разъемы для подключения датчиков, исполнительных органов и других внешних устройств.

Внутрисхемный эмулятор предназначен для отладки программного обеспечения и аппаратной части при наличии изготовленного модуля центрального вычислителя разрабатываемой системы. При использовании внутрисхемного эмулятора МК отстраняется от работы в системе и вместо него все сигналы посылает в систему и принимает из системы внутрисхемный эмулятор.

Отстранение МК от работы в системе может быть выполнено путем изъятия корпуса МК из установочной панели или без изъятия корпуса с переводом МК в режим "на схемного" эмулирования (ONCE Mode). В обоих случаях подключение внутрисхемного эмулятора выполняется с использованием специального штепсельного разъема, форма которого совпадает с формой корпуса МК.

Перевод МК в режим "на схемного" эмулирования осуществляется путем подачи в определенной последовательности определенных сигналов на определенные выводы МК. В этом режиме выводы МК отключаются от внутренних схем МК, что эквивалентно изъятию МК из платы.

Для первоначального ознакомления с МК семейства MCS-96 и приобретения навыков разработки и отладки программного обеспечения и аппаратной части систем фирма Intel выпускает стартовый комплект разработчика - программно-аппаратный комплекс Project Builder. В состав комплекта входят следующие программные модули: Ap Builder, с использованием которого изучается структура МК семейства, электронная версия руководства пользователя и другой документации для подсемейства KC, усеянные версии ассемблера ASM-96 и компилятора iC-96, Model Builder, с использованием которого создается комплекс программ для оценки временных параметров программного обеспечения, и отладочный монитор.

Аппаратный модуль представляет собой простейший оценочный модуль на базе МК 87C196KD. По последовательному каналу по интерфейсу RS-232C он соединяется с персональным компьютером (PC386 и выше, Windows 3.0 и выше). К модулю может подключаться реальная аппаратура разрабатываемой системы. В автономном режиме модуль может использоваться в качестве центрального вычислителя создаваемой системы.

Литература

1. 80C196KB User's Guide. Intel.1990.
2. 8XC196KR User's Manual. Intel.1991.
3. 8XC196KC/8XC196KD User's Manual. Intel.1992.
4. 8XC196Kx Family User's Manual. Intel.1992.
5. 8XC196MC User's Manual. Intel.1992.
6. 8XC196NT/NQ User's Manual. Intel.1993.
7. Embedded Microcontrollers and Processors. Vol.1. Intel.1993.
8. Development Tools Handbook. Intel.Market Works.1993.
9. Development Tools Handbook. 2-nd Edition.MW Media.1994.
10. Embedded Microcontrollers. Intel.1994.
11. 8XC196NP User's Manual. Intel.1994.
12. 80C196NU Supplement to the 8XC196NP Microcontrollers User's Manual. Intel.1995.
13. Embedded Microcontrollers. Intel.1995.
14. В.В.Гребнев. Однокристалльные микроЭВМ (микроконтроллеры) семейства MCS-96.С-Пб. ПКП.1995.с.154.
15. Н.Г.Бутыркин и др. Микропроцессоры в системах автоматического управления. Intel 8XC196MC. С-Пб. ГТУ.1995.с.116.