

НИИМЭ и завод "Микрон" представляют

Цифровые синтезаторы частоты 1508 ПЛ11, 1508 ПЛ11А, 1508 ПЛ12

Микросхемы 1508 ПЛ11, 1508 ПЛ11А, 1508 ПЛ12 представляют собой цифровые однокристалльные синтезаторы частоты с фазовой автоподстройкой, изготовленные по КМОП-технологии. Функциональные аналоги 1508 ПЛ11 и 1508 ПЛ11А – микросхемы NJ88С30, NJ88С40 (фирма Plessey) и 1508 ПЛ1 (завод "Микрон")

Ряд электрических параметров по сравнению с аналогами существенно улучшены (табл. 1). ИС 1508 ПЛ12 имеет увеличенный вдвое максимальный коэффициент деления. Корпус – типа 401.14-5.07 (рис. 2).

Функциональная блок-схема приведена на рис. 1. Ввод в ИС каждого бита данных сопровождается тактовым импульсом по входу CLOCK (рис.3). Ввод загрузочного кода (коэффициента деления) завершается импульсом DATA TRANSFER, после чего микросхема начинает делить входные частоты в соответствии с введенными коэффициентами деления по основному и опорному каналам.

На рис.4 представлен один из возможных вариантов применения ИС. Номиналы элементов зависят от конкретной реализации схемы, выбранной частоты сравнения, требуемых параметров петли ФАПЧ.

Сравнительные характеристики ИС

Таблица 1

Параметр	1508 ПЛ1	1508 ПЛ11	1508 ПЛ11А	1508 ПЛ12
Диапазон частот по вх. VCO	5...200 МГц	1...200 МГц	1...550 МГц	1...550 МГц
Напряжение питания	4,5...5,5 В	2,2...5,5 В	2,2...5,5 В	2,2...5,5 В
Рабочий температурный диапазон	-30°С...+70°С	-50°С...+85°С	-60°С...+85°С	-60°С...+85°С
Чувствительность	1,0 В эфф.	0,5 В эфф.	0,5 В эфф.	0,5 В эфф.
Коэффициент деления	240...65535	240...65535	240...65535	240...131071
Полная совместимость с 1508 ПЛ1		+	+	-
Уровень помех	Стандартный		Понижен	
Технические условия	АЕЯР.431320.052ТУ	АЕЯР.431320.122ТУ	АЕЯР.431320.122ТУ	ТУ главного конструктора

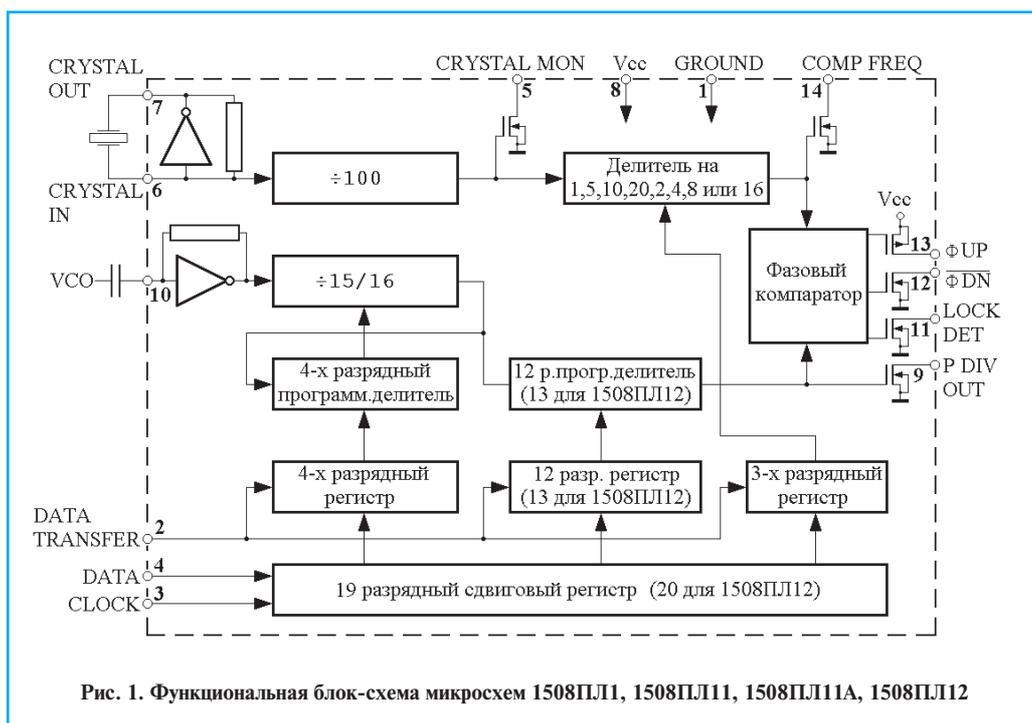


Рис. 1. Функциональная блок-схема микросхем 1508 ПЛ1, 1508 ПЛ11, 1508 ПЛ11А, 1508 ПЛ12

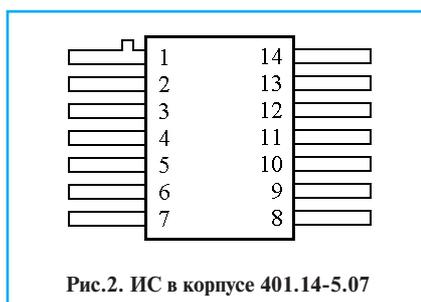


Рис.2. ИС в корпусе 401.14-5.07

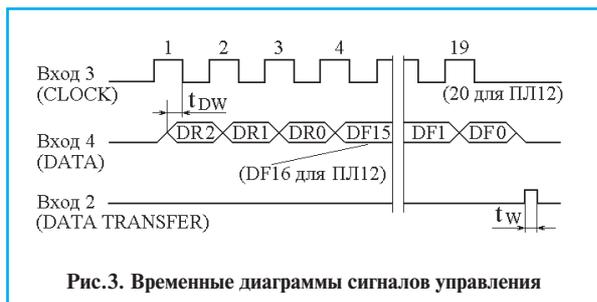


Рис.3. Временные диаграммы сигналов управления

Таблица 2
Разводка выводов микросхем в корпусе 401.14-5.07

№ выв.	Условное обозначение	Функциональное назначение выводов
1	GROUND	Общий
2	DATA TRANSFER	Вход записи в параллельный регистр
3	CLOCK	Тактовый вход сдвигового регистра
4	DATA	Вход данных коэффициента деления
5	CRYSTAL MON	Выход делителя на 100
6	CRYSTAL IN	Вход кварцевого резонатора
7	CRYSTAL OUT	Выход кварцевого резонатора
8	Vcc	Напряжения питания
9	P DIV OUT	Выход деленной основной частоты
10	VCO	Вход основной частоты
11	LOCK DET	Выход сигнала захвата частоты
12	φDN	Выход фазового детектора
13	φUP	Выход фазового детектора
14	COMP FREQ	Выход деленной опорной частоты



Рис.4. Вариант схемы применения

Таблица 3
Основные электрические параметры микросхем 1508ПЛ11, 1508ПЛ11А, 1508ПЛ12
(Условия измерений: Токр.ср=25°C, Vcc=5 ±0,5 В, если не оговорено дополнительно)

Параметр	Норма			Един. измер.	Условия измерений
	Мин	Тип	Макс		
Ток потребления					
1508ПЛ11	-	5,5	7	мА	$F_{VCO}=200\text{МГц}$, $V_{CC}=5,5\text{В}$, $F_{CRYSTAL}=15\text{МГц}$
1508ПЛ11А	-	3	5		$F_{VCO}=200\text{МГц}$, $V_{CC}=4,0\text{В}$, $F_{CRYSTAL}=15\text{МГц}$
508ПЛ12	-	10	15		$F_{VCO}=550\text{МГц}$, $V_{CC}=5,5\text{В}$, $F_{CRYSTAL}=15\text{МГц}$
1508ПЛ111	-	5	7,5		$F_{VCO}=550\text{МГц}$, $V_{CC}=3,5\text{В}$, $F_{CRYSTAL}=15\text{МГц}$
Вход VCO					
Чувствительность	0,5		-	В эфф. МГц	$F_{VCO}=200\text{МГц}$, $V_{CC}=4,5\text{В}$ Токр.ср.= -50°C...+85°C
Максимальная частота	200		-		
Вх.VCO 1508ПЛ11А, ПЛ12					
Чувствительность	0,5		-	В эфф. МГц	$F_{VCO}=550\text{МГц}$, $V_{CC}=4,5\text{В}$ Токр.ср.= -60°C...+85°C
Максимальная частота	550		-		
Кварцевый генератор					
Частота (1508ПЛ11)	-	10	15	МГц	Токр.ср.= -50°C...+85°C; $V_{CR,IN}=1\text{ В эфф.}$
Макс. частота по входу при внешнем источнике сигнала	50	-	-		
Частота(1508ПЛ11А, ПЛ12)	-	10	15	МГц	Токр.ср.= -60°C...+85°C; $V_{CR,IN}=1\text{ В.эфф.}$
Макс. частота по входу при внешнем источнике сигнала	100	-	-		
Входы DATA TRANSFER, DATA, CLOCK					
Уровень логической "1"	$V_{CC}-1$			В	см.рис.3
Уровень логического "0"					
Время подъема/спада			нс	200	
Время установки данных	200		нс		
Частота CLOCK			МГц	2	
Ширина импульса DATA TRANSFER	500		нс		
Выход CRYSTAL MON					
Втекающий ток	0,8			мА	$V_{ВЫХ}=0,5\text{ В}$
Выходы COMP FREQ, LOCK DET, P DIV OUT					
Втекающий ток	1,6			мА	$V_{ВЫХ}=0,5\text{ В}$
Выходы ЦУР/ЦДН					
Втекающий ток	0,8			мА	$V_{ВЫХ}=0,5\text{ В}$
Вытекающий ток	0,8			мА	$V_{ВЫХ}=V_{CC}-0,5\text{ В}$
Коэффициенты деления					
Основной канал (вх. VCO)	240	-	65535	-	1508ПЛ11, 1508ПЛ11А
	240	-	131071	-	1508ПЛ12
Опорный канал (вх. CR.IN)	240	-	65535	-	

Быстродействующий 10-разрядный АЦП 1107 ПВ9

Микросхема быстродействующего 10-разрядного АЦП предназначена для преобразования аналогового сигнала с частотой до 20 МГц в 10-разрядный двоичный код и может быть использована в радиолокационной и телевизионной технике, для цифровых осциллографов и т.п.

Для работы ИС АЦП необходимы:

- источник питания $U_{cc1} = -6$ В (до 300 мА),
- питание выходных формирователей ЭСЛ-уровней $U_{cc2} = -2$ В,
- опорное напряжение $U_{ref} = -3$ В (ток делителя до 10 мА),
- парафазное тактовое питание (ЭСЛ) с частотой до 50 МГц,

- входной аналоговый сигнал $U_{in} = -3..0$ В (входной ток до 300 мкА, входная емкость ~ 15 пФ),
- два ЭСЛ-сигнала управления выходным кодом (для инверсии разрядов),
- навесные элементы согласно рис.1.

Временная диаграмма работы АЦП приведена на рис.2. Микросхемы производятся в корпусах типа 2121.28-6 и 4135.54-2.

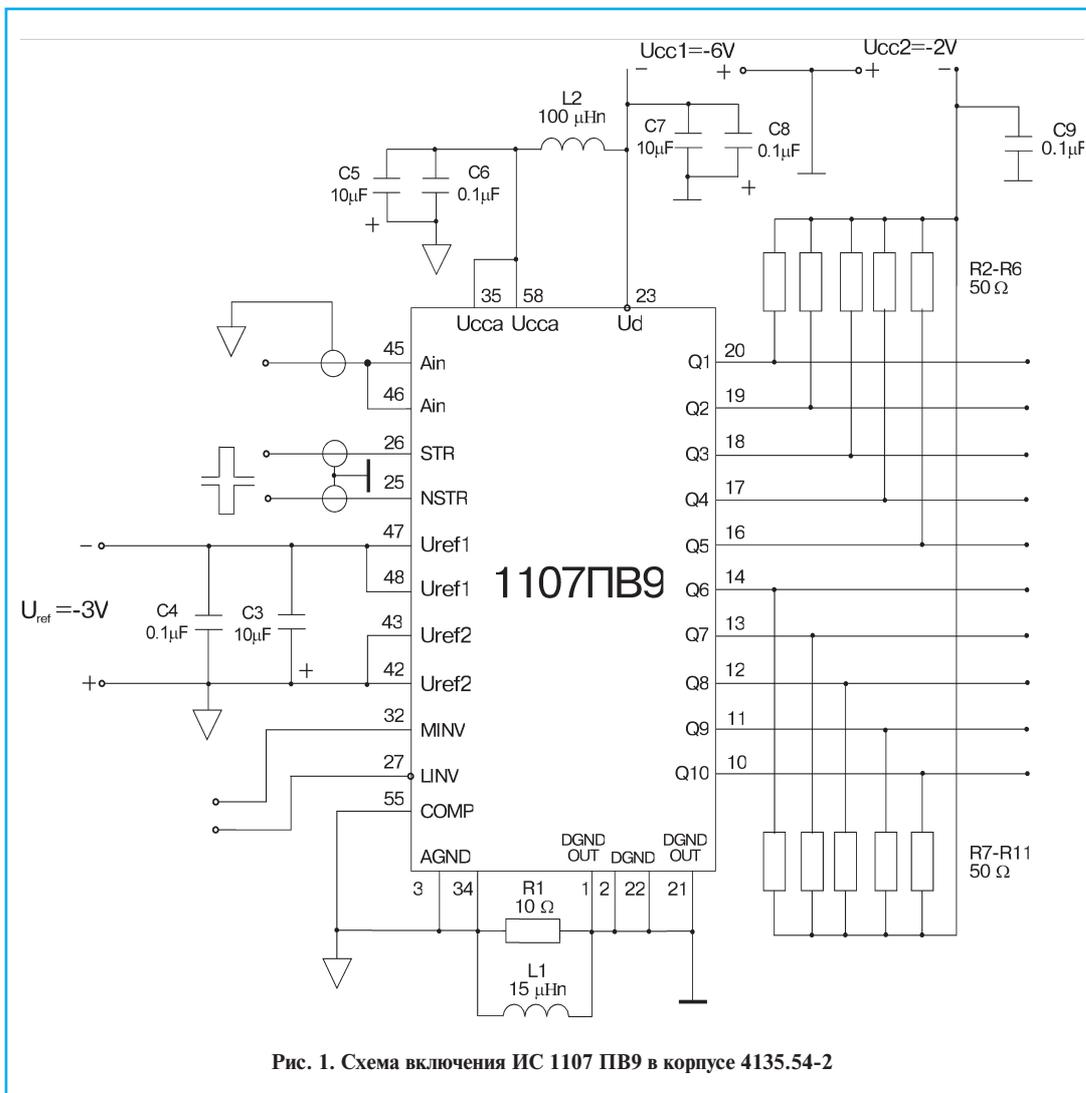


Рис. 1. Схема включения ИС 1107 ПВ9 в корпусе 4135.54-2

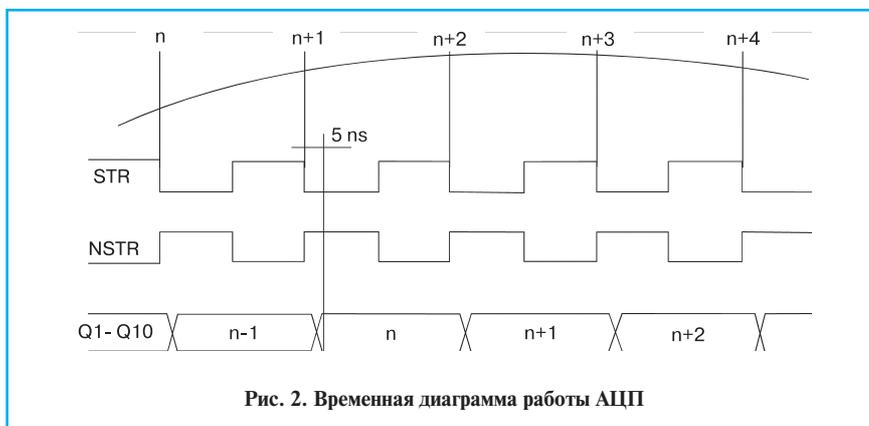


Рис. 2. Временная диаграмма работы АЦП

Назначение выводов ИС АЦП

Контакт		Обозначение	Цепь
Корпус 4135,54-2	Корпус 2121,28-6		
56,35	20, 27	Ucca	Аналоговое питание
55	26	COMP	Компенсация вх. емкости
54	25 (REFM)	1/2Uref	Коррекция линейности делителя 1/2
53	-	1/4Uref	Коррекция линейности делителя 1/4
52	-		Коррекция хар-ки преобразования
48	-	Sense Uref1	Обратная связь коррекции Uref1
47	24 (REFB)	Uref1	Опорное напряжение Uref1
46,45	23	Ain	Аналоговый вход
43	22(REFT)	Uref2	Опорное напряжение Uref2
42	-	Sense Uref2	Обратная связь коррекции Uref2
41	-	3/4Uref	Коррекция линейности делителя 3/4
34,3	19,28	AGND	Аналоговая земля
32	18	MINV	Упр. вых. кодом старшего разряда
27	17	LINV	Упр. вых. кодом младших разрядов
26	16	STR	Вход тактовый прямой
25	15	NSTR	Вход тактовый инверсный
23	14	UCCD	Цифровое питание
22	13	DGND	Цифровая земля
21,1,2	12,1	DGND0	Цифровая земля выходных транзисторов
20	11	Q10	Выход 10 разряда (старшего)
19-16	10-7	Q9-Q6	Выход 9-6 разрядов
14-10	6-2	Q5-Q1	Выход 5-1 разрядов
	21		Не подключен

Основные параметры АЦП:

- число двоичных разрядов — 10;
- максимальная частота преобразования — не менее 50 МГц;
- интегральная нелинейность — $\pm 2,5$ ЕМР;
- дифференциальная нелинейность — $\pm 1,5$ ЕМР;
- потребляемая мощность — не более 2 Вт;
- максимальная частота входного сигнала — 15–20 МГц;
- эффективное число двоичных разрядов при входном сигнале с частотой 5 МГц и частоте преобразования 50 МГц — 8;
- выходные логические уровни согласованы с уровнями серий 100, 500, 1500 (ЭСЛ);
- температурный диапазон — $-10^{\circ}\text{C} \dots +70^{\circ}\text{C}$.

Intel готовится к производству нового микропроцессора

Новости

Корпорация Intel объявила, что в 1999 году начнет производство микропроцессора нового поколения под названием Merced. Новый 64-разрядный микропроцессор — результат совместных усилий Intel и Hewlett-Packard. В нем будет применена новая архитектура “post-RISC”, позволяющая повысить производительность за счет сокращения набора команд. Микропроцессор будет иметь тактовую частоту на уровне 900 МГц, а ширина проводящих дорожек составит 0,1 мкм. Предполагается, что к 2011 году удастся достичь тактовой частоты 10 ГГц и миллиарда транзисторов на кристалле.

По сообщению Intel

IBM объявила о своем намерении построить в Нью-Йорке завод по производству усовершенствованных компьютерных микросхем. Его предполагаемая стоимость — 700 млн.долл. Это должно активизировать попытки других производителей перейти на новую технологию, позволяющую формировать микросхемы на 300-мм кремниевых подложках вместо 200-мм. В дополнение к недавно разработанной технологии медных проводников IBM планирует усовершенствовать экспериментальное рентгенолитографическое оборудование для перехода на подложки еще большего размера.

По сообщению IBM

IBM будет строить в Нью-Йорке новое предприятие

Новости

Симпозиум технических университетов России

4-5 февраля 1998 года в Москве по инициативе Российского и Московского Союза Ректоров, Российской Электротехнической Академии проводится Всероссийский Симпозиум технических университетов.

Тема симпозиума: “Современные технологии — основа будущего развития страны”.

Задачи симпозиума: Обсуждение роли и задач технических университетов при подготовке специалистов и внедрении новых технологий в микроэлектронике, телекоммуникациях, управлении и энергоснабжении.

Участники симпозиума: Технические университеты, Отраслевые Академии Наук, Министерства Российской Федерации, российские и зарубежные фирмы, работающие в областях разработки и внедрения новых технологий в микроэлектронике, телекоммуникациях, силовой электронике.

Заявки на участие в симпозиуме направлять в Оргкомитет:

Москва, К408 Московский Государственный Институт Электронной Техники (МГИЭТ);
тел./факс (095) 532-9000, тел.(095) 532-9975