

# ОБЗОР НОВЫХ ПРОДУКТОВ КОМПАНИИ ALTERA ПО МАТЕРИАЛАМ СЕМИНАРА ЗАО "ЗОЛОТОЙ ШАР" И КОМПАНИИ ARROW

В.Ежов

УДК 621.382.2.3  
ВАК 05.27.00

Компания Altera – ведущий мировой разработчик микросхем программируемой логики – стремится постоянно расширять сферу применения своей продукции. Приобретение этой компании в 2016 году своим многолетним партнером – корпорацией Intel – открыло новые возможности для развития продуктовой линейки. Что касается Intel, то с покупкой Altera и внедрением технологии программируемой логики мировой производитель микроэлектроники усилил свои позиции в таких перспективных областях, как Интернет вещей и серверы центров обработки данных. В начале 2017 года впервые под маркой Intel было представлено новейшее поколение семейства ПЛИС Cyclone 10, есть планы по обновлению и других серий Altera. 7 сентября 2017 года в Москве состоялся технический семинар, организованный ЗАО "Золотой Шар" совместно с компанией Arrow, на котором был представлен обзор продуктов, рассказано о ключевых особенностях новых семейств Altera.

**К**омпания Altera, которая с 2016 года является подразделением Programmable Solutions Group (PSG) корпорации Intel, предлагает разработчикам самый широкий среди конкурентов спектр устройств программируемой логики, а также однокристальных систем на базе архитектуры ARM. ПЛИС от Altera подходят как для устройств, выпускаемых серийно, так и для новых разработок.

Продукты компании Altera включают в себя ПЛИС с энергонезависимой конфигурационной памятью семейства MAX, недорогие ПЛИС семейства Cyclone, СБИС программируемой логики среднего класса Arria, высокопроизводительные СБИС Stratix, конфигурационные флеш-ПЗУ для СБИС программируемой логики, импульсные преобразователи питания Enpirion, а также средства разработки и IP-ядра. В современные ПЛИС

и системы-на-кристалле Altera интегрированы блоки памяти, DSP-блоки, высокоскоростные трансиверы, аналоговые схемы, ARM-ядра и др.

Следует отметить длительный жизненный цикл изделий Altera, как правило, не менее 15 лет, что существенно превышает аналогичный показатель конкурентов. Altera периодически анализирует жизненные циклы своей продукции, чтобы минимизировать проблемы, возникающие у потребителей при снятии микросхемы с производства. Таким образом, клиентам Altera доступен широкий ассортимент продукции, который не может предложить ни один поставщик ПЛИС.

Среди всего спектра продукции Altera особое место занимают недорогие ПЛИС семейств MAX и Cyclone (рис.1). Компания постоянно инвестирует в развитие этих семейств. К настоящему времени Altera поставила более 1 млрд изделий недорогих серий.

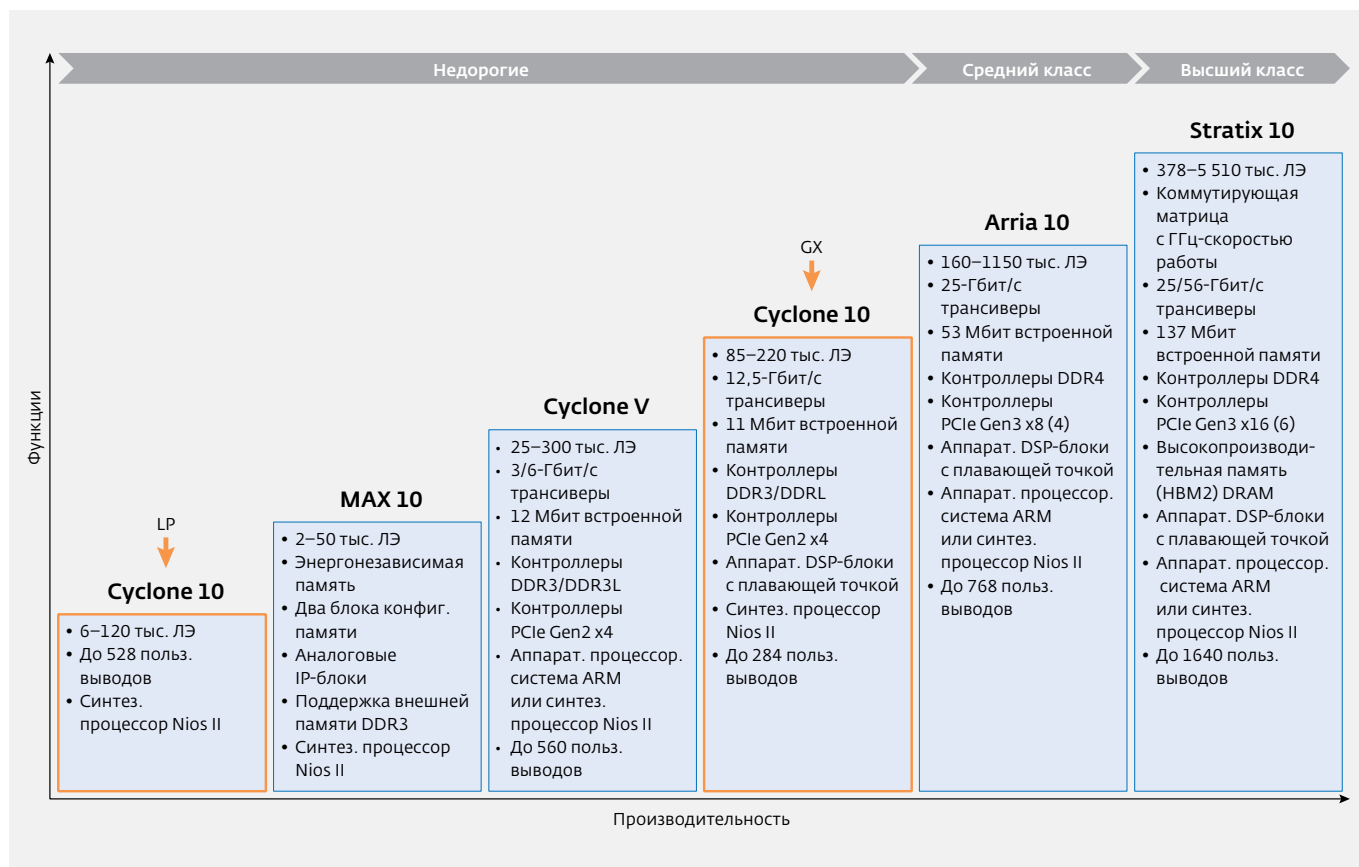


Рис.1. Портфолио микросхем программируемой логики Altera

Рассмотрим подробнее особенности семейств ПЛИС от Altera последних поколений.

В первую очередь следует отметить серию MAX 10 – полнофункциональные ПЛИС общего назначения с конфигурационной NOR флеш-памятью, выпускаемые по технологии 55 нм компании TSMC. Микросхемы семейства MAX 10 сочетают высокую функциональность с низкой стоимостью, компактностью и простотой использования микросхем предыдущих поколений семейства MAX. ПЛИС MAX 10 содержат от 2 000 до 50 000 эквивалентных логических элементов, блоки пользовательской и конфигурационной (до двух конфигурационных образов) флеш-памяти, аналоговые блоки (до двух АЦП), блоки встроенной статической памяти и DSP-блоки (табл.1). Кроме того, в MAX 10 реализованы интерфейсы внешней памяти (DDR2, DDR3, DDR3L, LPDDR2). Возможна также реализация синтезируемого процессора Nios II.

Микросхемы MAX 10 содержат до 500 пользовательских выводов, а также встроенный преобразователь напряжения. Малое время конфигурации (менее 10 мс) позволяет использовать эти устройства для решения задач быстрой инициализации и конфигурации системы, безопасного обновления, мониторинга

и управления последовательностью подачи питания. При подаче питания микросхемы MAX 10 самостоятельно конфигурируются из встроенной памяти. Наличие в устройствах семейства MAX 10 двух блоков флеш-памяти для хранения конфигурации обеспечивает возможность динамического переключения между двумя образами конфигурации и безопасность при обновлении системы.

Встроенные в ПЛИС MAX 10 АЦП имеют разрешение 12 бит, частота выборки составляет 1 Мвыб/с. Кроме того, MAX 10 содержит до 18-ти аналоговых каналов, блоки ФАПЧ, температурный датчик. В режиме ожидания потребление микросхемы может быть снижено на 95%. Одна из особенностей ПЛИС MAX 10 – наличие встроенного линейного стабилизатора напряжения (LDO), формирующего из входного напряжения 3 В/3,3 В необходимые уровни для питания ядра и блоков ввода-вывода. Также доступны варианты исполнения MAX 10 без встроенного стабилизатора напряжения, на которое необходимо подавать отдельно напряжение питания ядра (1,2 В) и напряжение питания ФАПЧ/АЦП/блоков ввода-вывода (2,5 В). Применение MAX 10 со встроенным стабилизатором напряжения упрощает проектирование схемы и печатной платы.

Таблица 1. ПЛИС семейства MAX 10

Модель	Число логических элементов	Объем встроенного ОЗУ, Кбит	Число умножителей 18×18	ФАПЧ	Конфигурационная флеш-память	Пользовательская флеш-память <sup>1</sup> , Кбайт	АЦП	Интерфейс внешней памяти
10M02	2 000	108	16	1, 2	Один блок	12	–	Есть <sup>2</sup>
10M04	4 000	189	20	1, 2	Два блока	16–156	1	Есть <sup>2</sup>
10M08	8 000	378	24	1, 2	Два блока	32–172	1	Есть <sup>2</sup>
10M16	16 000	549	45	1, 4	Два блока	32–296	1	Есть <sup>3</sup>
10M25	25 000	675	55	1, 4	Два блока	32–400	2	Есть <sup>3</sup>
10M40	40 000	1 260	125	1, 4	Два блока	64–736	2	Есть <sup>3</sup>
10M50	50 000	1 638	144	1, 4	Два блока	64–736	2	Есть <sup>3</sup>

<sup>1</sup> Объем пользовательской флеш-памяти зависит от конфигурации.

<sup>2</sup> Только SRAM.

<sup>3</sup> SDR SDRAM, SRAM, DDR3, DDR2, LPDDR2.

<sup>4</sup> Блоки АЦП встроены в кристалл, но могут быть недоступны в корпусах с малым количеством выводов.

Более продвинутое ПЛИС семейства Cyclone позиционируются в первую очередь как компоненты для недорогих систем, работающих с большим объемом данных, например таких, как Интернет вещей. Они подходят и для большинства встраиваемых систем, используемых в промышленности и автомобилестроении. ПЛИС этого семейства содержат ОЗУ для хранения конфигурационных данных, которые загружаются в ПЛИС каждый раз, как только на микросхему подается питание. Последние поколения семейства Cyclone – Cyclone V и Cyclone 10.

Основой массива программируемой логики 28-нм семейства Cyclone V являются адаптивные логические модули (как в более дорогих сериях Arria и Stratix). Кроме этого, микросхемы семейства Cyclone V содержат DSP-блоки переменной точности, встроенное ОЗУ, высокоскоростные трансиверы, аппаратные IP-блоки (контроллеры PCI Express и внешней синхронной памяти) и средства защиты проекта от несанкционированного копирования и модификации.

Входящие в состав устройств семейства Cyclone V микросхемы содержат такие инновационные решения, как аппаратный процессорный блок, основой которого является одно- или двухъядерный процессор ARM Cortex-A9 (табл.2).

Представленное совсем недавно семейство Cyclone 10 состоит из двух линеек – Cyclone 10 GX и Cyclone 10 LP, которые существенно различаются по характеристикам и позиционированию.

Микросхемы Cyclone 10 GX оптимизированы для высокопроизводительных приложений, таких как системы промышленного зрения, робототехника и автомобильные развлекательные системы. ПЛИС Cyclone 10 LP предназначены для недорогих приложений с низким энергопотреблением – расширителей ввода-вывода, систем на основе датчиков, управления электроприводами и др.

ПЛИС Cyclone 10 GX изготовлены по 20-нм техпроцессу, обеспечивают высокую производительность (до 134 Гфлопс) и расширенные возможности ввода-вывода. Микросхемы содержат до 220 тыс. логических элементов, до 80 тыс. адаптивных логических модулей с 8-входовыми таблицами поиска (LUT), до 192 DSP-блоков переменной точности (табл.3). Подключение к другим устройствам возможно посредством LVDS-каналов со скоростью передачи 1,4 Гбит/с, сетевого порта 10G либо шины PCI Express x4. В микросхемы Cyclone 10 GX встроены 72-битный интерфейс внешней памяти (DDR3, DDR3L, LPDDR3), работающий на скорости до 1866 Мбит/с. Напряжение питания ядра составляет 0,9 В.

Микросхемы Cyclone 10 LP, выполненные по 60-нм процессу (оптимизированному для низкого энергопотребления), содержат до 120 тыс. логических элементов, до 288 умножителей 18×18 и до 230 LVDS-каналов (табл.4). Для питания микросхем Cyclone 10 LP требуется напряжение 1,0 или 1,2 В.

ПЛИС и СМК среднего класса – Arria 10 – производятся по 20-нм технологии и обеспечивают баланс

Таблица 2. Варианты микросхем программируемой логики семейства Cyclone V

Вариант исполнения	Не содержат встроенных трансиверов и аппаратных контроллеров PCI Express	Содержат встроенные трансиверы	
		максимальная скорость передачи данных 3 125 Гбит/с	максимальная скорость передачи данных 6 144 Гбит/с
ПЛИС	Cyclone V E	Cyclone V GX	Cyclone V GT
Система-на-кристалле (аппаратный процессорный блок на базе ARM Cortex-A9)	Cyclone V SE (одно- или двухъядерный процессорный блок)	Cyclone V SX (двухъядерный процессорный блок)	Cyclone V ST (двухъядерный процессорный блок)

между производительностью и энергопотреблением. Они предназначены для разработок, требующих высокой производительности, но имеющих жесткие ограничения по конечной стоимости и энергопотреблению. Основные сферы применения Arria 10 – телекоммуникационная аппаратура и высокопроизводительные вычислительные системы.

ПЛИС Arria 10 содержат до 1,15 млн эквивалентных логических элементов, а также более 3300 аппаратных умножителей 18×19. В составе микросхем – аппаратные контроллеры с поддержкой высокоскоростных интерфейсов внешней памяти (в том числе DDR4 со скоростью передачи 2666 Мбит/с и Hybrid Memory Cube со скоростью передачи до 15 Гбит/с), а также контроллеры шины PCI Express Gen3 x8. СнК Arria 10 содержат двухъядерный процессор ARM Cortex-A9, работающий на частоте до 1,5 ГГц. Пропускная способность каналов связи Arria 10 возросла в четыре раза по сравнению

с Arria V благодаря трансиверам со скоростью передачи данных в 25,78 Гбит/с.

В составе семейства Arria 10 три варианта СБИС:

- Arria 10 GT – ПЛИС, содержащие до 78 трансиверов со скоростью передачи данных до 25,78 Гбит/с и до 1,15 млн эквивалентных логических элементов;
- Arria 10 GX – ПЛИС, содержащие до 96 трансиверов со скоростью передачи данных до 17,4 Гбит/с и до 1,15 млн эквивалентных логических элементов;
- Arria 10 SX – системы-на-кристалле на базе двухъядерного процессора ARM Cortex-A9, содержащие до 48 трансиверов со скоростью передачи данных до 17,4 Гбит/с и до 660 тыс. эквивалентных логических элементов.

Семейство Arria 10 содержит усовершенствованные аппаратные DSP-блоки переменной точности, которые обеспечивают скорость обработки данных до 1,5 Тфлопс.

Таблица 3. Микросхемы семейства Cyclone 10 GX

Модель	10CX085	10CX105	10CX150	10CX220
Число логических элементов, тыс.	85	104	150	220
Число блоков ОЗУ (M20K)	291	382	475	587
Объем ОЗУ, Кбит	5820	7640	9500	11740
Аппаратные умножители/сумматоры одинарной точности с плавающей точкой	84	125	156	192
Глобальные тактовые сигналы	32	32	32	32
Умножители 18×19	168	250	312	384
Аппаратные контроллеры внешней памяти	1	2	2	2
Максимальное количество LVDS-каналов (1,4 Гбит/с)	72	118	118	118
Максимальное количество пользовательских выводов	192	284	284	284
Количество трансиверов (12,5 Гбит/с)	6	12	12	12

Таблица 4. Микросхемы семейства Cyclone 10 LP

Модель	10CL006	10CL010	10CL016	10CL025	10CL040	10CL055	10CL080	10CL120
Число логических элементов, тыс.	6	10	16	25	40	55	80	120
Число блоков ОЗУ (М9К)	30	46	56	66	126	260	305	432
Объем ОЗУ, Кбит	270	414	504	594	1 134	2 340	2 745	3 888
Умножители 18×18	15	23	56	66	126	156	244	288
ФАПЧ	2	2	4	4	4	4	4	4
Глобальные тактовые сигналы	10	10	20	20	20	20	20	20
Количество LVDS-каналов	65	65	137	52	124	132	178	230
Максимальное количество пользовательских выводов	176	176	340	150	325	321	423	525

Наиболее производительное семейство – Stratix 10 – изготавливается по 14-нм технологическому процессу Tri-Gate компании Intel, содержит до 5,5 млн эквивалентных логических элементов, до 144 высокоскоростных трансиверов (до 56 Гбит/с) и обеспечивает производительность более 10 Тфлопс при решении задач цифровой обработки сигнала одинарной точности. Микросхемы Stratix 10 предназначены

для создания самых передовых приложений в сфере телекоммуникации, телерадиовещания, высокопроизводительных вычислений, хранения данных, обладающих в то же время невысоким энергопотреблением.

В СБИС Stratix 10 реализована инновационная архитектура HyperFlex, имеющая регистры не только в логических элементах, но и во всех узлах матрицы межсоединений. Данные регистры позволяют оптимальным способом обеспечить максимальное быстродействие разрабатываемого устройства за счет перераспределения задержек, конвейеризации и других методов. Применение архитектуры HyperFlex совместно с 14-нм технологией Tri-Gate дает возможность снизить энергопотребление Stratix 10 на 70% по сравнению с предыдущим поколением.

Все СБИС семейства Stratix 10 реализованы в виде гетерогенных систем-в-корпусе (3D SiP): трансиверы и высокопроизводительная память (HBM2) DRAM (опционально) расположены на отдельных кристаллах и объединены с программируемой логической матрицей по технологии EMIB (Embedded Multi-die Interconnect Bridge) от Intel (рис.2). Технология EMIB обеспечивает значительно большее быстродействие и высокую целостность сигналов при меньшей

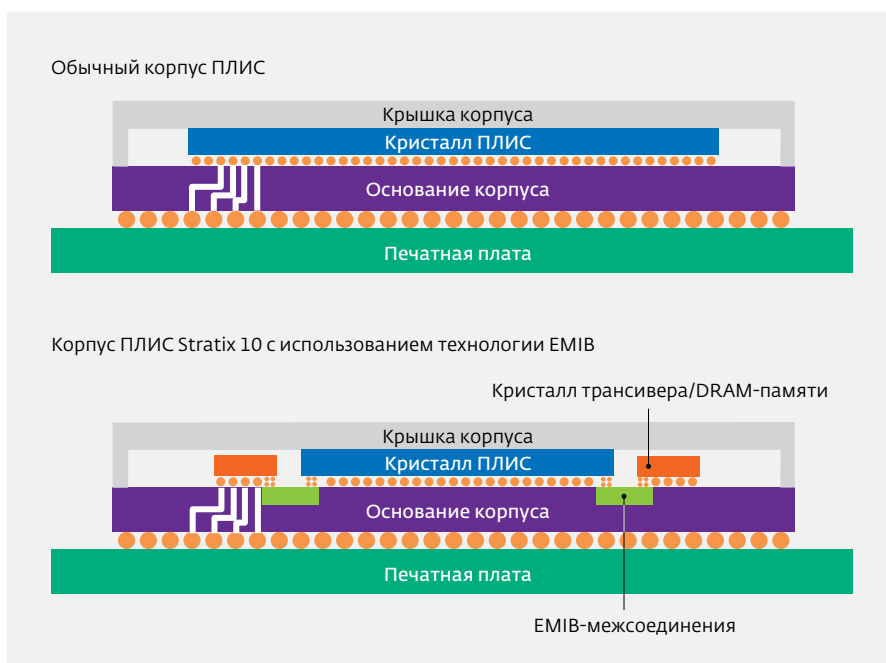


Рис.2. Сравнение обычного корпуса и корпуса ПЛИС Stratix 10 с использованием технологии EMIB

сложности и стоимости системы по сравнению с альтернативными технологиями. Использование 3D SiP дает возможность масштабировать изделия и существенно расширять функционал семейства: увеличить скорость трансиверов, реализовать поддержку новых стандартов передачи данных (PCIe Gen4, Multi-Port Ethernet), снабдить устройство аналоговыми блоками и т.д.

В состав СМК Stratix 10 входит аппаратная процессорная система на базе 64-разрядного четырехъядерного процессора ARM Cortex-A53, работающего на частоте до 1,5 ГГц. Блок управления конфигурацией и безопасностью Secure Device Manager обеспечивает разностороннюю защиту СБИС Stratix 10, в частности от одиночных сбоях (SEU), вызванных тяжелыми заряженными частицами. Благодаря этому Stratix 10 является оптимальным решением для систем военного назначения, безопасности облачных хранилищ и вычислительных центров, прочих систем, предъявляющих высокие требования к многоуровневой защите.

В составе семейства Stratix 10 на сегодняшний день предлагается четыре варианта систем-в-корпусе:

- Stratix 10 GX – ПЛИС для высокоскоростных приложений с производительностью до 10 Тфлопс с поддержкой трансиверов со скоростью передачи данных до 28,3 Гбит/с;
- Stratix 10 SX – СМК на базе четырехъядерного 64-разрядного процессора ARM Cortex-A53 плюс поддержка всех функций серии Stratix 10 GX;
- Stratix 10 TX – СМК на базе четырехъядерного 64-разрядного процессора ARM Cortex-A53 с поддержкой H- и E-трансиверов, которые обеспечивают два режима работы (56 Гбит/с в режиме PAM-4 или 30 Гбит/с в режиме NRZ), плюс поддержка всех функций Stratix 10 GX и Stratix 10 SX;
- Stratix 10 MX – СМК на базе четырехъядерного 64-разрядного процессора ARM Cortex-A53 с поддержкой H- и E-трансиверов, объединенные в одном корпусе с высокопроизводительной памятью (HBM2) DRAM объемом до 16 Гбайт.

Наряду с микросхемами программируемой логики и СМК Altera предлагает интегрированные высокоэффективные решения для управления питанием Empirion с цифровым управлением и коммуникационными возможностями, которые предназначены специально для ПЛИС и СМК. Все семейства микросхем Altera поддерживаются наборами разработчика для отладки систем на базе этих изделий, а также инструментами проектирования, которые позволяют реализовать все этапы разработки системы на базе продуктов Altera. ●