

ДИНАМИКА РАЗВИТИЯ ТЕХНОЛОГИЙ И РЫНКА СХЕМ ПАМЯТИ

М.Макушин¹, О.Орлов, к.т.н.²

УДК 621.38
ВАК 05.27.00

Долгое время специалисты полупроводниковой промышленности говорили о том, что в связи с приближением масштабирования традиционных схем памяти (ДОЗУ, флеш) к физическим пределам масштабирования потребуются новые типы приборов, сочетающие быстрдействие ДОЗУ и энергонезависимость флеш-памяти. Кажется, время пришло: масштабирование планарных ДОЗУ при переходе к топологиям 10-нм класса (10–19 нм) замедлилось и более не подчиняется так называемому закону Мура. На рынке появились схемы памяти следующего поколения, возможные преемники ДОЗУ и флеш-памяти – РСМ (память, основанная на изменении фазового состава), STT-MRAM (магнитная память с эффектом переключения спинового момента электрона) и т.п. Возникает вопрос: исчерпаны ли возможности развития ДОЗУ и флеш-памяти, готовы ли альтернативные приборы заменить их?

ПЕРСПЕКТИВЫ РЫНКА ДОЗУ И ФЛЕШ-ПАМЯТИ

По данным исследовательских корпораций IC Insights и Gartner, объем продаж полупроводниковых приборов в текущем году увеличится по сравнению с 2016-м как минимум на 12%. Значительно больший, чем ожидалось, объем продаж связан с ростом цен на схемы памяти, что, в свою очередь, обусловлено дефицитом их поставок. Прогнозируется, что реализация ДОЗУ в текущем году вырастет на 55%, а схем флеш-памяти NAND-типа – на 35%. При этом в двух случаях основная причина такой динамики – повышение цен, а не увеличение отгрузки в натуральном выражении. Общие продажи ДОЗУ в текущем году достигнут 64,2 млрд долл., что на 17 млрд долл. превосходит объем реализации в следующем по величине секторе ИС (микропроцессоры).

С 2010 года, когда продажи полупроводниковых приборов после выхода из мирового финансового кризиса и рецессии увеличились на 33%, 2017-й станет первым годом, когда рост исчисляется двузначным показателем, и пятым, – когда рост составил 10% и выше (начиная с 2000-го).

Отмечается, что в последние годы рынок ДОЗУ оказывает значительное влияние на рынок ИС в целом. Так,

рост продаж ДОЗУ в 2013-м и в 2014 годах на 32 и 34%, соответственно, компенсировал падение объема реализации по ряду других позиций и привел к увеличению продаж ИС в целом на 3 и 4% [1].

Эти прогнозы подтверждаются и ростом капиталовложений в развитие производственных мощностей. Компания IC Insights прогнозирует увеличение инвестиций, ожидается повышение капитальных затрат на 20% – с 67,3 млрд долл. в 2016 году до 80,9 млрд долл. в 2017-м. На кремниевые заводы и мощности по изготовлению схем флеш-памяти NAND-типа по итогам года придется чуть больше половины всех капиталовложений. Наибольший рост инвестиций ожидается по ДОЗУ/СОЗУ (табл.1).

Однако в абсолютных показателях капиталовложения в мощности по производству ДОЗУ/СОЗУ (13,0 млрд долл.) по-прежнему не превышают затраты в секторе флеш-памяти (19,0 млрд долл.) [2].

Существует опасность, что подобное наращивание капиталовложений приведет к избыточному предложению и, соответственно, падению цен, как уже неоднократно бывало. Тем более что КНР намерена ввести в строй несколько крупных производств ДОЗУ и NAND-флеш. Но не все так однозначно: корпорация Samsung, контролирующая почти половину мирового рынка ДОЗУ (и значительную долю рынка флеш-памяти NAND-типа),

¹ АО "ЦНИИ "Электроника".

² АО "НИИМЭ".

Таблица 1. Капиталовложения в производственные мощности по типу полупроводниковых приборов

| Тип прибора | Объем, млрд долл. | Прирост в 2017/2016, % | Доля, % |
|--------------------------------------|-------------------|------------------------|---------|
| Флеш-память/ энергонезависимые ИС ЗУ | 19,0 | 33 | 24 |
| Аналоговые приборы/ прочее | 6,9 | 21 | 9 |
| Микропроцессоры/ микроконтроллеры | 11,6 | 16 | 14 |
| Логические приборы | 7,6 | 11 | 9 |
| Услуги кремниевых заводов | 22,8 | 4 | 28 |
| ДОЗУ/СОЗУ | 13,0 | 53 | 16 |
| Всего | 80,9 | 20 | 100 |

стремится подавить своих конкурентов по изготовлению схем памяти за счет наращивания капиталовложений в сферы производства и НИОКР. Соответствующие затраты предполагается увеличить с 11,3 млрд долл. в 2016 году до 26 млрд долл. в 2017-м [3].

Что касается перспектив среднесрочного периода (до 2022 года), то рынок ДОЗУ будет составлять более 100 млрд долл., а флеш-памяти NAND-типа – более 88,0 млрд долл. при среднегодовом росте в сложных процентах (CAGR) за период 2017–2022 годов в 18,4% [4].

ДОЗУ: НЕОБХОДИМОСТЬ И ТРУДНОСТИ ПЕРЕХОДА НА 3D-СТРУКТУРЫ

Для рынка ДОЗУ характерен ряд проблем, таких как повышение средних продажных цен (СПЦ), уменьшение выпуска по емкости памяти (в пересчете на биты), замедление освоения меньших топологических норм в рамках планарной технологии (прекращение действия закона Мура) из-за повышения технологической сложности. Один из выходов – освоение производства трехмерных ДОЗУ.

По данным корпорации Micron Technology (США) увеличение отгрузок ДОЗУ по емкости (в пересчете на биты) в 2017 году составит 15–20% – самый низкий уровень за последние 23 года. В ситуации, когда рост отгрузок по емкости оказывается ниже 45%, возникает рынок продавца, что неудивительно. В секторе ДОЗУ сложилась олигополия – подавляющая часть продаж приходится на три фирмы: Samsung, SK Hynix и Micron. В такой ситуации рост по емкости памяти замедляется на достаточно долгое время, и цены на ДОЗУ повышаются без всяких улучшений в цепочке поставок [5]. Высокие цены на ДОЗУ выгодны поставщикам – положение трех ведущих производителей в пятерке крупнейших поставщиков ИС в первой половине 2017 года обусловлен именно этим фактором. Надо

учитывать, что SK Hynix и Micron в значительной степени зависят от продаж ДОЗУ – на них приходится 75 и 65% доходов, соответственно. Высокие цены на ДОЗУ выгодны поставщикам, а не покупателям. Отраслевые документы, такие как Международная технологическая карта развития полупроводниковых приборов (ITRS) и Международная маршрутная карта развития приборов и систем (IRDS^{*}) в целях продолжения масштабирования настоятельно рекомендуют использовать транзисторы с круговым затвором (GAA) и монокристаллические 3D ИС (M3D). Речь идет о создании трехмерных ДОЗУ по примеру создания 3D флеш-памяти NAND-типа. Соответственно,

потребителям выгоднее искать варианты GAA+M3D, иначе использование дорогих планарных ДОЗУ сделает проблематичным рентабельность производства большого числа электронных приборов и систем [6].

Итак, цены на ДОЗУ растут – в период с июля 2016-го по июль 2017 года они увеличились на 111% (от 2,5 до 5,0 долл.). В то же время замедление темпов масштабирования планарных ДОЗУ, вызванное как экономическими, так и технологическими причинами (в частности, по мере масштабирования аспектное отношение запоминающих конденсаторов увеличивается экспоненциально, что вызывает рост издержек производства), приводит к тому, что реализация планов ведущих изготовителей по освоению приборов 10-нм класса (10–19 нм) замедляется (рис.1).

Необходимость перехода от планарных (2D) ДОЗУ к трехмерным приборам обусловлена тем, что за счет использования технологии 3D ДОЗУ на той же пластине можно изготовить в четыре раза больше ИС (рис.2). Поскольку стоимость обработки пластин по технологии 3D ДОЗУ приемлемая, переход на изготовление трехмерных приборов обеспечит значительные выгоды как с технической, так и с экономической точек зрения [5].

* **IRDS (International Roadmap for Devices and Systems)** – международная маршрутная карта развития (полупроводниковых) приборов и (электронных) систем, инициатива Института инженеров по электротехнике и радиоэлектронике (IEEE, США), направленная на разработку новых приборов и систем, приборных и системных архитектур в рамках совместных усилий представителей полупроводниковой промышленности и системных интеграторов, университетов и научного сообщества. Является расширенной "заменой" Международной технологической маршрутной карты развития полупроводниковых приборов (ITRS).

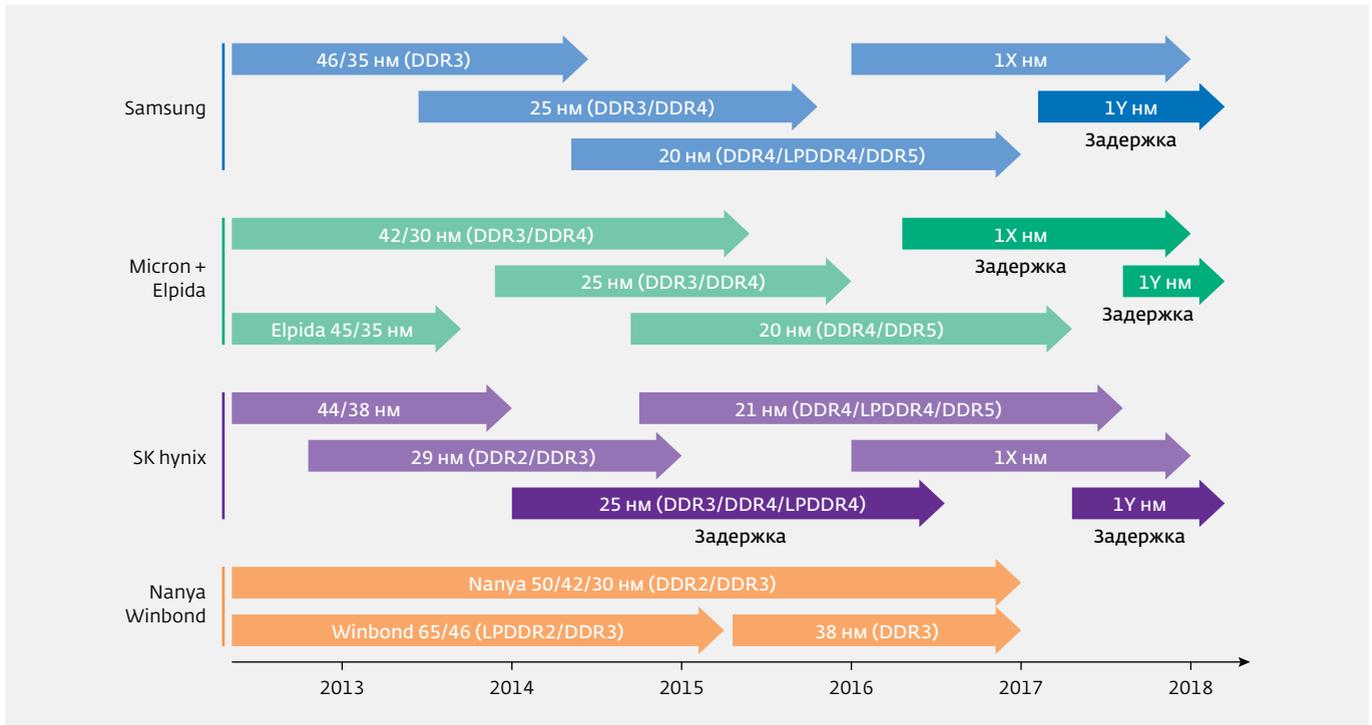


Рис.1. Маршрутные карты развития ДОЗУ (планы и реальность) ведущих поставщиков. Источники: WSTS, IC Insights

В 3D-структурах будут использоваться вертикальные транзисторы (SGT), которые на самом деле являются транзисторами с круговыми затворами (Gate-All-Around, GAA), а не утопленные транзисторы, как в планарных ДОЗУ. Оба типа транзисторов пригодны для масштабирования расстояния между истоком и стоком (в целях минимизации тока утечки). Вертикальные SGT управляют затвором во всех направлениях, для них, в отличие от утопленных транзисторов, характерны лучшие подпороговые (subthreshold) характеристики.

Вертикальные SGT по сравнению с утопленными транзисторами отличаются предельной простотой формирования – для этого достаточно двух шаблонов (рис.3). Таким образом, экономятся три-четыре шаблона, время и затраты на связанные с ними этапы технологического процесса. Иными словами, 3D ДОЗУ не очень дорогостоящие. В рамках уже выполненных поставщиками ДОЗУ НИОКР процесс изготовления, структура, функциональность и надежность 3D ДОЗУ успешно верифицированы.

Интересно сопоставить параметры перехода с 18-нм на 16-нм топологии планарных ДОЗУ и 3D ДОЗУ (рис.4).

Масштабирование планарных ДОЗУ становится предельно сложным из-за экспоненциального увеличения аспектного отношения запоминающих конденсаторов. Изготовителям ДОЗУ необходимо найти эффективный способ преобразования планарных приборов в трехмерные, как это уже получилось у производителей флеш-памяти NAND-типа. Иначе жизненный цикл ДОЗУ в ближайшие годы может закончиться [7].

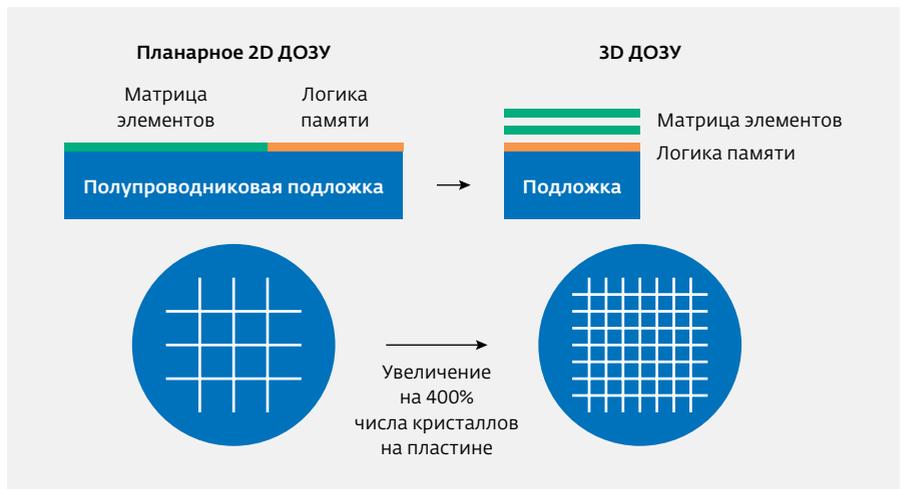


Рис.2. Технология 3D обеспечивает размещение на пластине большего числа кристаллов и снижение себестоимости ДОЗУ. Источник: BeSang Inc.

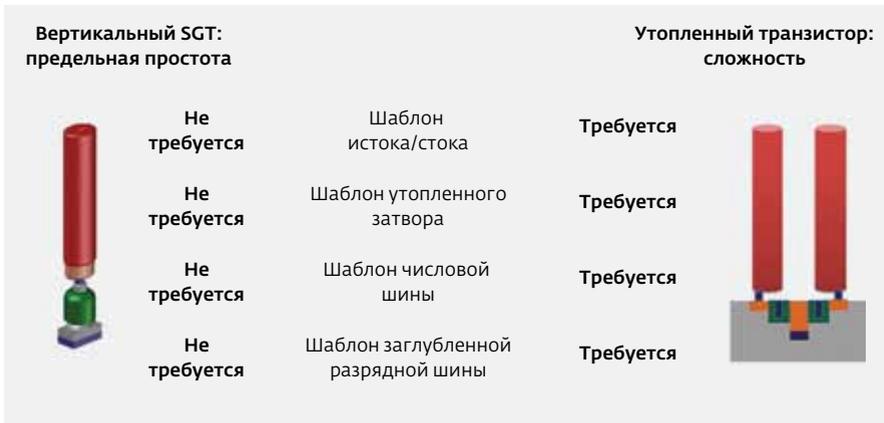


Рис.3. Сравнение процесса формирования SGT и утопленного транзистора.

Источник: *BeSang*

РЫНОЧНЫЕ И ТЕХНОЛОГИЧЕСКИЕ ФАКТОРЫ РАЗВИТИЯ 3D NAND

Основным стимулом развития технологии 3D NAND стало осознание того, что планарная технология приближается к физическим пределам своих возможностей по наращиванию плотности записи и снижению удельной стоимости (в пересчете на бит). Последние достижения стандартной планарной технологии флеш-памяти NAND-типа были в первую очередь достигнуты за счет физического масштабирования, когда число ячеек памяти, размещаемых на кристалле заданного размера, определялось возможностями литографии. Переход от ячеек, содержащих один заряд, к ячейкам с несколькими зарядами (из-за различных уровней заряда в каждой ячейке) также содействовало увеличению плотности записи в битах на единицу площади. Однако эти улучшения обычно достигались за счет скорости (записи/считывания), так как возникла необходимость различать несколько уровней заряда. Кроме того, поскольку отдельные ячейки памяти подобных конструкций лежат в одной плоскости, масштабирование по-прежнему, в конечном итоге, ограничивается возможностями литографии. Другие проблемы масштабирования 2D NAND на топологиях менее 15



Рис.4. Технологические параметры перехода планарных и 3D ДОЗУ с 18-нм на 16-нм топологии. Источник: *BeSang*

нм связаны с перекрестными помехами, создаваемыми расположенными рядом ячейками, немасштабируемыми диэлектриками и величиной тока утечки [8].

При переходе к технологии 3D NAND (2015–2016 гг.) корпорация Samsung разработала и приступила к массовому производству схем на основе 32-слойной архитектуры V-NAND, ориентированной на решение проблем сравнительно низкого выхода годных, сложности процесса и удельной стоимости памяти в пересчете на бит. За ней последовали другие изготовители, включая корпорации Toshiba, SanDisk, Micron,

Intel и SK-Hynix, при этом в 3D NAND использовались архитектуры FG* / CTF** (рис.5) с числом слоев от 24 до 48 (24 L, 32 L или 48 L). В 2017 году появились 64-слойные схемы 3D флеш-памяти, перспектива ближайшего будущего – дальнейшее увеличение количества слоев [9].

В целях решения данных проблем в технологии 3D NAND принципиально изменена парадигма масштабирования. Вместо традиционного способа в горизонтальной плоскости (X–Y) 3D NAND масштабируется по оси Z путем вертикального этажирования нескольких слоев затворов схем флеш-памяти NAND-типа. Это позволяет разместить на той же горизонтальной площади кристалла больше ячеек памяти без необходимости горизонтального масштабирования. Смягчение требований к размеру кристалла позволило создавать трех- и даже четырехуровневые конструкции ячеек. Соответственно, 3D NAND обеспечивают значительное увеличение плотности записи по сравнению с планарными схемами флеш-памяти NAND-типа.

В отличие от планарной NAND-памяти, где основным движущим фактором масштабирования является литография, масштабирование 3D NAND обеспечивается совершенствованием процессов осаждения и травления. При определении сложных 3D-структур с очень высокими аспектными отношениями (high aspect ratio, HAR) требуется соответствующий уровень точности и воспроизводимости. Успешное развитие технологии HAR зависит от инновационных решений в области осаждения и травления, позволяющих

* floating gate – плавающий затвор.

** charge-trap-flash – флеш на ловушках заряда.

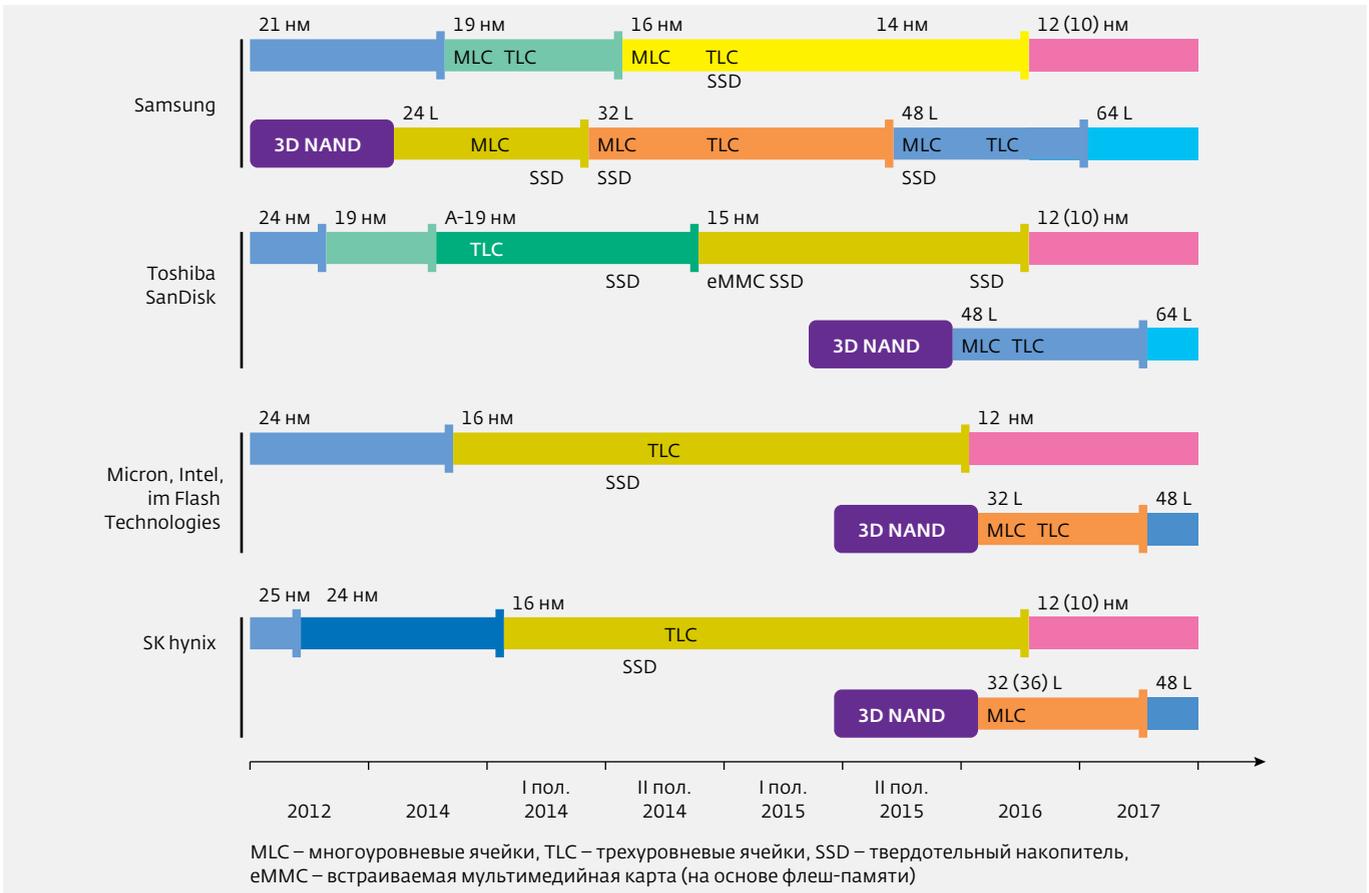


Рис.5. Технологическая маршрутная карта 2D и 3D NAND флеш-памяти, L – уровень, 32L – 32-уровневая память. Источник: маршрутная карта развития технологий флеш-памяти NAND-типа, составленная исследовательской корпорацией TechInsights

минимизировать отклонения от заданных параметров процесса и структуры [8].

Сопоставление ряда параметров планарной и 3D-технологии приведено на рис.6, где представлены трехуровневая (TLC) планарная 16-нм NAND-схема емкостью 128 Гбит и 32-слойная TLC3D NAND емкостью 384 Гбит [10].

По мере того, как 3D NAND становятся технологией крупносерийного производства, появляются новые возможности для непрерывного инновационного процесса. Важными аспектами развития технологии 3D NAND являются:

- управление напряженностью на протяжении всего процесса обработки пластины;
- значительные инновации в процессах осаждения и травления, крайне важных при формировании топологических размеров HAR-элементов (доминирующих в 3D NAND архитектурах);
- снижение изменчивости процесса на каждом критическом этапе в целях удовлетворения требований к производительности, выходу годных, надежности и издержкам [8].

| | Планарная технология | 3D-технология |
|---|----------------------|---------------|
| Емкость памяти на пластину, Тбайт | 5,6 | 17,2 |
| Стоимость пластины, тыс. долл. | 1 200 | 2 000 |
| Удельная стоимость формирования структуры емкостью 1 Гбайт, долл. | 0,21 | 0,12 |

Рис.6. Сравнение планарной и 3D-технологии изготовления флеш-памяти NAND-типа. Источник: Objective Analysis



Рис.7. Общее описание технологии XPoint корпорации Intel. Источник: Intel

ПЕРСПЕКТИВНАЯ ТЕХНОЛОГИЯ XPoint КОРПОРАЦИИ INTEL

Два года назад на Форуме разработчиков, регулярно проводимом корпорацией Intel, была представлена технология памяти 3D XPoint, первые изделия на основе которой появились на рынке в 2017 году. Общее представление о 3D XPoint дано на рис.7 [11]. Ячейка XPoint-памяти состоит из двух элементов: собственно РСМ-памяти и селекторной памяти. РСМ-элемент, создаваемый на тройных соединениях GeSbTe (GST) с изоэлектронной связью, пороговый переключатель на элементах Овшинского (OTS) – на основе Ge-Se-As-Si и архитектура двух этажированных матриц ячеек памяти – суть общего подхода корпораций Intel и Micron, начавших разрабатывать технологию XPoint совместно [12]. В конце текущего года должно появиться второе поколение технологии 3D XPoint, рассчитанное на повышение производительности при прежнем количестве слоев. В принципе их может быть больше, предельное число слоев еще не определено [13].

Специалисты аналитической фирмы TechInsights проанализировали эффективность рабочей площади ячейки памяти и матрицы ячеек памяти 3D XPoint, сопоставили их с аналогичными показателями современных ДОЗУ и схем флеш-памяти NAND-типа. Как показал ранее выполненный анализ кристалла XPoint-памяти, удельная плотность составляет 0,62 Гбит/мм², а эффективность матрицы памяти превышает 91%. Надо

отметить, что показатель "эффективность матрицы памяти" может не отражать реальное положение вещей, так как большую часть кристалла занимают периферийные устройства и КМОП-схемотехника. Эффективность рабочей площади ячейки можно определить как отношение реальной площади элементов ячеек памяти (хранение данных) к общей площади кристалла. Например, эффективность рабочей площади ячейки 15-нм 2D флеш-памяти NAND-типа вследствие исключения на кристалле площади пустых BC, CSL, SSL и GSL числовых шин логики памяти и периферии составляет 43,9%, в то время как эффективность матрицы ячеек памяти достигла 72%. Сравнение данного показателя рабочей площади ячеек памяти различных фирм представлено на рис.8.

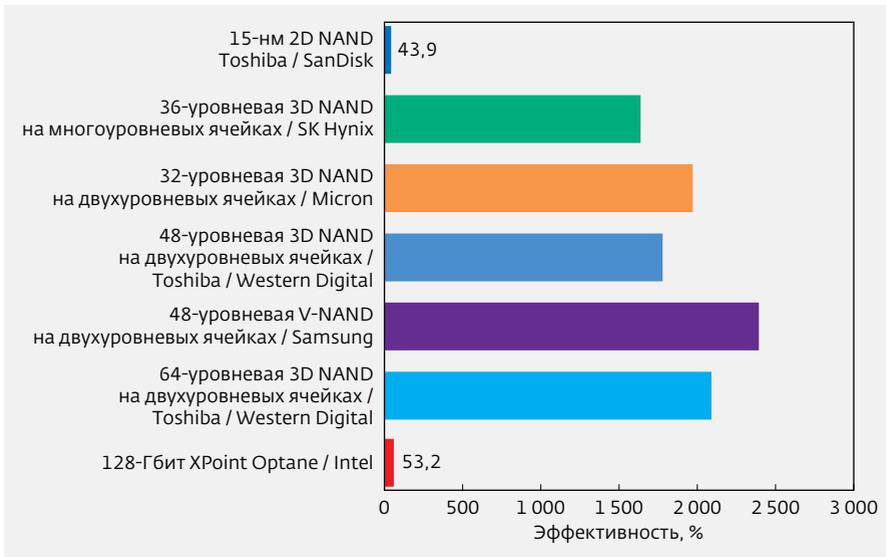


Рис.8. Сопоставление эффективности рабочей площади ячеек 2D/3D флеш-памяти NAND-типа и XPoint-памяти. Источник: TechInsights

Когда дело доходит до рабочего размера ячейки емкостью 1 бит, приборы флеш-памяти NAND-типа корпорации Toshiba фиксируют уменьшение площади с 320 нм² у 2D NAND до 145,8 нм² у 48-уровневых 3D NAND и даже до 88,5 нм² у 64-уровневых 3D NAND по изделиям. В то же время рабочая площадь двухэтажированных ячеек XPoint-памяти Optane корпорации Intel составляет 800 нм² (фактически размер транзисторной структуры 2F2) (рис.9).

Сравнение плотности ДОЗУ и XPoint-памяти (рис.10), показывает, что у XPoint выше плотность (0,62 Гбит / мм²).

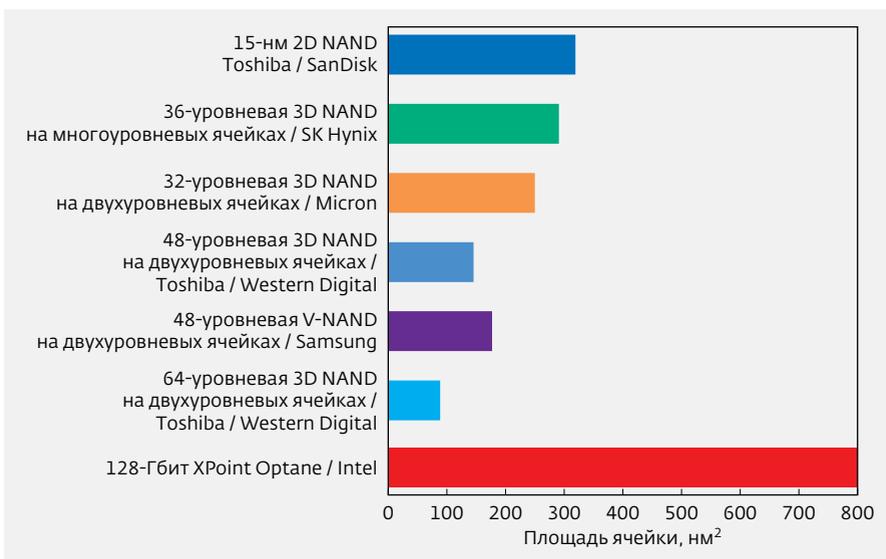


Рис.9. Сравнение рабочей площади ячейки памяти емкостью 1 бит 2D/3D-схем флеш-памяти NAND-типа и XPoint-памяти. Источник: TechInsights

Представители корпорации Micron заявляют, что плотность памяти XPoint может в десять раз превышать аналогичный показатель коммерческих ДОЗУ. Это утверждение верно, если сопоставлять ДОЗУ класса 30 нм (топологии от 30 до 39 нм) – у основных поставщиков плотность памяти подобных изделий составляет 0,06 Гбит/мм². Кроме того, первые коммерческие кристаллы XPoint-памяти по удельной плотности памяти в шесть раз превосходят показатели ДОЗУ 20-нм класса корпорации Micron и в три раза – ДОЗУ класса 1X (от 10 до 19 нм) корпорации Samsung.

Специалисты TechInsights обнаружили, что Intel в первом поколении XPoint-памяти реализовала ряд инновационных и перспективных технологий,

в частности РСМ-/OTS-этажерки элементов памяти, РСМ на тройных соединениях GeSbTe с изоэлектронной связью, OTS на базе Ge-Se-As-Si и проводников на основе углерода, а также двухразрядные ячейки матрицы этажированной памяти с тремя электродами. Для формирования ячеек памяти РСМ/OTS на основе GST при обеспечении высокой воспроизводимости корпорация Intel успешно использовала 20-нм технологический процесс двойного формирования рисунка с самовыравниванием (self-aligned double patterning, SADP) [12].

МАГНИТНАЯ ПАМЯТЬ ТИПА STT-MRAM

Привлекательность схем STT-MRAM (spin-torque-transfer MRAM) в том, что для обеспечения свойств энергонезависимости используется магнетизм спина электрона – момент вращения спина, он же эффект спинового токопереноса (спин поляризованного транспорта), обеспечивающий быстроедействие СОЗУ и энергонезависимость флеш-памяти. Наиболее перспективное преимущество – неограниченная износостойкость, то есть долговечность прибора. Кроме того, встраиваемая флеш-память продолжает лидировать по такому показателю, как сохранение данных в жестких условиях окружающей среды, например в автомобильной

электронике и системах обеспечения безопасности. В подобных приложениях флеш-память подходит для долгосрочного использования.

Недавно корпорация GlobalFoundries продемонстрировала 40-Мбит матрицу STT-MRAM, характеризующуюся низкой частотой появления ошибочных битов и сроком хранения данных 10 лет при 125 °С. Матрица также отличается увеличенной долговечностью – до 10^7 циклов. Подобные схемы хорошо подходят для эксплуатации в условиях жесткой окружающей среды – например, в автомобилях. Кроме того, в ряде случаев в микроконтроллерах могут совместно использоваться STT-MRAM и СОЗУ. По оценкам, MRAM могут заменить встраиваемую флеш-память в таких приложениях, как хранение кодов. Встраиваемые STT-MRAM также могут взять на себя некоторые функции кэш-памяти, которые сейчас в основном реализуются на основе СОЗУ – за счет меньших габаритов и энергопотребления.

Однако флеш-память не очень хорошо масштабируется: на уровне топологий 28 нм и менее она становится слишком дорогостоящим вариантом встраиваемых применений.

Отрасли нужны новые решения, и STT-MRAM подходит для применения в качестве встраиваемой памяти на топологиях класса 20 нм и менее. В частности, по мнению специалистов Web-Foot Research, STT-MRAM перспективны для замены встраиваемой флеш-памяти

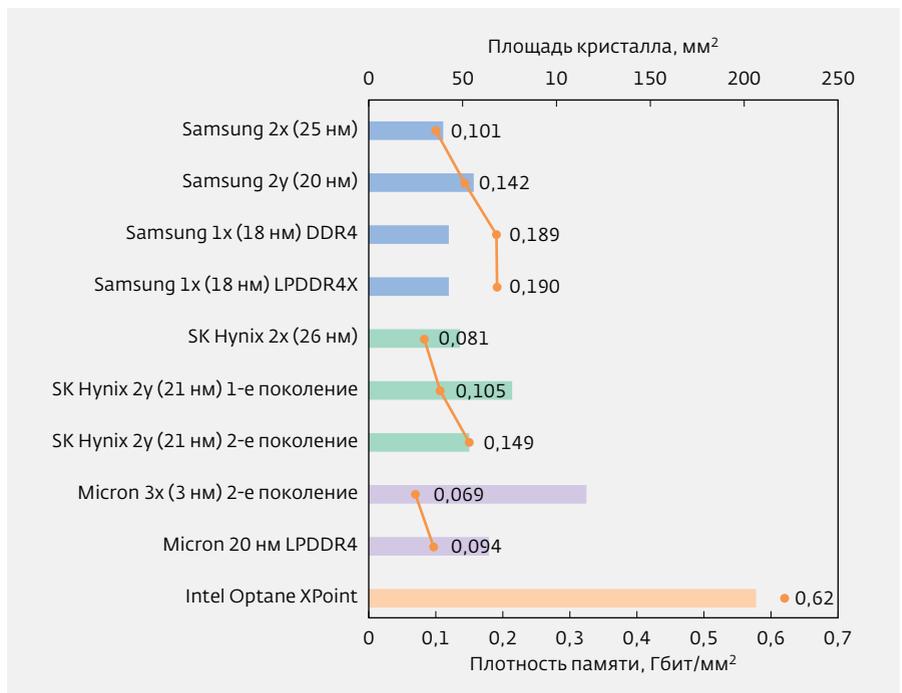


Рис.10. Сопоставление размеров кристаллов и плотности памяти ДОЗУ и XPoint-памяти. DDR (double data rate) – технология ввода-вывода данных через интерфейс ДОЗУ с удвоенной скоростью. Цифра после DDR означает поколение данной технологии. LPDDR – DDR с малой потребляемой мощностью. Источник: TechInsights

в микроконтроллерах и системах-на-кристалле для автомобилей, мобильной и потребительской электроники, а также для Интернета вещей. Вначале конкуренты, потом заменители ДОЗУ и СОЗУ STT-MRAM получили хорошие перспективы в сфере повышения производительности и устойчивости процессов.

Однако смогут ли STT-MRAM полностью заменить ДОЗУ – пока неизвестно. Получат MRAM широкое

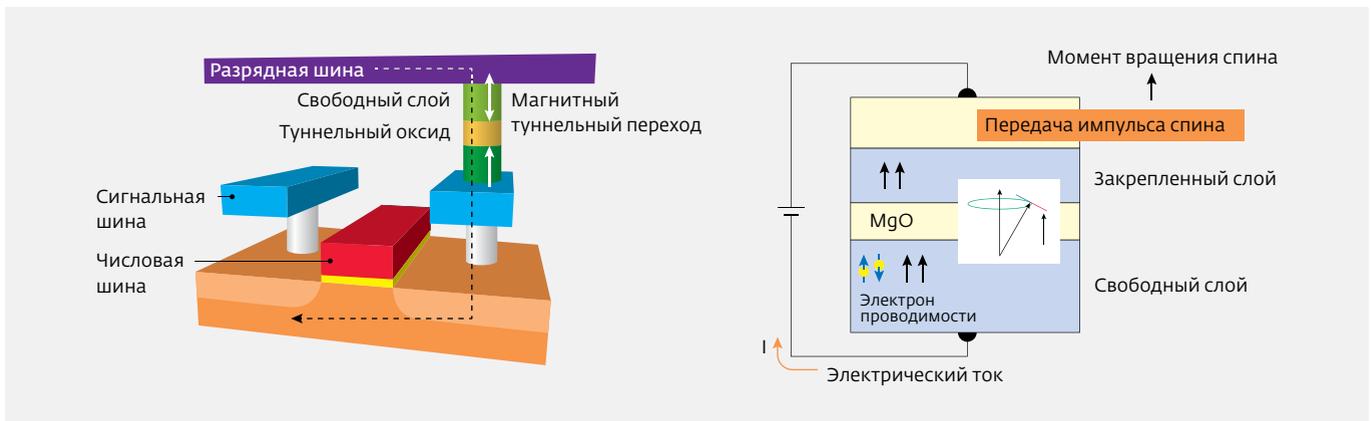


Рис.11. Архитектура перпендикулярной STT-MRAM с ячейкой, состоящей из одного транзистора и одного магнитного туннельного перехода. Источник: GlobalFoundries

распространение или останутся "нишевыми" изделиями, зависит от ряда факторов. С одной стороны, STT-MRAM нескольких производителей вскоре поступят на рынок для широкого применения. Тот факт, что среди первых поставщиков будут крупнейшие кремниевые заводы (о намерении изготавливать подобные ИС объявили GlobalFoundries, TSMC и UMC, а также foundry-отделение компании Samsung), поможет "запустить" экономию масштаба^{*} и снизить стоимость данных ИС уже в начале их освоения. С другой стороны, возможны проблемы: не всем клиентам кремниевых заводов потребуются ИС с топологиями 22 нм и менее. Кроме того, STT-MRAM – достаточно новая технология, и некоторым потребителям понадобится время на ее интеграцию в технологические процессы. Существует также ряд чисто производственных трудностей.

Первые STT-MRAM, представленные фирмой Everspin, были предназначены для замены СОЗУ в ряде применений, требующих батарейного питания. Сегодня промышленность делает ставку на приборы следующего технологического поколения – так называемые перпендикулярные STT-MRAM (рис.11). Для записи данных в STT-MRAM используется ток, проходящий непосредственно через ячейку памяти, а точнее – спин-поляризованный ток, изменяющий намагниченность пленки. Обычные MRAM уже нашли широкое применение, но для них характерны некоторые ограничения по масштабированию. По сравнению с ними STT-память обладает рядом преимуществ, в том числе по масштабированию и прохождению тока сквозь ячейки, что позволяет более эффективно использовать энергию.

Недавно представители корпорации Qualcomm сформулировали основные преимущества STT-MRAM:

- энергонезависимость при достижении таких же характеристик, как у ДОЗУ и СОЗУ;
- практически неограниченный срок службы;
- быстроедействие при низком рабочем напряжении;
- совместимость с КМОП-технологией.

В то же время для технологии STT-MRAM характерны следующие проблемы:

- сложность этажирования тонких пленок;
- суженная область (уменьшается из-за технических ограничений, связанных с масштабированием, переходом на меньшие топологии) определения характеристик;
- поддержание в нужных границах зоны оплавления припоя.

В течение некоторого времени фирма Everspin поставляла на рынок MRAM, включая и перпендикулярные 256-Мбит STT-MRAM, изготовленные по 40-нм процессу

на мощностях компании GlobalFoundries в рамках услуг кремниевого завода. Недавно была представлена схема Everspin 1 Гбит, реализованная по 28-нм технологическому процессу. В рамках лицензионного соглашения с Everspin корпорация GlobalFoundries разрабатывает конструкции встраиваемых 22-нм ИС, предназначенные для ИС на основе технологии полностью обедненного "кремния-на-изоляторе" (FD-SOI, планарная технология). Кроме того, планируется разрабатывать STT-MRAM под 12-нм FD-SOI процесс, а также под 14-нм и 7-нм процессы с использованием трехмерных finFET-транзисторов.

По оценкам аналитиков рынка ИС-памяти, лидирует корпорация GlobalFoundries, за ней следуют Samsung, TSMC и UMC с собственными технологическими разработками. Выделяется южнокорейская Samsung, что обусловлено обширными IP-портфелями и связями с заказчиками. Однако Everspin в качестве первооткрывателя рынка обладает эффектом масштаба производства, что сказывается на ее рентабельности.

Помимо "первопроходца рынка", фирмы Everspin, в области НИОКР и производства MRAM осуществляют свою деятельность ведущие кремниевые заводы, корпорации Intel, Micron и Toshiba-SK Hynix, а также ряд стартапов, таких как Avalanche, Crocus и Spin Transfer Technologies.

Развитие технологии STT-MRAM продолжается: в частности, разрабатывается новый тип MRAM – на основе эффекта изменения орбиты спина (spin orbit torque, SOT), предназначенный для замены кеш-памяти на основе СОЗУ. По оценкам экспертов, у данного подхода ряд преимуществ, таких как меньшие токи переключения, лучшая сохранность данных и большее быстродействие. Однако эти работы находятся на начальной стадии [14].

В ходе работ, осуществляемых с 1990-х годов в рамках поиска типов схем памяти следующего поколения, ко всем возможным преемникам ДОЗУ и флеш-памяти предъявлялись два главных требования: энергонезависимость и неограниченность срока службы (или:

* **Economies of scale** – экономия, обусловленная ростом масштабов производства.

существенно бóльшая, чем у ДОЗУ и СОЗУ, долговечность). Помимо STT-MRAM и PCM (PCRAM/PRAM) рассматривались и рассматриваются в качестве ИС ЗУ следующего поколения такие приборы, как сегнетоэлектрические (ферроэлектрические) ЗУ (FRAM), резистивные ЗУ (ReRAM) и ЗУ на углеродных нанотрубках (CNRAM / УНТ ЗУ). В ЗУ на УНТ последние используются для формирования в приборах резистивных состояний. Во FRAM на основе структуры 1Т-1С для хранения данных используются сегнетоэлектрические конденсаторы. Также ведутся работы по разработке сегнетоэлектрической памяти на основе ячейки из одного транзистора 1Т (FeFET), в котором направление поляризации подзатворного сегнетоэлектрика влияет на сдвиг порогового напряжения.

В области 3D сегнетоэлектрической памяти IMEC на симпозиуме по технологии и схемам СБИС (2017 г.) впервые продемонстрировал приборы, содержащие вертикально этажированные матрицы ячеек FeFET на основе HfO_2 легированного Al для приложений NAND [15]. Еще одна технология, ReRAM, основана на электронной коммутации резистивных элементов. При этом три из крупнейших четырех кремниевых заводов – TSMC, UMC (Тайвань) и SMIC (КНР) – разрабатывают с участием различных партнеров ReRAM-технологию. Также успешно работают в данном направлении фирмы Panasonic и Fujitsu Semiconductor.

При переходе к топологиям менее 20 нм выявилась интересная вещь – оказалось выгоднее изготавливать по наименьшим проектным нормам только критические элементы кристалла ИС, а остальные – по более зрелым нормам. Таким образом, само понятие технологического уровня размылось в его прежнем понимании. Сейчас для его обозначения используют термин technology node с обозначениями N7, N5 и т.д. (где цифра означает минимальные топологические размеры в нанометрах).

Освоение технологий менее 10/9 нм потребует использования EUV-литографии, которая, как теперь считается, начнет применяться в крупносерийном производстве ИС в период 2019–2022 годов. При этом при использовании на топологиях 10–9 нм она будет применяться для формирования минимальных топологий, а более зрелые топологии будут формироваться с применением 193-нм иммерсионной литографии и других более зрелых технологий литографии. В случае изготовления ИС с топологиями 7 нм и менее наиболее перспективным считается совместное применение EUV-литографии и методики непосредственной самосборки с использованием блоксополимеров (DSA).

Появляющиеся на рынке новые ИС ЗУ – STT-MRAM и PCM – становятся проблемой для планарных ДОЗУ и, в частности, флеш-памяти NAND-типа. Однако

STT-MRAM в основном используются во встраиваемых приложениях, а PCM используются главным образом в старших моделях твердотельных накопителей (solid-state drive, SSD). Для новых типов ИС пока трудно стать заменой планарным ДОЗУ с учетом таких факторов, как стоимость за бит, производительность и надежность.

Что касается 3D ДОЗУ и флеш-памяти NAND-типа, то они, скорее всего, сохраняют свои позиции в среднесрочной перспективе. Таким образом, в настоящее время новые типы ИС ЗУ могут найти только нишевые применения.

ЛИТЕРАТУРА

1. **Dylan McGrath.** Chip Sales Forecasts Continue to Rise // EE Times. 8/3/2017.
2. Most of 2017 capital spending will go to foundry and flash memory // Solid State Technology. The Pulse. August 31. 2017.
3. **Alan Patterson.** Samsung's Capex Seen Crushing Memory Startups // EE Times. 11/15/2017.
4. Global Market Study on NAND Flash: MLC (Two Bit Per Cell) to Represent a Leading Segment Between 2017 and 2022 // Persistence Market Research. September 2017.
5. **Sang-Yun Lee.** Time to Look For Low-Cost DRAM Alternatives // EE Times. 1/22/2017.
6. **Sang-Yun Lee.** Why Memory Prices Are Heating Up // EE Times. 8/30/2017.
7. **Sang-Yun Lee.** Why 3D Super-DRAM? // EE Times. 3/14/2017.
8. **Harmeet Singh.** Overcoming challenges in 3D NAND volume manufacturing // Solid State Technology. Advanced Packaging. August 14. 2017.
9. **Jeongdong Choe.** Comparison 1Y nanometer NAND architecture and beyond // Solid State Technology. The Pulse. August 18. 2015.
10. **Gary Hilson.** 64 Layers is 3D NAND's Sweet Spot // EE Times. 6/19/2017.
11. 3D XPoint™: A Breakthrough in Non-Volatile Memory Technology. <https://www.intel.com/content/www/us/en/architecture-and-technology/intel-micron-3d-xpoint-webcast.html?wapkw=3d+xpoint>
12. **Jeongdong Choe.** Comparing XPoint memory architecture with NAND and DRAM products // Solid State Technology. The Pulse. October 6. 2017.
13. Intel May Sit Out Race to EUV // EE Times. 10/10/2017.
14. **Mark LaPedus.** Four Foundries Back MRAM // Semiconductor Engineering. August 23, 2017.
15. Imec demonstrates breakthrough in CMOS-compatible ferroelectric memory // IMEC. June 07. 2017. <https://www.imec-int.com/en/articles/imec-demonstrates-breakthrough-in-cmos-compatible-ferroelectric-memory>