

Стратегия системного проектирования компании Cadence помогает реализовать инновационные решения

Рассказывает вице-президент по маркетингу компании Cadence
К. Кочрэн



Компания Cadence Design Systems, занимающая прочное положение на рынке, предлагает средства проектирования электроники (САПР) для всех этапов процесса разработки нового продукта. Однако представление о том, что включает в себя САПР, постепенно расширяется. Сегодня наряду с микросхемами и печатными платами объектами САПР становится система в целом, конечный продукт. Инструменты проектирования больше не сфокусированы только на аппаратных средствах, а все в большей степени учитывают встраиваемое программное обеспечение. Cadence разработала концепцию системного проектирования System Design Enablement, которая рассматривает все компоненты системы, включая встроенное и прикладное ПО, в их тесной взаимосвязи. Этот подход позволяет на более ранних стадиях проектирования выявить возможные проблемы и ускорить вывод нового продукта на рынок. На выставке Embedded World 2018 вице-президент по маркетингу Крейг Кочрэн (Craig Cochran) рассказал нам о стратегии компании Cadence, перспективных технологиях и новых решениях.

Господин Кочрэн, расскажите, пожалуйста, об основных направлениях бизнеса вашей компании. Какие ключевые стратегии реализует Cadence на рынке САПР?

Компания Cadence предлагает полный спектр решений для проектирования электронных систем – от интегральных схем и печатных плат до системы в целом. В нашей компании несколько подразделений, отвечающих за конкретные направления.

Первое направление – проектирование цифровых ИС. Мы предлагаем полный набор средств разработки: от инструментов логического синтеза и физической реализации до инструментов функциональной верификации чипа. Второе направление – проектирование заказных/аналоговых схем, куда входят инструменты

моделирования, схмотехнического проектирования и разработки топологии чипа. Отдельное направление – проектирование корпусов и подложек для ИС, в частности для 2,5D- и 3D-компоновки, с возможностью анализа целостности сигналов и питания. Подразделение САПР для разработки печатных плат предлагает целый набор масштабируемых и простых в использовании решений для разработки топологии печатных плат любой сложности с учетом технологических ограничений и, кроме того, обладающих возможностью взаимодействия с механическими САПР.

Большое внимание Cadence уделяет средствам верификации как в масштабе проектируемой микросхемы, так и системы в целом с учетом электрических

свойств, характерных для физической реализации проекта. Это всегда было узким местом в процессе проектирования электронных систем, особенно на уровне систем на кристалле (СНК).

Еще одно направление – IP-бизнес. Cadence предлагает целый ряд IP-решений: память, схемы аналогового и смешанного сигналов, интерфейсы, DSP-процессоры и конфигурируемые процессоры Tensilica. Компания поставляет IP-подсистемы для таких приложений, как обработка изображений, видео / аудио и др.

Все эти направления рассматриваются в компании как составные части стратегии системного проектирования, которую в Cadence называют System Design Enablement. Дело в том, что до последнего времени большая часть электронных систем создавалась снизу вверх – от чипа к системе – изолированными группами разработчиков. По мере повышения сложности современных систем, уплотнения графика разработки и расширения ассортимента продукции такой подход становится крайне неэффективным. Хотя полупроводниковые чипы находятся в центре любой электронной системы, следует учитывать множество дополнительных аспектов. Ограничения по тепловым режимам и потребляемой мощности касаются как чипов, корпусов, печатных плат, так и системы в целом. Форм-фактор и интерфейс пользователя определяют механические характеристики изделия. Все части конечного продукта взаимосвязаны, их нужно оптимизировать параллельно.

Согласно стратегии System Design Enablement в центре внимания находятся конечный продукт и применение, для которого он предназначен, а не чип или печатная плата. В фокусе этой концепции проектирование, интеграция и верификация чипов, печатных плат, корпусов, встраиваемого ПО и IP-решений системного уровня. Она учитывает влияние этих компонентов на механические и тепловые аспекты конечного продукта. Кроме того, разработка встраиваемого ПО традиционно начиналась на более поздних стадиях цикла проектирования и тем самым становилась критичным фактором для завершения проекта в срок. Поэтому возникла острая необходимость в переходе к более раннему этапу разработки встраиваемого ПО. Для этого инструменты System Design Enablement предоставляют целый набор платформ разработки, поддерживающих совместное проектирование и верификацию аппаратной и программной частей проекта.

Концепция System Design Enablement касается не только инструментов проектирования, но и содержания проекта, что на уровне кристаллов все в большей степени определяется IP-блоками, которые можно использовать многократно. Сегодня из таких блоков может состоять до 80% СНК. Наша стратегия значительно

расширяет пространство технологий САПР, уделяя больше внимания созданию инструментов, IP-блоков и сервисов, ориентированных на проектирование системы в целом. System Design Enablement, по сути, предусматривает конвергенцию электрической, программной и механической частей проекта, результатом которой становится более быстрое и качественное создание конечного продукта.

Какие современные технологии находятся в фокусе внимания компании? Как они влияют на развитие средств проектирования, предлагаемых Cadence?

При планировании бизнеса мы учитываем революционные изменения, которые происходят на многих технологических направлениях. Это и развитие дата-центров, требующих высокоскоростных интерфейсов и огромной вычислительной мощности, и мобильные коммуникации, и автомобильные приложения. Гигантские перспективы у технологии периферийных вычислений, когда сбор и анализ данных осуществляются не в централизованной вычислительной среде, такой как дата-центр или облако, а в том месте, где происходит генерация потоков данных, то есть на уровне конечных устройств (например, устройств Интернета вещей). Это позволяет значительно ускорить обработку всевозрастающего потока данных от периферийных устройств и исключить задержку получения информации из облака.

Наша стратегия значительно расширяет пространство технологий САПР, уделяя больше внимания созданию инструментов, IP-блоков и сервисов, ориентированных на проектирование системы в целом

Интернет вещей предоставляет огромные возможности как для полупроводниковой промышленности, так и для поставщиков САПР. Миллиарды связанных между собой устройств Интернета вещей, построенных на аналого-цифровых схемах, должны отличаться низким потреблением и быть недорогими, что необходимо учитывать в процессе их разработки. Не стоит забывать и о том, что Интернет вещей – это не только устройства, но и облачная инфраструктура, где хранится основной массив данных. Поэтому средства САПР должны помогать разработчику в оптимизации решения с точки зрения энергопотребления

и снижения стоимости, а также обеспечения быстрой передачи данных в облачные серверы.

Еще одно перспективное направление, которое находится в фокусе внимания Cadence и определяет наши подходы к развитию САПР, – системы машинного обучения и искусственного интеллекта. Такие технологии, как распознавание лиц в социальных сетях, распознавание речи, автономные и подключенные автомобили, системы на основе нейронных сетей, постепенно переходят на этап практической реализации. По вполне понятным причинам системы на основе машинного обучения требуют колоссальной вычислительной мощности: нужно извлечь, обработать, перекомпоновать данные от многочисленных сенсоров и видеокамер и передать их в дата-центр или облако. К тому же, наряду с высокой производительностью проектные решения для таких систем должны обладать низким потреблением и высокой эффективностью. Сложность проектирования на системном уровне требует инструментов, направленных на сокращение процесса разработки и повышение качества. Для этого Cadence предлагает средства, которые обеспечивают обработку данных с массовым параллелизмом для распределения нагрузки на многочисленные процессоры и компьютеры с использованием облачных технологий. Кроме того, для реализации инновационных проектов в этих перспективных областях мы предлагаем IP-решения, встраиваемые в конечные устройства и определяющие интеллектуальные возможности новых систем.

Мы выпустили новые версии инструментов физической реализации на основе технологии массового параллелизма для работы на многопроцессорных станциях или в компьютерной сети

Какие новые инструменты компания представила в области САПР печатных плат за последнее время?

В первую очередь хочу отметить продукт, представленный в 2017 году, – Allegro PCB DesignTrue DFM. Этот инструмент проектирования с учетом технологических требований (Design For Manufacturing – DFM) обеспечивает проверку электрических, физических и технологических проектных норм (DRC) в режиме реального времени. Инструмент, интегрированный в редактор печатных плат Allegro, позволяет разработчику немедленно обнаружить и исправить ошибку задолго до передачи проекта в производство.

В результате исключаются дополнительные итерации, уменьшается объем работы, необходимой для внесения изменений в плату, и ускоряется процесс проектирования в целом. К тому времени, когда разработчики приступают к финальному этапу – передаче информации о плате в производство – они уже знают, что их проект отвечает технологическим требованиям. Технология DesignTrue DFM обеспечивает более 2000 проверок, в частности зазоров между проводящими элементами (проводниками, выводами, переходными отверстиями), размеров отверстий и т. д. В инструменте предусмотрены простое управление и конфигурирование проектных норм, возможность совместной командной работы, а также импорт и экспорт технологических норм. Некоторые возможности этого инструмента доступны и в линейке САПР OrCAD PCB Designer – недорогой версии Allegro.

В процессе проектирования печатных плат разработчику важно иметь возможность интегрировать механическую часть проекта с электрическими САПР. Обмен некорректными проектными данными между электрическими и механическими САПР может существенно увеличить число итераций при обеспечении сопряжения платы с конструкциями конечного устройства. Некорректная информация о 3D-модели компонента не позволит точно проанализировать параметры механической части проекта.

Для решения этой задачи Cadence предлагает инструмент Allegro ECAD-MCAD Library Creator, который дает возможность создавать библиотеки корпусов компонентов, унифицированные с библиотеками 3D-моделей компонентов в механических САПР. Разработчики могут выбрать 3D-модель из тысяч предлагаемых вариантов в формате STEP или создать новый корпус с помощью параметрических шаблонов. С помощью этого инструмента автоматически извлекаются геометрические размеры из существующих 3D-моделей, и на их основе создается плоское посадочное место, которое затем используется в САПР печатных плат. В результате повышается точность библиотечных элементов и синхронизируются библиотеки механических и электрических САПР. Благодаря этому сокращается время проектирования и снижается потребность в физическом прототипировании плат.

Кроме того, в 2017 году вышла новая версия системы Sigrity, позволяющей моделировать целостность сигналов, питания и температурное распределение на печатных платах. Средства моделирования Sigrity интегрированы в редактор топологии Allegro. В Sigrity 2017 реализованы инструменты, ускоряющие процесс анализа печатных плат. Среди новых функций – Allegro PowerTree – графическая среда, обеспечивающая возможность быстро оценить распределение

шин питания в схеме на ранней стадии проектирования и выявить возможные проблемы. Кроме того, в новейшую версию Sigrity включены средства оценки целостности сигналов PCIe 4.0, которые также автоматически проверяют эти сигналы на соответствие стандарту. В Sigrity 2017 реализована новая процедура анализа влияния электростатического разряда.

Что нового в области проектирования ИС?

За год в сфере разработки чипов мы модернизировали около 20 продуктов. Полностью переработали все инструменты проектирования цифровых ИС, в частности средства верификации временных параметров и питания. С учетом повышения сложности современных СнК мы выпустили новые версии инструментов физической реализации на основе технологии массового параллелизма для работы на многопроцессорных станциях или в компьютерной сети, что позволит ускорить выполнение заданий при создании очень сложных проектов. Эти инструменты можно использовать для работы в облаке. В сфере проектирования заказных и аналоговых схем мы также расширили наши возможности.

В целях оптимизации инструментов проектирования ИС и IP-решений, предназначенных для реализации проектов на основе самых передовых технологических процессов, мы взаимодействуем со своими партнерами – исследовательскими организациями и полупроводниковыми фабриками. Только что завершили совместную работу с бельгийским исследовательским центром IMEC по созданию первого в отрасли тестового чипа с топологическими нормами

3 нм. В нем реализован широко распространенный 64-разрядный процессор и использована библиотека заказных 3-нм ячеек. Этот чип спроектирован по нормам, ориентированным на использование литографии с применением дальнего ультрафиолета (EUV) и 193-нм иммерсионной литографии. Проектирование было выполнено с использованием системы физической реализации Innpovus и инструмента логического синтеза нового поколения Genus. Innpovus – система с массовым параллелизмом, поддерживающая многопоточное выполнение задач на многоядерных рабочих станциях и распределенную обработку данных на компьютерах, включенных в сеть. Она предназначена для создания проектов на основе передовых технологических процессов с проектными нормами 16, 14, 7 нм и менее, позволяет ускорить проектирование крупных ИС и найти для разрабатываемого чипа решение, оптимальное с точки зрения потребляемой мощности, производительности и площади кристалла. Инструмент синтеза Genus, интегрированный с Innpovus, обеспечивает в десять раз более высокую производительность RTL-синтеза по сравнению с существующими решениями.

Как видите, Cadence в сотрудничестве с пользователями и партнерами совершенствует свои решения в области проектирования – от чипов и печатных плат до системы. Наша стратегия помогает создавать проекты, отвечающие самым передовым технологическим достижениям.

Большое спасибо за интересный рассказ.

С К. Кочрэном беседовал Ю. Ковалевский

Срочно в номер

21 марта в Москве состоялось открытое собрание членов **Ассоциации разработчиков и производителей электроники (АРПЭ)** с участием **О. И. Бочкарева, заместителя председателя коллегии Военно-промышленной комиссии Российской Федерации**. Собрание было посвящено обсуждению Стратегии развития электронной отрасли.

В своем выступлении О. И. Бочкарев подчеркнул, что «стратегия развития радиоэлектронной промышленности – это документ, в котором представлены основы государственной политики в виде отраслевого закона. «Я знаю, что профессиональное сообщество, члены ассоциаций уже работают над новым вариантом стратегии. Вы объединяетесь, обсуждаете проблемы, предлагаете направления развития радиоэлектронной промышленности. Считаю, что за основу нужно взять следующую идеологию: стратегия развития РЭП должна быть сконцентрирована на решении задач в гражданском секторе. Радиопром – один из крупнейших секторов промышленности, а доля гражданской отечествен-

ной продукции сегодня находится на уровне 5–7%. В новом документе важно предусмотреть меры, необходимые для того, чтобы Российская Федерация стала реально производящей страной. Документ, который будет разработан, обязательно должен быть представлен для широкого обсуждения соратниками, союзниками, исполнителями. Очень рассчитываю, что это будет широкое общественное, а не келейное обсуждение. Создавайте площадку, дайте возможность как можно большему числу профессионалов высказать свое мнение».

Выступивший на собрании Иван Покровский, исполнительный директор АРПЭ, ознакомил присутствовавших с основными направлениями развития, которые предполагается отразить в готовящейся стратегии отрасли.

Ознакомиться с тезисами «Стратегии...» можно на сайте АРПЭ: <http://arpe.ru/upload/medialibrary/e72/Стратегия%20электронной%20отрасли.pdf>

О. Казанцева