

## КОМПЬЮТЕРНОЕ ПРОЕКТИРОВАНИЕ НАНОЭЛЕКТРОННЫХ УСТРОЙСТВ

В последние пять лет произошел переход от микро- к нанoeлектронике. Это повлияло, в том числе, и на маркетинг фирм-изготовителей процессорной техники. Теперь в качестве характеристики технологии изготовления процессора указывают нанометры, причем размеры изделий постоянно уменьшаются: уже выпускают процессоры, изготовленные по 45-нм технологии, анонсированы устройства, выполненные с использованием 32-нм техпроцессов. Технологии изготовления нанoeлектронных устройств включают разнообразные и сложные физико-химические, термические и механические процессы. Например, производство процессоров Intel и AMD содержит около 300 стадий технологического цикла. Существенную роль в проектировании наномасштабных компонентов и отработке технологических процессов их изготовления играет компьютерное моделирование [1].

### СИСТЕМЫ КОМПЬЮТЕРНОГО ПРОЕКТИРОВАНИЯ НАНОУСТРОЙСТВ

Для компьютерного проектирования нанoeлектронных устройств существует ряд программных комплексов [2]. Из них можно выделить TCAD Sentaurus, IntelliSuite, Tsuprem, NanoMod.

**Программный комплекс TCAD Sentaurus** [3] разработан фирмой Synopsys (США) при участии фирмы ISE (Швейцария) и является, на наш взгляд, самым мощным и наиболее распространенным (по крайней мере, в России) пользовательским инструментарием. Автоматизированная система приборно-технологического проектирования TCAD позволяет с помощью компьютерного моделирования оптимизировать технологические процессы полупроводникового производства и анализа работы полупроводниковых приборов.

Следует особо подчеркнуть, что в инструментарии TCAD Sentaurus моделирование наиболее важных технологических процессов оксидирования базовой подложки кремния допускает исключительно расчеты образования односвязных областей диоксида кремния в кремнии (алгоритм, используемый, например, в программном комплексе NanoMod, моделирует и появ-

Г.Тарнавский, д.ф.-м.н., В.Анищик  
Gennady.Tarnavsky@gmail.com

ление многосвязных областей).

**Программный комплекс IntelliSuite** [4] разработан фирмой IntelliSense Software (США). Сфера приложения пакета IntelliSuite – проектирование нанoelectронных устройств – от создания моделей процессов, применяемых на разных стадиях промышленного производства, до разработки технологического маршрута.

Пакет программ имеет несколько разделов: IntelliFab, AnisE, MEMaterial, IntelliMask. В частности, решатель AnisE (Anisotropic Etching) предназначен для моделирования анизотропного травления.

Комплекс IntelliSuite является стандартным инструментарием разработки нанoelectронных устройств широкого назначения. Его применяют для проектирования термомеханических систем, пьезодатчиков, электромагнитных и рентгеновских преобразователей, микроканальных устройств.

**Программный комплекс Tsuprem-4** [5] разработан фирмой Avant Corporation (США) и предназначен для проектирования элементарных наномасштабных компонентов, широко применяемых в полупроводниковой индустрии.

Комплекс предназначен для моделирования физических, химических, термических и механических процессов, используемых в производстве кремниевых полупроводниковых приборов. Среди них: ионная имплантация легирующих примесей в кремниевую подложку, травление пластины для формирования нужного микрорельефа поверхности, оксидирование кремния для получения тонких или толстых оксидных слоев, эпитаксия различных материалов с наращиванием пленок нужной толщины, отжиг составной пластины для снятия внутренних механических напряжений, диффузия примесей в кремнии.

Комплекс содержит специализированные программы (решатели) для моделирования цикла этих процессов с последовательностью шагов, определяемых проектировочным планом пользователя.

Инструментарий предоставляет пользователю средства визуализации полученной цифровой информации с широким спектром возможностей: 1D, 2D и 3D изображения, различные разрезы, сечения, выборки и т.п.

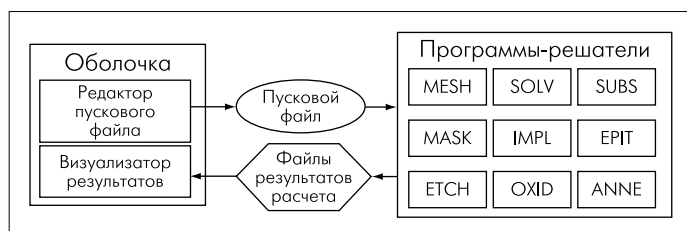


Рис. 1. Структурная схема программного комплекса NanoMod

## ПРОГРАММНЫЙ КОМПЛЕКС NANOMOD

Вычислительный инструментальный NanoMod [6] создан на базе современных оригинальных алгоритмов моделирования электрофизических, термохимических и механических процессов [7, 8] для компьютерной поддержки автоматизированного проектирования полупроводниковых наноструктур.

В состав программного комплекса NanoMod входит процессорная система, содержащая программы-решатели, и оболочка – пользовательский интерфейс (рис.1). Взаимодействие между процессорной системой (решателями) и оболочкой осуществляется через создаваемые на время расчета специальные файлы: оболочкой формируется пусковой файл для решателя, а после окончания вычислений решатель сохраняет результаты в файлах, по которым система визуализации строит графики.

Программы-решатели имеют следующее назначение.

Модуль **MESH** (Mesh Computer Organization – организация расчетной сетки в области моделирования) предназначен для математической и вычислительной формулировки задачи.

В модуле **SOLV** (SOLVers Tuning – настройка решателей) задаются режимы решения (абсолютная и относительная точность, режимы вывода и обработки получаемой информации, интерфейсы с клиентом, записи в базы данных долгосрочного хранения и др.).

Остальные программы обеспечивают моделирование различных процессов:

**SUBS** (SUBStrating – субстанцирование) – установка базовой подложки с определенной ориентацией кристаллической решетки и начальной концентрацией примесей;

**MASK** (MASKing – маскирование) – процесс установки защитных масок, предохраняющих часть поверхности от физико-химических воздействий;

**IMPL** (IMPLantation – имплантация) – процесс легирования базовой подложки Si (элемента IV группы Периодической системы) примесями элементов III группы B, Ga (бор, галлий) и/или V группы P, As, Sb (фосфор, мышьяк, сурьма);

**EPIT** (EPITaxy – эпитаксия) – процесс выращивания монокристаллических тонких пленок кремния в соответствии с кристаллической структурой подложки;

**ETCH** (ETCHing – травление) – контролируемое удаление материала с целью получения кремниевой пластины с заданным микрорельефом поверхности;

**OXID** (OXIDation – оксидирование) – процесс локального окисления выбранных микрообластей поверхности

кремниевой пластины с одновременной защитой других микрообластей;

**ANNE** (ANNEaling – отжиг) – термическая обработка пластины кремния, которую проводят после процессов имплантации, травления и оксидирования с целью снятия внутренних механических напряжений и/или изменения структуры материала.

В целом программный комплекс NanoMod предоставляет пользователю широкие возможности для конструирования элементов наноструктур с требуемыми свойствами.

В качестве примера того, как применяется пакет NanoMod, можно привести результаты моделирования процесса оксидирования при конструировании некоторого наноструктурного элемента (рис.2).

Отметим, что процессы маскирования, травления, оксидирования, имплантации, эпитаксии и отжига могут неоднократно и в произвольном порядке использоваться в рамках одной задачи.

## ФОРМИРОВАНИЕ ТРАНЗИСТОРОВ

Некоторые возможности программного комплекса NanoMod можно проиллюстрировать на примере проектирования транзисторов.

Проанализируем процессы формирования одного из современных типов транзисторов: SON-транзистора (рис.3).

Рассмотрим стадии технологического процесса, в каждой из которых сгруппированы несколько операций (рис.4).

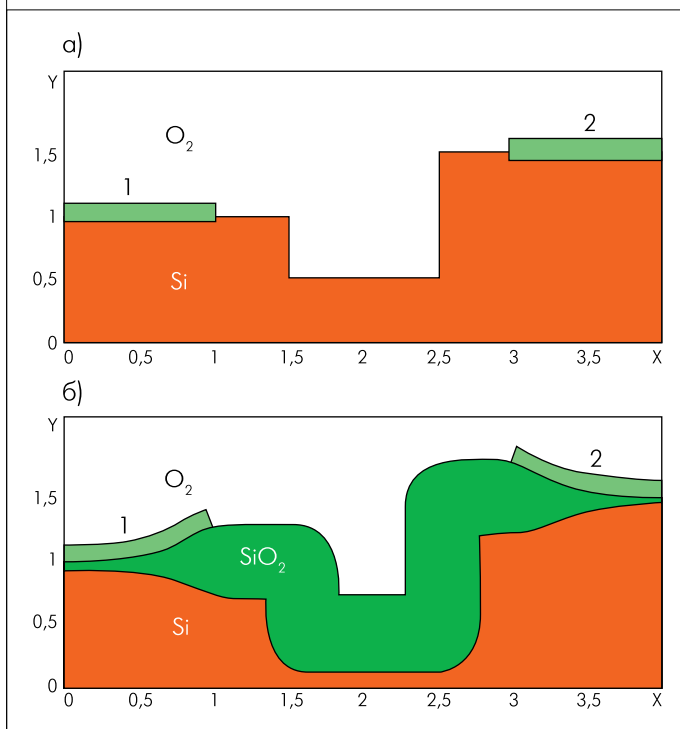
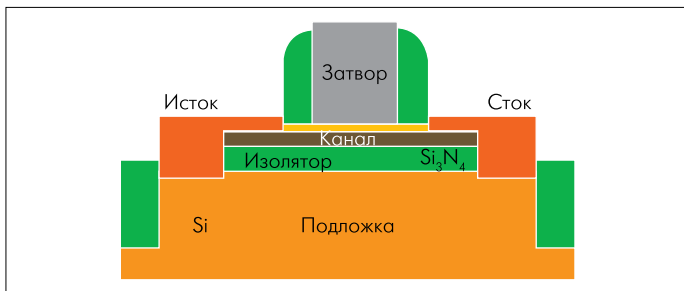


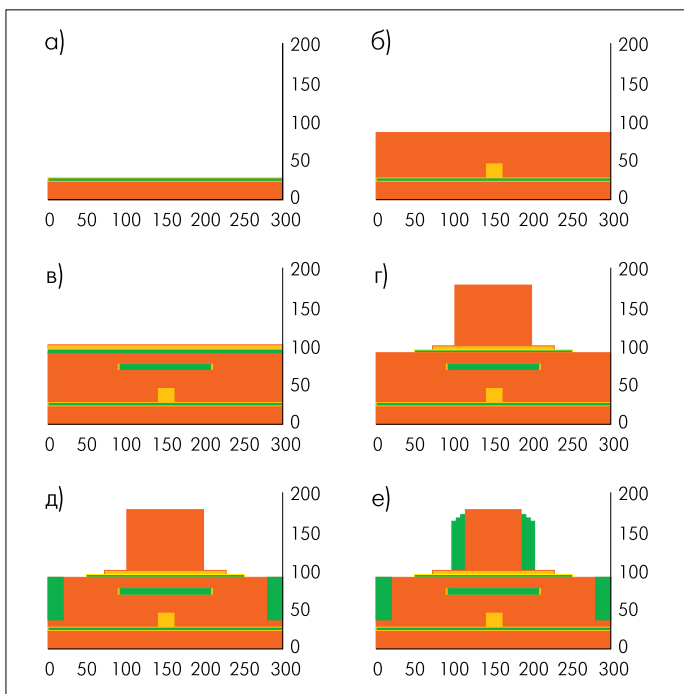
Рис.2. Пластина монокристаллического кремния до (а) и после (б) оксидирования. Часть поверхности, не предназначенная для оксидирования, закрыта защитными масками 1 и 2



**Рис.3. Архитектура SON-транзистора. Наноразмерные гетероструктуры конструкции: базовая подложка, внутренний изолятор, канал, исток, сток, подзатворный диэлектрик, затвор, боковые изоляторы корпуса и затвора**

Формирование SON-транзистора производится на базовой пластине кремния (корпусе), общей для нескольких десятков структур. Эта пластина формируется из четырех слоев (рис.4а): монокристаллического нелегированного кремния и трех изолирующих слоев, в качестве которых применяют, например,  $\text{SiO}_2$  и  $\text{Si}_3\text{N}_4$ .

На второй стадии (рис.4б) формируется подложка монокристаллического кремния, слаболегированного примесями типа фосфора или мышьяка. На своей нижней границе этот слой "разрезан" областью изолятора (оксида кремния). По терминологии, принятой в корпорации Intel, эта область носит название "плавник" (fin), а технология изготовления наноструктур с "плавниками" – FinFET.



**Рис.4. Компьютерное проектирование SON-транзистора. Последовательные стадии формирования наноструктур транзистора: корпус в двойном изолирующем слое (а), подложка кремния с "плавником" оксида кремния (б), внутренний изолятор, канал, исток, сток и подзатворный диэлектрик (в), затвор (г), боковые изоляторы подложки (д), боковые изоляторы затвора (е). По осям координат размеры даны в нанометрах. Материалы транзистора: кремний (оранжевый), оксид кремния (желтый), нитрид кремния (зеленый)**

"Плавник" выполняет весьма важную функцию, которая заключается в следующем. Даже при закрытом транзисторе имеют место токи утечки из истока в сток, существенно снижающие эффективность работы. Это приводит к необходимости контроля над несанкционированными переключениями, что, в свою очередь, требует резервирования ответственных участков в СБИС. При миниатюризации размеров изделий проблема токов утечки становится все более и более актуальной.

Если ток утечки из подложки в корпус достаточно просто пресекается двухслойным изолятором, то с током утечки из истока в сток все сложнее. В технологии FinFET устранение тока утечки из истока в сток опирается на следующую физическую природу. Этот ток проходит вдоль внешней, наиболее удаленной от затвора, поверхности подложки. В эту область смещаются электроносители из канала при соответствующем "запирающем" электрическом поле затвора. Концентрация этих носителей увеличивается здесь также потому, что перетекание их из подложки в корпус невозможно из-за наличия двойного изолирующего слоя. Таким образом, ток утечки из истока в сток при запертом транзисторе протекает вдоль слоя изолятора по внешней поверхности подложки. "Плавник" разрывает траекторию этого тока, что значительно минимизирует его, вплоть до полного прекращения, поскольку электроносители не могут обогнуть "плавник" вверх (в системе координат рис.4) – этому препятствует электрическое поле затвора.

На следующей стадии (рис.4в) формируется канал транзистора, ограниченный с одной стороны внутренним изолятором и с другой – подзатворным диэлектриком.

В центре поверхности подложки Si вытравливается канавка длиной 140 нм и глубиной 10 нм, которая заполняется диэлектриком (например,  $\text{Si}_3\text{N}_4$ ). На горизонт поверхности проводится эпитаксия слоя кремния 10 нм, высоколегированного примесями донорного или акцепторного типа. Создается канал транзистора с электронной или дырочной проводимостью, в зависимости от карты СБИС. После следующей операции, эпитаксии кремния, слой диэлектрика оказывается внутри области кремния, разделяя высокопроводящий канал и подложку. Этот изолятор является барьером и призван минимизировать ток утечки из канала в подложку. Левый и правый края канала дополнительно легируются (операцией ионной имплантации) примесями донорного или акцепторного типа, с дополнительной металлизацией. Образуются исток и сток транзистора.

Сверху канал ограничен тонким слоем подзатворного диэлектрика. Его двойная структура существенно уменьшает эффект туннелирования электронов (ток утечки из затвора в канал или сток).

Следующие стадии достаточно стандартны. Проводится формирование затвора транзистора (рис.4г), изоляция боковых границ канала и подложки (рис.4д), изоляция боковых границ затвора (рис.4е).

Следует указать, что все геометрические размеры, приведенные в этом разделе, относятся к 90-нм технологии производства. Для технологий 65 нм и 45 нм может быть произведен пересчет (линейное масштабирование). Технологии 32 нм и особенно 22 нм из-за усиления квантовых эффектов используют совсем иные архитектуры (в частности, транзисторы с двумя и четырьмя затворами) и иные физико-химические процессы их производства.

Время компьютерного моделирования данного варианта SON-транзистора на вычислительной сетке  $10^5$  узлов требует около 10 с (персональный компьютер Intel D2, 2,8 ГГц, 1 Гб). Однако численная имитация процессов легирования с применением моделей ионной имплантации может повысить требуемое время расчета до 10–20 мин. Это осложняет многовариантные расчеты, с помощью которых определяют оптимальные конструкции транзистора.

Сегодня, чтобы повысить эффективность функционирования вычислительного комплекса NanoMod, проводится его распараллеливание по главным входным параметрам [9] с ориентацией на использование суперкомпьютеров.

#### КОММЕРЦИАЛИЗАЦИЯ ПРОВЕДЕННЫХ РАЗРАБОТОК

В настоящее время идет реализация проекта по созданию Центра компьютерного моделирования ([www.scishop.ru](http://www.scishop.ru)). Центр призван удовлетворить современные потребности в коммерциализации научных продуктов. Одна из главных целей проекта – создание интернет-портала для обмена результатами научных разработок, в том числе на платной основе [10].

Сегодня портал запущен в опытную эксплуатацию. При создании экспериментального интернет-центра были успешно решены многие сложные проблемы, связанные с разработкой его дизайн-проекта. В деталях разработана, практически реализована и верифицирована архитектура (коммуникационный граф), сформированы разделы Центра. В числе этих разделов библиотеки научной литературы, табличные и графические базы данных, содержащие результаты ранее проведенных расчетов, а также процессорные системы, которые позволяют посетителю самому провести компьютерное моделирование ряда задач в Интернете в режиме реального времени и получить в свое распоряжение результаты. Одним из разделов является представленный в настоящей статье программный комплекс NanoMod (рис.5).

Доступ к процессорным системам Центра осуществляется на коммерческой основе, с приемом платежей из различных электронных платежных систем (WebMoney, Яндекс.Деньги, E-gold и т.д.). Разрабатываются и в ближайшее время начнут функционировать система приема платежей по банковским кредитным картам и через SMS-общения сотовой телефони.

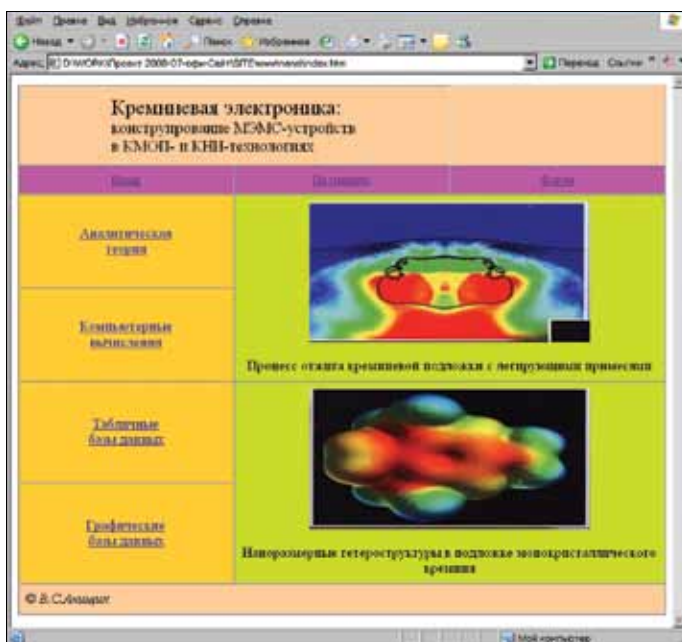


Рис.5. Информационно-вычислительный комплекс NanoMod

В заключение авторы выражают благодарность профессору С.Н.Коробейникову за продуктивное обсуждение данной работы и профессору Г.С. Хакимзянову за ценные дискуссии в области современных нанотехнологий. Работа выполнена при финансовой поддержке Российского фонда фундаментальных исследований (проект № 08–07–12001).

#### ЛИТЕРАТУРА

1. Тарнавский Г.А., Алиев А.В., Тарнавский А.Г. Создание специальных наноструктур донорных и акцепторных примесей в базовой подложке кремния для конструирования новых полупроводниковых материалов. – Нано- и микросистемная техника, 2007, №9, с.2.
2. All about MEMS. – [allaboutmems.com](http://allaboutmems.com).
3. TCAD Sentaurus. Система автоматического проектирования. – [www.synopsys.com/products/tcad.html](http://www.synopsys.com/products/tcad.html), [www.isen.ru/ise/prod.html](http://www.isen.ru/ise/prod.html).
4. IntelliSuite: Industry leading MEMS design tools. – [www.intellisuite.com](http://www.intellisuite.com).
5. Tsuprem-4: Semiconductor process simulation software. – [www.synopsys.com/products/tcad/taurus\\_tsuprem4\\_ds.html](http://www.synopsys.com/products/tcad/taurus_tsuprem4_ds.html)
6. Тарнавский Г.А., Анищик В.С. Программный комплекс NanoMod для компьютерной поддержки научных исследований в нанoeлектронике: система ввода данных и инициализации процессорных систем (пользовательский интерфейс). – Труды ИВМиМГ СО РАН. Сер.: Информатика, 2008, т.8, с.110.
7. Александров А.Л., Тарнавский Г.А., Шпак С.И., Гулидов А.С., Обрехт М.С. Численное моделиро-

вание задачи динамики роста пленки окисла в полупроводниковых подложках на основе геометрического подхода и метода Дила-Гроува. – Вычислительные методы и программирование, 2001, т. 2, №1, с.92.

8. **Тарнавский Г.А.** Дизайн полупроводниковых материалов для нанoeлектроники. Сегмент технологического процесса: отжиг базовой подложки и формирование наноструктур легирующих примесей. – Инженерно-физический журнал, 2008, т.81, №5, с.91.

9. **Тарнавский Г.А., Корнеев В.Д., Вайнер Д.А., Пок-**

**рышкина Н.М., Слюняев А.Ю., Танасейчук А.В., Тарнавский А.Г.** Вычислительная система "Поток-3": опыт параллелизации программного комплекса. Часть 1. Идеология распараллеливания. – Вычислительные методы и программирование, 2003, т.4, №1, с.37.

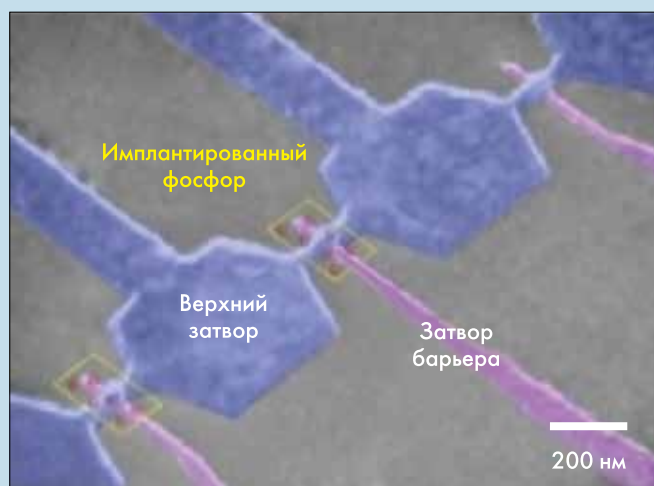
10. **Жибинов С.Б., Тарнавский Г.А., Тарнавский А.Г., Алиев А.В., Анищик В.С., Чесноков С.С.** Современные инфокоммуникационные технологии в образовании и научных исследованиях. Центр компьютерного моделирования в Интернете. – Инфосфера, 2008, №39, с.36.

## Достижения, открывающие путь к созданию квантовых компьютеров

Международная группа ученых Технологического университета Хельсинки, Университета Нового Южного Уэльса и Университета Мельбурна создала функционирующий транзистор размером всего в один атом. Транзистор не только побил рекорды по размерам, но, что важнее, предоставил широкие возможности для изучения явлений, возникающих в быстроразвивающейся квантовой компьютерной технике. Работа транзистора основана на последовательном туннелировании единичных электронов атомов фосфора в выводы его кремниевых областей стока и истока (см. рисунок). Эффект туннелирования вызывается или подавляется управляющим напряжением металлического электрода размером в несколько десятков нанометров. Недостаток заключается в том, что хотя размер самого транзистора не превышает размера атома, управляющий электрод с точки зрения структуры атома является слишком громоздким. В результате на кристалле микросхемы не удастся разместить больше одноатомных транзисторов, чем обычных, изготавливаемых с помощью современной полупроводниковой технологии.

Но австралийско-финская группа ученых не стремилась создать самый малогабаритный транзистор для классического компьютера. Ее цель – на основе одного атома реализовать квантовый двоичный разряд, который мог бы стать "сердцем" квантового компьютера. Впервые разработчики смогли наблюдать состояния электрона фосфора с различными спинами, ориентированными "вверх" и "вниз", которые можно интерпретировать соответственно как логические "1" и "0". Работа международной группы – важный шаг на пути формирования небольшого и стабильного квантового двоичного разряда, который может быть записан, считан и храним.

Другое важное достижение в области квантовой компьютеризации – созданный учеными Научно-исследовательского центра ETH Zurich (Швейцария) оптический транзистор на основе небольшой молекулы углеводорода – дибензатрантена (dibenzanthrene, DBATT). Молекулы



Структура одноэлектронного транзистора

DBATT помещают в органический растворитель – n-тетрадекан (n-tetradecane) и затем охлаждают небольшую часть раствора до температуры 1,4K (-272°C), что позволяет более точно наблюдать квантово-механические явления, происходящие в транзисторе, а также установить время перехода транзистора из состояний логического "0" в состояние "1" (которое по наблюдениям равно ~10 нс). Размер молекулы составляет всего около 2 нм.

Как отмечают разработчики, поскольку квантовый выход оптического транзистора на основе одной молекулы равен ~100%, он, по-видимому, выделяет пренебрежимо малое количество тепла.

Дальнейшие работы ученых Научно-исследовательского центра направлены на "соединение" двух или более таких оптических транзисторов, т.е. на соединение двух или более молекул так, чтобы обмен между квантово-механическими состояниями каждой молекулы выполнялся когерентно. И определенные успехи в этом направлении, по утверждению разработчиков, уже достигнуты.

[www.gizmag.com](http://www.gizmag.com)