

МИКРОСХЕМЫ ЭНЕРГОНЕЗАВИСИМОЙ ПАМЯТИ

ЧТО ДАЛЬШЕ?

ЧАСТЬ 1



Уже более 30 лет микросхемы памяти (ОЗУ, СОЗУ, ДОЗУ и ЭСПЗУ) удовлетворяют потребности рынка. Однако сегодня уже неясно, как долго совершенствование «стандартных» схем памяти позволит обеспечивать параметры, требуемые изготовителям электронных систем. Особенно остро этот вопрос стоит для самых востребованных на сегодняшний день микросхем энергонезависимой памяти. Сейчас в этом секторе рынка ведущее положение занимают схемы флэш-памяти. Но очевидно, в результате ежегодного уменьшения топологических норм в два раза общепринятая технология флэш-памяти с плавающим затвором скоро столкнется с непреодолимыми трудностями. По мнению специалистов компании STMicroelectronics, развитие современной технологии флэш-памяти завершится после освоения 22-нм топологических норм. Правда, благодаря большим объемам продаж микросхем флэш-памяти в развитие их технологии вкладываются достаточно крупные средства, что дает ощутимые результаты.

ФЛЭШ-ПАМЯТЬ

Память NAND- и NOR-типа

Традиционная флэш-память хранит информацию в массиве МОП-транзисторов с двумя изолированными затворами – управляющим и плавающим. При этом плавающий затвор расположен между управляющим затвором и каналом МОП-транзистора.

На рынке представлены два типа флэш-памяти – NOR и NAND, в основе которых лежат логические элементы НЕ-ИЛИ и НЕ-И, соответственно. Недостатки NAND-памяти по сравнению с памятью NOR-типа – более высокое рабочее напряжение (до 18 В против напряжения в интервале ± 8 В), малая толщина туннелируемого оксида (~7,5 нм против ~10 нм), большее время программирования (~300 мкс против ~10 мкс) и относительно большое время доступа (~1 мкс). Вот почему, когда требуется малое время считывания данных,

В.Шурыгина

выбор падает на флэш-память NOR-типа, которая используется для хранения кода в сотовых телефонах, компьютерах, а также в бытовой электронике, где к скорости считывания предъявляются высокие требования (DVD-плеерах, телевизионных абонентских приставках). NAND-флэш уверенно занимает ведущее положение в секторе устройств хранения данных с высокой плотностью записи. Сегодня флэш-память этого типа также находит применение для хранения данных в сотовых телефонах, в цифровых фото- и видеокамерах, MP3-плеерах, USB флэш-носителях, картах памяти.

По оценкам исследовательской компании Strategic Marketing Associates, в 2008 году объем отгруженной флэш-памяти превзойдет объем представленных на рынке микросхем ДОЗУ. К концу 2007 года в мире при производстве флэш-памяти обрабатывалось 2,9 млн. эквивалентных 200-мм пластин в месяц. В 2008–2009 годы благодаря ожидаемому вводу еще 10 заводов предполагается, что ежемесячная производительность возрастет еще на 1,5 млн. эквивалентных 200-мм пластин. Однако в конце 2007 – начале 2008 года ряд крупных изготовителей микросхем NAND-памяти объявили о сокращении объема производства или переносе сроков ввода в строй новых предприятий. Так, компания Micron Technologies перенесла сроки освоения производства NAND-флэш на заводе в Сингапуре со второй половины 2008 года на первую половину 2009-го. Компания Hynix (Южная Корея) также сообщила о решении ввести в строй завод по производству микросхем этого типа на пластинах диаметром 300 мм в третьем квартале 2008 года вместо ранее планировавшегося второго квартала. Кроме того Hynix закрывая другое предприятие, выпускающее флэш-память. Все это обусловлено снижением объема продаж NAND-памяти (так, компания Apple, крупнейший в мире потребитель этих микросхем, в декабре 2006 года – январе 2007-го сократила их закупки) и, соответственно, их перепроизводством. Цены на NAND-микросхемы в 2007 году снизились на 40–50% по сравнению с 2006 годом. Правда, ведущие изготовители NAND-флэш (Samsung Electronics, Toshiba/SanDisk, Hynix, Spansion и др.) продолжают наращивать производство (рис.1).



Еще большее потрясение испытывает рынок NOR-памяти. Согласно оценкам компании IC Insights, продажи микросхем этого типа в 2007 году сократятся на 7% и составят 77 млрд. долл., что обусловлено эрозией цен и уменьшением отгрузок на 2%. Так, средняя цена флэш-памяти NOR-типа снизилась с 2,46 долл. в первом квартале 2006 года до 1,72 долл. в июле 2007-го. Но не только снижение цен угрожает рынку NOR-памяти. Продажи этих микросхем в основном зависят от их закупок производителями сотовых телефонов – самых крупных их потребителей. В сотовых телефонах для хранения кода требуется от 16 до 32 Мбит NOR-памяти, тогда как для хранения данных необходима NAND-флэш объемом 512 Мбит. К тому же, схемы NOR-памяти начинают вытеснять микросхемы NAND-типа в сочетании с ДОЗУ. При включении телефона код, хранимый в NAND-памяти, копируется в дешевое и быстродействующее ДОЗУ. По данным компании Toshiba America Electronic Components, в 2006 году примерно в одной трети сотовых телефонов использовалась флэш-память NAND-типа, а 15% из них не имели NOR-флэш. В 2008 году эти показатели составят более 50 и ~30% соответственно.

Согласно данным аналитического агентства iSuppli, лидирующую позицию в рейтинге производителей модулей флэш-памяти NOR-типа занимает компания Spansion. На втором месте корпорация Intel, сильно пострадавшая в первом квартале 2007 года от снижения спроса на модули NOR-памяти. Затем следуют компании STMicroelectronics, Samsung Electronics и Silicon Storage Technology.

Преодоление ограничений флэш-памяти с плавающим затвором

Для успешного развития рынка флэш-памяти необходимо сокращать издержки производства за счет активного совершенствования технологии энергонезависимой памяти. И изготовители флэш-памяти успешно решают эту задачу. Так, на Международной конференции по твердотельным схемам ISSCC 2008 специалисты компаний SanDisk и Toshiba представили разработанную совместными усилиями флэш-память NAND-типа емкостью 32 Гбит, выполненную по 43-нм технологии. Микросхема рассматривается как серьезный конкурент компактных накопителей 1,8-дюймового формата. SanDisk планирует начать отгрузки микросхемы во второй половине 2008 года.

Однако уменьшение топологических норм, в том числе толщины туннелируемого оксидного слоя, может привести к ухудшению надежности микросхем флэш-памяти, особенно схем NAND-типа. По-видимому, перейти к 32- и 22-нм проектным нормам позволят такие инновационные решения, как многоуровневое программирование, использование диэлектриков с высокой диэлектрической постоянной (высоким κ) и эффекта захвата заряда в пленках нит-

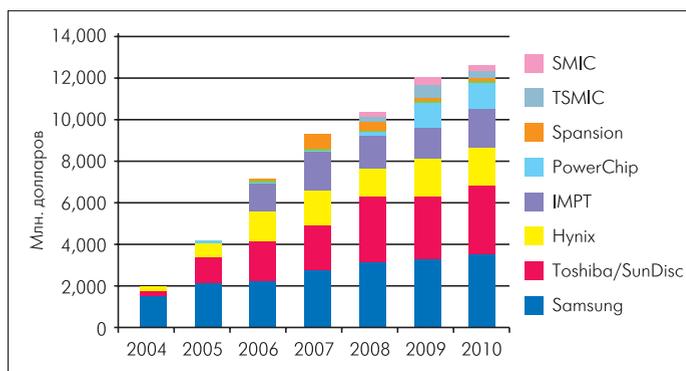


Рис. 1. Капитальные затраты производителей флэш-памяти NAND-типа (источник: компания Forward Insights, март 2008)

ридов или в слоях с нанокристаллами. Перспективным выглядит применение в качестве материалов туннелируемого слоя и изолирующего слоя между поликремниевыми затворами (Interpoly dielectric – IPD) диэлектрика с высоким κ . Исследования Межуниверситетского центра микроэлектроники (IMEC, Interuniversity Microelectronics Center) показали отличные возможности удержания заряда в изолирующем IPD-слое на основе алюмината гафния (HfAlO), обладающего относительно высоким κ и малым током утечки. При эквивалентной толщине слоя 5 нм срок удержания заряда составлял 10 лет.

Но пока основное внимание уделяется совершенствованию флэш-памяти за счет применения многоуровневых ячеек (Multi Level Cells – MLC), способных хранить два бита данных. Несмотря на то, что при топологических нормах менее 45 нм электростатическое взаимодействие соседних ячеек может привести к ухудшению работы схемы памяти, в первой половине 2007 года появились сообщения о создании многоуровневых флэш NAND-типа с топологическими нормами 50 нм. Специалисты компании SanDisk на конференции ISSCC 2008, помимо доклада, посвященного описанию NAND-памяти емкостью 32 Гбит, сообщили о разработанной при поддержке фирмы Toshiba флэш-памяти NAND-типа с плавающим затвором с 3-бит ячейкой памяти. Первая, так называемая x3 микросхема, представляет собой 16-Гбит память, выполненную по 56-нм стандартной флэш-технологии. Скорость программирования микросхемы составляет 8 Мбит/с. Применение запатентованной архитектуры "исчерпывающей" разрядной шины (All Bit Line – ABL), перспективных алгоритмов программирования и блоков управления многоуровневыми ячейками обеспечили высокие рабочие характеристики и надежность микросхемы*. По утверждению разработчиков, изготовление микросхемы не потребовало дополнительных капиталовложений в оборудование, что позволило сократить издержки производства на ~20% по срав-

*ABL-архитектура будет реализована во всех многоуровневых микросхемах SanDisk/Toshiba, что позволит увеличить скорость их программирования до 34 Мбит/с.

нению со MLC-схемами (с 2-бит ячейками памяти) с теми же проектными нормами.

Компания SanDisk планировала начать массовое производство микросхем с 3-бит ячейкой памяти в марте-апреле 2008 года.

Но x3 ячейка не предел. Компания Toshiba продемонстрировала возможность создания NAND-флэш с 4-бит ячейкой памяти (x4). Это значит, что для считывания и записи данных требуются 16 уровней напряжения, различающихся всего на ~0,2 В (различие в уровнях напряжения для памяти с 2-бит ячейкой составляет ~1,5 В). В результате для x4 микросхемы повышаются требования к коду коррекции ошибок и к размеру страницы, что приводит к увеличению площади, занимаемой «непроизводительными» элементами, на 15% по сравнению с обычной MLC-схемой. Тем не менее, по данным компании Semiconductor Insights, размер 16-уровневой (x4 ячейка) NAND-флэш микросхемы емкостью 16-Гбит, изготовленной по 70-нм технологии, меньше, чем у 16-Гбит MLC-схемы с 56-нм нормами. По времени программирования (0,62 Мбайт/с) 16-уровневая микросхема становится сопоставимой с флэш-памятью NOR-типа. Таким образом, для формирования рынка x3 и x4 флэш-памяти необходимо разработать новые методы проектирования и компоновки микросхемы, усовершенствовать алгоритмы программирования и код коррекции ошибок. Для решения проблемы ухудшения пропускной способности микросхем потребуются совместные усилия разработчиков флэш-памяти и микроконтроллеров. Несмотря на множество проблем, компания Toshiba намерена к 2009–2011 году сформировать рынок флэш-памяти с 3- и 4-бит ячейкой. Нужно отметить, что в 2007 году в Международную программу развития полупроводниковой технологии (International Technology Roadmap for Semiconductors) был добавлен пункт, предусматривающий создание флэш-памяти с 3-бит ячейкой как промежуточной между x2 и x4 устройствами. По данным экспертов, к 2012 году на долю флэш-памяти с 3-бит ячейкой придется 52,8% объема памяти, присущей флэш NAND-типа (доля для MLC-микросхем составит 25,4%, микросхем с 4-бит ячейками – 16,6% и одноуровневых флэш – 4,4%).

Но все это касается микросхем флэш-памяти с плавающим затвором. А то, что работало вчера, завтра работать не будет. По мнению специалистов компании Intel, структура с плавающим затвором «продержится» лишь до конца этого десятилетия. Чтобы добиться снижения удельной стоимости будущих высокоплотных флэш, нужны новые решения.

Что нового?

Сегодня наиболее вероятный конкурент флэш-памяти с плавающим затвором – структуры с захватом заряда в диэлектрическом слое или нанокристаллами. Особое внимание в последнее время привлекают микросхемы флэш-па-

мяти с слоем диэлектрика на основе соединений азота, в котором заряды хранятся с двух его противоположных слоев. Популярная разновидность такой памяти – микросхемы с архитектурой MirrorBit, разработанной специалистами компании Advanced Micro Devices (AMD). Сейчас микросхемы флэш-памяти NOR-типа с такой архитектурой выпускает фирма Spansion, образованная компаниями AMD и Fujitsu. Архитектура этих микросхем в отличие от традиционных одноуровневой и многоуровневой флэш-памяти не предусматривает применения транзисторов с плавающим затвором. Благодаря хранению двух двоичных разрядов с двух противоположных сторон изолирующего слоя ячейки памяти плотность записи данных MirrorBit флэш увеличена вдвое по сравнению с традиционными схемами (рис.2а). Поскольку ячейка памяти симметрична, а для хранения используется непроводящий материал, считывание или запись данных с одной стороны ячейки выполняется независимо от другой и не влияет на хранимые в ней данные. Архитектура MirrorBit позволяет существенно упростить топологию прибора и процесс его производства. При изготовлении памяти этого типа число критических технологических операций сокращается на 40% по сравнению с технологией флэш-памяти с плавающим затвором. Микросхемы семейства MicroBit предназначены для применения в беспроводных устройствах, а также в качестве встраиваемой памяти с высокой скоростью записи/считывания.

Важное достоинство MirrorBit архитектуры – возможность хранения различного количества зарядов, т.е. более 2 бит данных в любом из двух участков ячейки. Компания Spansion предложила архитектуру 4-бит ячейки – MirrorBit Quad, которая позволяет не только увеличить емкость памяти и уменьшить ее размеры, но и снизить стоимость хранения большого объема информации (рис.2б). Для построения быстродействующей флэш-памяти большой емкости специалистами компании также предложена технология формирования NOR- и NAND-ячеек на одном кристалле – ORNAND. Важнейшая последняя разработка компании – флэш-память с усовершенствованной архитектурой MirrorBit Eclipse, которую сама компания называет «революционной». Микросхема флэш-памяти выполнена по 65-нм технологии. Архитектура MirrorBit Eclipse объединяет на одном кристалле устройства памяти типа 2-бит MirrorBit NOR, ORNAND и Quad Flash. Такая архитектура обеспечивает скорость считывания кода, присущую традиционным NOR-ячейкам, и возможности хранения мультимедийных данных, характерные для NAND. К достоинствам микросхем MirrorBit Eclipse относятся поддержка функции eExecute-In-Place (XIP), обеспечивающей прямой доступ к хранимым в энергонезависимой памяти коду и данным. Это позволяет поставщикам комплексного оборудования (OEM) для сотовых телефонов, для которых новая микросхема, собственно, и предназначена, су-

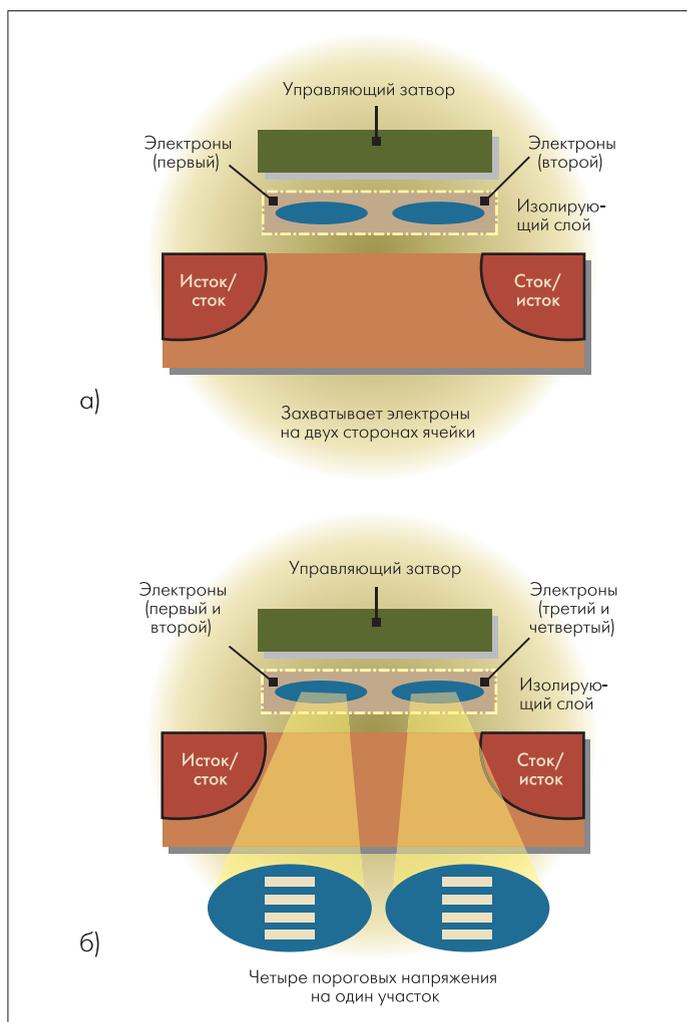


Рис.2. Архитектуры MirrorBit (а) и MirrorBit Quad (б)

ществено уменьшить объем требуемой оперативной памяти. В результате, по оценке компании Spansion, OEM смогут сократить затраты на комплектующие для подсистем памяти своих изделий более чем на 30%.

Кроме того, микросхема содержит программируемый микроконтроллер, заменивший обычно используемый во флэш конечный автомат и поддерживающий функцию встроенного самоконтроля. В результате сокращается необходимость применения автоматического тестового оборудования. Таким образом, применение флэш-памяти MirrorBit Eclipse позволит OEM сократить сроки выпуска на рынок новых, более дешевых сотовых телефонов и портативных мультимедийных устройств. В настоящее время компания поставляет опытные образцы памяти MirrorBit Eclipse.

Самая приемлемая с точки зрения масштабирования современная структура – структура стандартного n-канального транзистора с затворным диэлектриком, состоящим из слоев оксида кремния – нитрида кремния – кремния (SONOS). При подаче положительного потенциала на затвор электроны цепи исток–сток, расположенной «над» затворным окислом, туннелируют через слой оксида и захватываются нитридом кремния. При подаче отрицательного

смещения на затвор электроны удаляются из слоя нитрида. Новые структуры этого типа и приемы литографии, необходимые для их реализации, активно исследуют компании Samsung и Toshiba. На симпозиуме по СБИС технологии 2007 года (2007 VLSI Symposium) представители обеих компаний доложили о своих последних достижениях.

Компания Samsung сообщила о создании многоуровневой флэш-памяти объемом 8 Гбит, выполненной по 38-нм технологии NAND-памяти. Проблема снижения помех соседних ячеек решена за счет отказа, как и в микросхеме MirrorBit компании Spansion, от плавающего затвора и создания флэш-памяти с захватом заряда (Charge Trap Flash – CTF). В этой структуре для существенного уменьшения взаимных помех ячеек впервые при создании NAND-памяти использована многослойная структура затворного диэлектрика, состоящая из металлической пленки (Ta), пленок диэлектрика с высоким κ (оксид алюминия), нитрида кремния, оксида кремния и кремния (TANOS-структура). Ячейки флэш-памяти выполнены на базе «полуцилиндрических» полевых транзисторов, что позволило существенно улучшить разброс значений порогового напряжения и ток в закрытом состоянии.

Поскольку для формирования микросхем с размерами элементов менее 40 нм пока нет литографического оборудования с требуемыми характеристиками, компания Samsung использовала так называемую технологию автосовмещения и двойного формирования рисунка (Self-aligned Double Patterning Technology – SaDPT), а также оптическую литографию с источником излучения на базе лазера на фториде аргона (длина волны 193 нм). Технология SaDPT применялась при проведении трех критических операций литографии: формировании активных элементов, затворов и разрядных шин. Согласно SaDPT, на первом этапе литографии создаются периферийные устройства и начальный рисунок ячеек памяти. При этом топологические размеры элементов вдвое больше, чем 30-нм элементов окончательного рисунка, изготавливаемого на следующем этапе. По утверждению разработчиков, с помощью этой технологии можно формировать ячейки памяти размером $0,076 \times 0,078$ мкм. Время передачи запроса при доступе к памяти составляет 25 мкс, цикл пакетной передачи – 30 нс, время программирования и стирания блока – 25 мкс и 2 мс соответственно. Хотя эта технология включает больше операций, чем обычный процесс изготовления флэш-памяти, она дает хорошие результаты при масштабировании. К тому же она позволяет сократить на 40% операции маскирования и на 30% улучшить выход годных в сравнении с обычной технологией изготовления флэш-памяти. Кроме того, для изготовления микросхем со столь малыми топологическими нормами можно применять существующее литографическое оборудование и тем самым сократить сроки освоения производства и улучшить его экономическую эффективность.

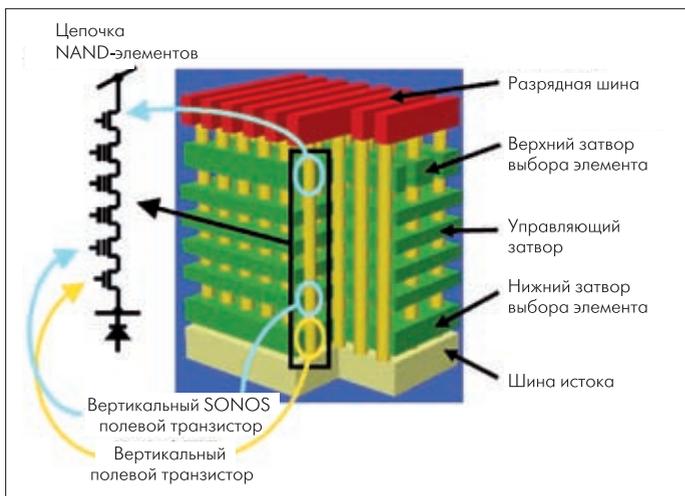


Рис.3. Структура трехмерной флэш-памяти компании Toshiba

В конце 2007 года компания Samsung Electronics сообщила о создании с помощью новой технологии многоуровневой флэш-памяти емкостью 64 Гбит, выполненной с 30-нм проектными нормами. Массовое производство микросхем планируется на 2009 год. По оценке компании Gartner, продажи 64-Гбит микросхем флэш-памяти за 2009–2011 годы достигнут 20 млрд. долл.

Следует отметить, что компания Samsung намерена вложить 7 млн. долл. в разработку перспективных технологий, что позволит увеличить объем отгружаемых запоминающих устройств, том числе микросхем NAND-памяти, на 130%.

Компания Toshiba также отказалась от плавающего затвора и обратилась к трехмерной SONOS-структуре, обеспечивающей масштабирование стоимости разряда (Bit Cost Scalable – BiCS) флэш-памяти. Новая структура состоит из колонок, сформированных путем вытравливания сквозных отверстий в многослойной структуре, образованной чередующимися металлическими и диэлектрическими пленками. Сквозные отверстия заполняются слаболегированным кремнием. Данные хранятся в слое нитрида кремния, входящего в SONOS-структуру, которая окружает колонку в каждом пересечении электродов. Элементы памяти совместно используют периферийные устройства микросхемы.

Разработчики создали структуру, содержащую 32 слоя, в том числе слои нижнего затвора выбора элемента, многочисленных управляющих затворов и верхнего затвора выбора элемента (рис.3). Структура изготовлена по 90-нм технологии. Диаметр отверстий составляет 90 нм, диаметр кремниевой колонки, окруженной пленкой диэлектрика, – 70 нм. По утверждению специалистов компании, по степени интеграции 32-слойный набор в десять раз превосходит обычные схемы флэш-памяти, выполненные с теми же топологическими нормами. Путем добавления слоев структуры можно увеличить плотность элементов памяти без увеличения числа критических этапов литографии.

Сейчас специалисты компании совершенствуют технологию травления с целью формирования отверстий с большим отношением высоты профиля к его ширине и изучают возможности снижения затрат на формирование многоэтапной структуры затворов. Хотя утверждается, что по затратам новая технология сопоставима с существующей технологией изготовления флэш-памяти с плавающим затвором.

По прогнозам фирмы Web-Foot Research, ведущей маркетинговые исследования, доля микросхем памяти на основе эффекта захвата носителей в общем объеме продаж NAND-памяти возрастет с менее чем 1% в 2007 году до 30% в 2012-м.

Вполне возможно, что в будущем альтернативой традиционным микросхемам флэш-памяти станет память на основе углеродных нанотрубок, которую удалось реализовать ученым Политехнического университета Гонконга. Попытки создания памяти на основе нанотрубок предпринимались и ранее. В предложенной учеными Политехнического университета флэш-памяти углеродные нанотрубки, утопленные в диэлектрике – алюминате гафния, – служили плавающим затвором. Алюминат гафния выступал в качестве туннелируемого и управляющего диэлектрика (рис.4). Измерения зависимости емкости памяти от приложенного напря-

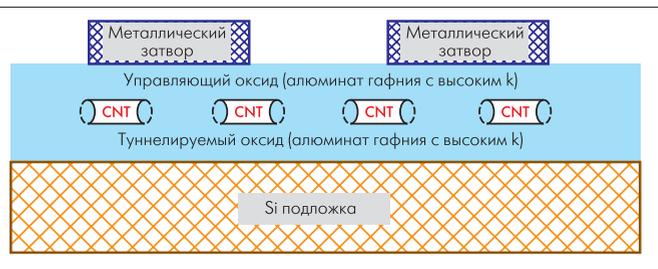


Рис.4. Структура флэш-памяти на основе углеродных нанотрубок

жения, проведенные при изменении напряжения от 3 до -3 В, комнатной температуре и на частоте 1 МГц, показали, что диапазон напряжений, при котором память сохраняет записанные данные (окно памяти) в течение 10^4 с, составляет ~0,5 В. Таким образом, созданная флэш-память на основе нанотрубок способна работать при комнатной температуре, тогда как предложенные ранее устройства памяти работали, как правило, только при низких температурах, что делало их непригодными для практического применения. Конечно, пока речь о создании полноценной флэш-памяти на основе нанотрубок не идет. Но по утверждению разработчиков, первый шаг в этом направлении сделан, и дальнейшее развитие технологии – лишь дело времени.

Но флэш-память сегодня не единственный энергонезависимый тип памяти. Активно исследуются, а в ряде случаев и внедряются в производство новые виды памяти, основанные на других эффектах и материалах. Речь о них пойдет в следующем номере журнала.