

АНАЛОГОВЫЕ БЛОКИ

В СИСТЕМАХ НА КРИСТАЛЛЕ

(ПРОДОЛЖЕНИЕ)*

В первой части статьи, помимо краткого описания последовательности этапов проектирования сложнофункциональных (СФ, IP) аналоговых блоков для систем на кристалле (СНК), рассматривались такие аспекты этого процесса, как статистический анализ модели блока и учет влияния внешних цепей. В предлагаемой второй части специалисты компании "Юник Ай Сиз" делятся опытом борьбы с шумами, проектирования топологии и аттестации аналоговых СФ-блоков.

МЕТОДЫ БОРЬБЫ С ШУМАМИ И ПОМЕХАМИ

Шумами обычно называют флуктуирующие сигналы в электрических цепях. Мощность и спектральная плотность шумов определяют нижний предел уровня полезного сигнала, который может быть обработан электронными устройствами. Различают внешние и внутренние (источник – элементы самих электронных устройств), физические и системные шумы. Системные шумы обусловлены неуправляемым взаимодействием блоков микросхемы. Основные пути распространения системных шумов – цепи питания, подложка, электромагнитная связь выводов корпуса. Среди шумов физической природы выделяют тепловой, низкочастотный и дробовой шум.

Тепловой шум. Вызывается случайным (броуновским) движением носителей заряда в любом проводнике. Спектральная плотность теплового шума в электронных устройствах не зависит от частоты и равна

$$S_T = 4kT, \quad (1)$$

где k – постоянная Больцмана, T – абсолютная температура.

Низкочастотный шум (фликер-шум). Вызывается изменением заряда электронных состояний в полупроводниках и диэлектриках. Электронные состояния в кристаллах, не вносящие вклад в проводимость, связаны с дефектами кристаллической решетки. Термодинамические процессы приводят к флуктуации зарядов, связанных с изолированными электронными состояниями. Низкочастотный шум имеет спектральную плотность, которая постоянна на низких частотах и быстро убывает выше некоторой переходной частоты. В переходной области спектральная плотность низкочастотного шума имеет вид

$$S_H = A/f^\alpha, \quad (2)$$

где A – эмпирический коэффициент, f – частота, α – показатель, близкий к единице. Низкочастотный шум характерен для полупроводниковых приборов.

Дробовой шум. Вызван дискретностью электрических зарядов. Частный случай дробового шума – генерационно-рекомбинационный шум в полупроводниковых приборах. Спектральная плотность дробо-

вого шума зависит от физической природы его источника. Генерационно-рекомбинационный шум легко характеризовать спектральной плотностью шумового тока S_j :

$$S_j = \sqrt{\frac{2eI}{1 + (2\pi f\tau)^2}}, \quad (3)$$

где e – заряд электрона, I – ток в приборе, f – частота, τ – постоянная времени рекомбинации или пролетное время в базе диода или транзистора.

Шумы физической природы не зависят от взаимного расположения элементов микросхемы и определяются параметрами элементов. Эти шумы имеют гладкие спектры и сравнительно большую полосу частот. Наиболее важной их составляющей является тепловой шум. Моделирование тепловых шумов в эквивалентной электрической схеме осуществляется подключением шумовых источников переменного тока параллельно всем резисторам и внутренним сопротивлениям полупроводниковых приборов. Индуктивности и емкости элементов не влияют на мощности шумовых источников. В эквивалентной схеме МОП-транзистора обычно используются два резистора, моделирующие выходную проводимость стока R_c и реальную часть проводимости затвор–исток ($R_{зи}$). Шумовые токи этих резисторов

$$\overline{i_c^2} = 4k(T + \Delta T_c)\Delta f/R_c, \quad (4)$$

$$\overline{i_{зи}^2} = 4k(T + \Delta T_3)\Delta f/R_{зи}, \quad (5)$$

где Δf – диапазон рабочих частот, ΔT_c и ΔT_3 – избыточные шумовые температуры резисторов. Для МОП-транзисторов с длиной затвора более 2 мкм величины ΔT_c и ΔT_3 принимаются равными нулю. То есть тепловые шумы в КМОП-схемах определяются только эквивалентными резисторами. В субмикронных транзисторах мощность тепловых шумов резко возрастает, а избыточные шумовые температуры в несколько раз превышают рабочую. Теоретически и экспериментально показано, что в МОП-транзисторах с длиной канала 0,25 мкм избыточные шумовые температуры примерно вдвое превышают рабочую:

$$\Delta T_c \approx \Delta T_3 \approx 2T = 600K. \quad (6)$$

Особо следует отметить, что избыточные шумовые температуры не зависят от рабочей частоты приборов. Для борьбы с тепловым шумом используются такие схемотехнические и конструктивные средства, как уменьшение сопротивления критических цепей, уменьшение полосы частот обрабатываемых сигналов, снижение рабочей температуры за счет улучшения теплоотвода.

Системные шумы характеризуются набором узких спектральных линий на рабочих частотах электронного устройства. Мощность их возрастает пропорционально частоте. С увеличением рабочих частот современных микросхем обостряется и проблема системных шумов. Борьба с ними ведется по двум направлениям: первое – снижение

*Начало см.: ЭЛЕКТРОНИКА:НТБ, 2004, №8.

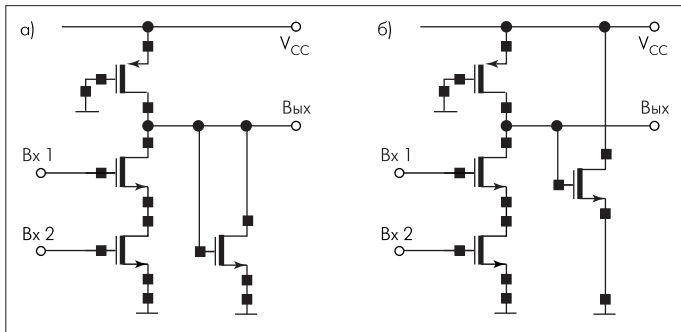
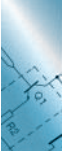


Рис. 1. Логические КМОП-элементы с постоянным потреблением тока:
а) логические КМОП-элементы с балансом токов; б) логические КМОП-элементы с перехватом тока

мощности источников шумов; второе — улучшение высокочастотной изоляции и экранирование чувствительных к шумам аналоговых блоков. Для уменьшения мощности источников высокочастотных шумов применяют такие приемы, как создание древовидных цепей распределения синхросигналов, снижение напряжения питания цифровых блоков, выбор специальных типов логических элементов с постоянным потреблением тока, а также использование парафазных экранированных линий связи (как на кристалле, так и на плате).

Однако, если все сигнальные связи между СФ-блоками просто реализовать с помощью парафазных экранированных линий, площадь кристалла увеличится не менее чем в два раза. Чтобы этого избежать, применяется динамически реконфигурируемая система связей. СНК функционирует под управлением центрального процессорного ядра, которое задает режимы работы СФ-блоков и одновременно программно конфигурирует систему связей между ними. Подобные решения хорошо отработаны в ПЛИС, применение и развитие их для прогрессивных СНК позволяет сократить число проводников в несколько раз.

При снижении напряжения питания цифровых блоков понижается не только уровень шумов, но и потребляемая электрическая мощность, а также токи утечки транзисторов. Специальные СФ-блоки динамического управления питанием позволяют устанавливать минимально необходимое напряжение питания. Такой блок содержит контрольный кольцевой генератор на логических вентилях, эквивалентных вентилям цифрового блока. Входной управляющий код блока питания задает соотношение частот опорного синхросигнала и кольцевого генератора. Напряжение питания кольцевого генератора и цифрового блока устанавливается в соответствии с заданным кодом. Частота генератора должна гарантировать быстродействие блока, достаточное для функционирования на требуемой частоте. Быстродействием цифрового блока можно управлять, меняя частоту опорного синхросигнала или управляющий код блока контроля питания. Динамический контроль питания позволяет компенсировать глобальный разброс параметров транзисторов, изменение температуры и внешнего напряжения питания.

Логические КМОП-элементы с постоянным потреблением тока известны давно, однако общим недостатком первоначальных вариантов реализации таких элементов было повышенное напряжение питания. Специально для блоков с питанием менее 2,5 В разработаны логические КМОП-элементы с балансом токов (СВЛ — current balance logic) (рис. 1а). СВЛ-элементы могут работать при напряжении питания 1,5 В и менее. При напряжении питания 2,5 В по сравнению с КМОП-элементами с перехватом тока (СЛ — current steering logic) (рис. 1б) они потребляют вдвое меньше энергии при том же быстродействии.

Хотя основной целью создания методики древовидных цепей распределения синхросигналов было выравнивание суммарных задер-

жек в цепях синхронизации и следующих за ними комбинационных фрагментах схемы, распределенная система синхронизации приводит также и к более чем двукратному уменьшению пикового тока в цепях питания, и, соответственно, уменьшению шумов.

Улучшение высокочастотной изоляции аналоговых блоков микросхем достигается за счет таких конструктивных методов, как использование малогабаритных корпусов; чередование сигнальных и питающих выводов корпуса; применение распределенной системы вторичных источников питания и блокировочных конденсаторов в цепях питания; экранирование сигнальных цепей и аналоговых блоков; уменьшение связи с подложкой путем ее заземления (через основание корпуса), введения дополнительных изолирующих областей (карманов), а также использования низкоомной подложки.

Использование малогабаритных корпусов позволяет значительно снизить индуктивность выводов. Для широко распространенных квадратных корпусов с расположением выводов по периметру уменьшение шага выводов в два раза приводит к снижению индуктивности примерно в три раза. При шаге 0,5 мм индуктивность выводов таких корпусов составляет 3–8 нГ. Конструкция ВГА-корпуса, где контакты размещены на основании корпуса в виде равномерной квадратной матрицы, в пределе может обеспечить индуктивность сигнальной цепи менее 1 нГ. На их базе реализуют радиочастотные микросхемы, работающие в диапазоне 5 ГГц.

Высокочастотная изоляция соседних выводов корпуса с учетом монтажа на плату составляет всего 20–40 дБ. Для аналоговых цепей этого недостаточно, поэтому аналоговые сигнальные входы и выходы желательно окружать выводами питания. Для высокочастотных аналоговых цепей требуется проводить дополнительный анализ электромагнитной связи через выводы корпуса и определение параметров высокочастотной изоляции корпуса с использованием систем электромагнитного моделирования или по результатам измерений. Например, даже для выводов, расположенных на противоположных сторонах корпуса TQFP48, высокочастотная изоляция составляет всего 96 дБ для спектральных составляющих сигнала 1 ГГц, 80 дБ для спектральных составляющих 2 ГГц, и 60 дБ для спектральных составляющих 4 ГГц. А такие составляющие могут присутствовать в спектре цифровых сигналов.

Использование вторичных источников питания, которые обеспечивают дополнительную изоляцию от высокочастотных помех — одно из самых эффективных средств борьбы с помехами в цепях питания. Лучше, чтобы каждый аналоговый блок имел собственный вторичный источник питания на кристалле, поскольку с ростом быстродействия и степени интеграции возрастают пиковые токи и, даже если цепи питания разделены, помехи могут передаваться через существующую между ними электромагнитную связь. Применение блокировочных конденсаторов также помогает снизить уровень помех в цепях питания. Чтобы введение таких конденсаторов не приводило к увеличению размеров блока, используются системы проектирования топологии, которые позволяют автоматически формировать блокировочные МОП-конденсаторы на всей свободной площади. При проектировании топологии часть слоев металлизации выделяется под решение задач экранирования. Сигнальные слои чередуются со слоями питания и экранирования, при этом верхний слой металлизации рекомендуется использовать именно для последних целей.

Очень трудно бороться с высокочастотными помехами, передающимися по общей полупроводниковой подложке. На рис. 2 приведена схема для анализа передачи помех через подложку. На величину помех, передающихся по подложке, влияют импеданс высокочастотной изоляции источника помех Z_1 , сопротивление растекания в подложке Z_2 , сопротивление заземления подложки Z_3 , характер заземления

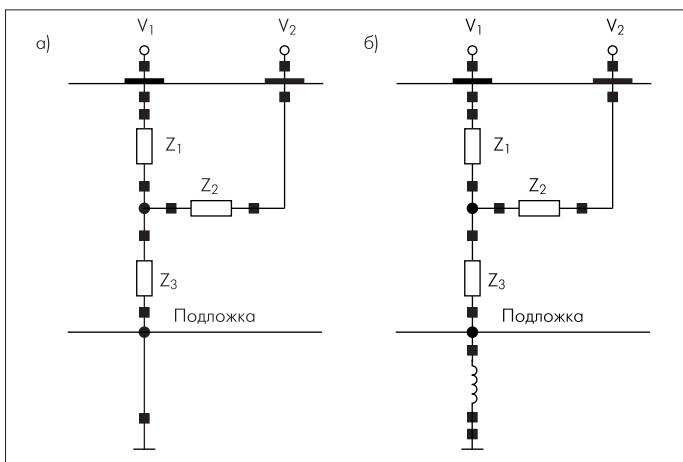


Рис. 2. Схема для анализа передачи помех через подложку: а) при идеальном заземлении; б) при наличии индуктивности в цепи заземления

подложки, индуктивность в цепи заземления. Скин-эффект в подложке проявляется слабо. Расчеты, при условии, что цепь заземления чувствительного к помехам блока совпадает с цепью заземления подложки, можно вести с использованием упрощенной схемотехнической модели (рис. 2а). В противном случае импеданс цепи заземления суммируется с сопротивлением подложки, помехи на чувствительном блоке возрастают и нужно будет пользоваться моделью, представленной на рис. 2б.

Снижение помех достигается улучшением высокочастотной изоляции Z_1 и уменьшением сопротивления заземления Z_3 . Сопротивление растекания Z_2 пропорционально Z_3 , и им трудно управлять. Распространенный прием снижения помех путем введения легированных заземленных охранных колец вокруг чувствительных элементов обеспечивает ослабление помех всего на 2–4 дБ. Использование высокоомного эпитаксиального слоя на низкоомной подложке улучшает высокочастотную изоляцию на 8–10 дБ. Но лучший вариант решения – изоляция МОП-транзисторов обоих типов от подложки. В обычных КМОП-структурах n -канальные транзисторы формируют в легированных p -областях, гальванически соединенных с p -подложкой. Изоляция от подложки n -канальных транзисторов требует введения в структуру микросхемы дополнительных слабо легированных областей n -типа. При этом образуется вертикальная четырехслойная структура n - p - n - p , которая очень усиливает тиристорный эффект (подавление тиристорного эффекта требует специальных технологических и конструктивных решений). Полная изоляция транзисторов снижает уровень помех в подложке на 25–30 дБ.

Количественные оценки для тестовой структуры с расстоянием 500 мкм между источником сигнала и чувствительным блоком показывают, что в обычной КМОП-структуре на высокоомной подложке p -типа с изоляцией только p -канальных МОП-транзисторов гармонические составляющие сигнала с частотой 1 ГГц ослабляются на 120 дБ, с частотой 2 ГГц – на 100 дБ, с частотой 4 ГГц – на 80 дБ. При использовании структуры с полной изоляцией МОП-транзисторов эти значения составляют, соответственно, – до 150 дБ на 1 ГГц, 130 дБ на 2 ГГц и 110 дБ на 4 ГГц. Эти данные получены путем измерения специальных тестовых структур, изготовленных по КМОП-технологии с проектными нормами 0,25 мкм. Аналогичные результаты получены и при использовании программы моделирования Substrate Storm компании Cadence.

ФИЗИЧЕСКОЕ ПРОЕКТИРОВАНИЕ

Специфика проектирования топологии аналогового СФ-блока, в отличие от цифрового, в том, что характеристики схемы в гораздо большей степени зависят от физической реализации. Фактически схемотехническое и физическое проектирование связаны в единый итерационный цикл, в котором проводится совместная оптимизация электрической схемы и топологии. На основании анализа результатов схемотехнического моделирования уточняются параметры элементов, вносятся изменения в электрическую схему, корректируется топология, и модифицированный вариант снова проверяется с помощью моделирования. Основные цели, которые преследуют разработчики в процессе такой итерационной оптимизации блока, – улучшение показателей быстродействия и потребляемой мощности; уменьшение уровня шумов и разброса выходных параметров; снижение требований к условиям применения.

В целом, чтобы процесс разработки шел более гладко, можно порекомендовать придерживаться следующего набора правил и последовательности операций:

• определить приоритеты в системе параметров аналогового блока. Невозможно существенно улучшить все параметры одновременно. Для второстепенных параметров следует установить только граничные значения;

• проанализировать результаты технологических тестов, которые фабрики предоставляют разработчикам;

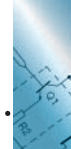
• выделить список критических узлов и фрагментов, определяющих выходные параметры блока. Для всех узлов и фрагментов установить градации по точности, помехоустойчивости и коэффициенту шума;

• провести оценку и подготовить рекомендации по условиям применения блока. При этом надо учитывать, что минимальные рабочая температура, уровень шумов и помех будут на краю кристалла, удаленном от мощных источников сигнала, а минимальный градиент температуры и лучшая воспроизводимость параметров элементов обычно наблюдаются в центре кристалла. Необходимо также установить минимально допустимые расстояния от критических узлов до тепловыделяющих элементов и источников мощных помех;

• проводить вычисления с использованием современных средств САПР.

Для снижения шумов физической природы в основном используются схемотехнические средства. Исключение составляет дробовой шум, связанный с утечками изолирующих областей. Захват и освобождение носителей заряда поверхностными и объемными состояниями в области изоляции создает мощный источник низкочастотных шумов. Борьба с утечками ведется топологическими средствами. Во-первых, вокруг МОП-транзисторов создаются изолированные легированные охранные кольца. Области пространственного заряда стока и охранных колец смыкаются. Напряжение стока при этом распределяется между двумя областями пространственного заряда, а напряженность электрического поля и ток утечки уменьшаются. Другой способ – использование кольцевых концентрических структур МОП-транзисторов. Круглая область стока окружена кольцевым затвором, причем область стока нигде не соприкасается с областью боковой изоляции. Как вариант кольцевой структуры возможна топология транзистора в виде пчелиных сот, в которых часть ячеек – истоки, а часть – стоки МОП-транзисторов. Если при формировании омических контактов к истоку и стоку используются слои силицидов металлов, то желательно удалять их с границ изоляции. Слои силицидов провоцируют утечки, увеличивая напряженность электрического поля и концентрацию поверхностных дефектов в области изоляции.

Основные методы борьбы с помехами (в том числе и топологическими средствами) описаны в предыдущем разделе. В дополнение можно упомянуть о возможности улучшения высокочастотной изоляции за счет применения поликремниевых резисторов и изолирован-



ных пленочных конденсаторов, создания охранных колец вокруг элементов и узлов схемы, использования такого способа подключения к шинам питания и заземления, при котором подсоединение выполняется одним проводником и в одном месте.

Уменьшение разброса выходных параметров аналоговых блоков на этапе топологического проектирования достигается с помощью следующих специальных приемов:

- секционирование элементов и их последовательно-параллельное соединение;
- использование структуры типа "центроид", в которой секции нескольких элементов размещены равномерно в поле прямоугольника. Каждый элемент микросхемы получается путем объединения секций таким образом, чтобы "центры масс" всех элементов совпадали с центром прямоугольника. Однородность параметров секций в поле "центроида" улучшается, если краевые секции не используются, а являются фиктивными;
- поскольку разброс параметров элементов в "центроиде" может быть вызван разным сопротивлением проводников, объединяющих секции, рекомендуется по возможности выравнивать суммарные длины проводников в каждом из элементов. Число используемых переходных окон между слоями металлизации желательно минимизировать, а там, где от них нельзя отказаться, для выравнивания сопротивлений переходные окна необходимо дублировать;
- для уменьшения температурной зависимости резисторов следует использовать в каждой секции два резистора с разнополярными величинами температурных коэффициентов. Поликремниевые резисторы меняют знак температурного коэффициента в зависимости от уровня и типа легирования;
- для точной подстройки параметров узлов и фрагментов на завершающем этапе контроля микросхемы в ее состав можно включать блок программируемой энергонезависимой памяти, который позволяет коммутировать аналоговые ключи, подключающие или исключающие заранее предусмотренные дополнительные подстроечные секции в элементах;
- если в одном фрагменте схемы требуется использовать МОП-транзисторы с разной длиной затвора, то каждый из транзисторов должен собираться из одинаковых секций последовательным и параллельным соединением.

Использовать весь этот набор в каждом проекте вовсе не обязательно. Если применение какого-то одного приема достаточно для выполнения требований по разбросу параметров, на нем можно остановиться.

МОДЕЛЬ ВЫСОКОГО УРОВНЯ

Отладка и верификация функционирования систем на кристалле осуществляется с помощью систем высокоуровневого поведенческого моделирования. Для описания аналоговых блоков в таких системах обычно используются модели на языках Verilog-A, Verilog-AMS и VHDL-AMS. В настоящее время нет средств, обеспечивающих автоматическое преобразование электрической схемы в описание на языке высокого уровня и обратно. Хотя сейчас ведутся разработки программ, обеспечивающих настройку простых аналоговых блоков в соответствии с результатами их моделирования на транзисторном уровне, в целом качество поведенческой модели и ее адекватность определяются только искусством разработчика.

Основной принцип разработки поведенческих моделей – декомпозиция полной схемы и последовательная замена небольших схемных фрагментов их поведенческими описаниями. Современные средства моделирования обеспечивают возможность одновременного использования транзисторных и поведенческих моделей, поэтому

результат такого последовательного замещения можно постоянно контролировать. Совместное функционирование аналоговых и цифровых блоков на уровне поведенческих моделей обеспечивается введением в структурную схему модели математических аналого-цифровых и цифроаналоговых преобразователей. Надо заметить, что создание адекватных поведенческих моделей сегодня стало самостоятельным разделом схемотехники, требующим отдельной специализации.

АТТЕСТАЦИЯ АНАЛОГОВЫХ БЛОКОВ

Компьютерное моделирование аналоговых СФ-блоков выполняется с использованием некоторых приближений, а макетная реализация физически невозможна, поэтому реальные значения выходных параметров могут быть установлены только экспериментально по результатам измерения тестовых кристаллов, на которых реализованы блоки. Такая аттестация – обязательный этап разработки аналоговых блоков. Большинство фабрик периодически выпускают сборные тестовые партии. Заказчики имеют возможность изготовить тестовые кристаллы, оплатив только часть стоимости партии, пропорциональную занятой на пластине площади.

Измерение параметров аналоговых блоков – серьезная проблема. Универсальных тестеров или стендов для контроля аналоговых схем не существует. Измерение параметров ведется с использованием нестандартных стендов, комплектуемых универсальными измерительными приборами. Для сигналов с частотой менее 100 МГц возможно формирование и регистрация сигналов с помощью цифроаналоговых и аналого-цифровых преобразователей с последующим компьютерным анализом результатов. Параметры микро мощных и высокочастотных выходных сигналов непосредственно измерить удается не всегда. В таком случае проверка устройства осуществляется только путем оценки интегральных характеристик.

Процедуру аттестации аналоговых блоков можно существенно упростить, если в состав тестового кристалла включить встроенные средства контроля, которые уже были аттестованы ранее (аналоговые ключи, устройства выборки и хранения аналоговых сигналов, аналого-цифровые и цифроаналоговые преобразователи). Такой подход дает возможность реализовать самую чувствительную к помехам часть нестандартного стенда непосредственно на тестовом кристалле. Встроенные средства контроля позволяют приблизить условия работы СФ-блока при измерениях к условиям на кристалле СНК.

ЗАКЛЮЧЕНИЕ

Разработка аналоговых СФ-блоков для СНК имеет много общих этапов с разработкой обычных аналоговых микросхем, но существуют и принципиальные отличия, которые всегда надо учитывать:

- нет возможности выбора технологии. Наоборот, СФ-блок разрабатывается под заданный техпроцесс;
- необходимо обеспечить большой запас помехоустойчивости, поскольку условия применения СФ-блока в СНК, а значит и характер помех, заранее неизвестны;
- статистическое моделирование блока с учетом разброса технологических параметров становится обязательным этапом, поскольку разброс параметров элементов при использовании базовой для большинства СНК субмикронной КМОП-технологии резко возрастает;
- обязательное требование – разработка поведенческой модели с использованием языка высокого уровня (Verilog-AMS, VHDL);
- аттестация СФ-блока и измерение его параметров в условиях, близких к условиям на кристалле СНК, требуют разработки специального тестового кристалла со встроенными средствами контроля.