

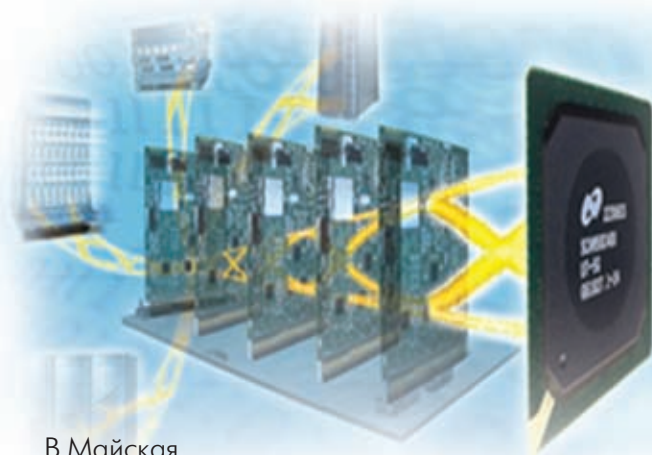
LVDS-УСТРОЙСТВА ГИГАБИТЫ ЗА МИЛЛИВАТТЫ!

Сегодня популярность дифференциального метода передачи с использованием сигналов низкого уровня (Low-Voltage Differential Signaling – LVDS) постоянно растет. Объясняется это достаточно просто: высокая скорость передачи при малых энергозатратах. Кроме того, компонентам LVDS-интерфейса присущи и такие достоинства, как возможность работы при низком напряжении питания, малые шумы, высокая помехоустойчивость, надежная передача сигналов и, наконец, пригодность этих устройств к интеграции. Вот почему схемы LVDS-интерфейса находят спрос в любом секторе рынка, где требуются изделия с высоким быстродействием. Совершенствование этой технологии позволило поддерживать многоточечную шину и еще более снизить напряжение. Сегодня конструкторы систем могут выбирать как обычные LVDS-микросхемы, так и LVDS со скоростной многоточечной шинной архитектурой (Bus LVDS или LVDSM), а также микросхемы многоточечного полнодуплексного обмена информацией (Multipoint-LVDS – M-LVDS)*. Эти варианты LVDS-технологии достаточно часто применяются в одной системе. Правомерно ли такое сосуществование? Какие характеристики должны учитывать проектировщики, пытающиеся смешивать эти похожие, но, тем не менее, отличающиеся друг от друга LVDS-устройства?

ВКРАТЦЕ О LVDS-ТЕХНОЛОГИИ

По мере роста нашей зависимости от услуг цифровой техники увеличивается и объем обмена информацией, а требования к расширению полосы пропускания постоянно обгоняют выделяемые для связи диапазоны. Характеристики традиционных шинных иерархических структур совместного пользования и средств подключения, предложенных еще в 70-е годы прошлого столетия для быстродействующих ПК и встроенных систем связи, достигли предельных возможностей. И это несмотря на постоянное совершенствование полупроводниковых приборов. Следовательно, проблема не только в характеристиках компонентов, а и в ограничениях пропускной способности систем, – как старших, так и средних, и младших моделей. Многие ведущие компа-

*ЭЛЕКТРОНИКА: НТБ, 2003, №8, с.32.



В.Майская

нии в стремлении решить эту проблему расширяют полосу пропускания за счет перехода к многоточечному формату и оптимизируют пропускную способность узлов сети. Но это не единственный путь решения проблемы. Появились и постоянно совершенствуются альтернативные решения, различие между которыми зачастую стираются.

К таким решениям и относится LVDS-технология, предложенная компанией National Semiconductor еще в 1994 году. LVDS означает передачу информации дифференциальными сигналами малых напряжений (до 350 мВ) по двум линиям печатной платы или сбалансированному кабелю. Основные компоненты LVDS-интерфейса – источник тока (драйвер шины) номиналом 3,5 мА, нагруженный на линию передачи дифференциального сигнала сопротивлением 100 Ом, и приемник. Поскольку входной импеданс приемника большой, для предотвращения отражений параллельно его входу включается 100-Ом резистор-терминатор, падение напряжения на котором при протекании тока линии составляет 350 мВ. В сравнении с обычными однопроводными системами дифференциальный метод благодаря ослаблению синфазного сигнала обеспечивает лучшую помехоустойчивость и, соответственно, работу при меньших значениях напряжения, меньшую потребляемую мощность, меньшую чувствительность к электромагнитным помехам и большую скорость передачи. К техническим ограничениям этой технологии относятся время установления сигнала передатчика, среда распространения сигнала и качество сигнала, которые зависят от системы, в которой эта технология применяется.

Для изготовления LVDS-устройств наиболее приемлема, по мнению разработчиков компании Texas Instruments, БКМОП-технология. Это обусловлено способностью *pnpn*-транзисторов шунтировать большие выбросы тока при воздействии электростатического разряда напряжением 12–15 кВ (что важно для компонентов проводных систем связи), а также высокой скоростью передачи данных, малой задержкой распространения, возможностью регулировать синфазные помехи выходного сигнала. При этом сохраняются присущие КМОП-микросхемам достоинства, в первую очередь малая потребляемая мощность.

Современная LVDS-технология отражена в двух стандартах Ассоциации производителей телекоммуникационной промышленности/Альянса отраслей электронной промышленности (Telecommunications Industry Association/Electronic Industries Alliance) – TIA/EIA-644A и TIA/EIA-899. Стандарт TIA/EIA-644A (скорректированный вариант первоначального стандарта TIA/EIA-644), принятый в 2000 году, определяет характеристики приборов, предназначенных для поддержки связи между одним передатчиком и одним (point-to-point) или несколькими приемниками (multidrop), TIA/EIA-899, принятый в 2002 году, – характеристики Multipoint LVDS, или M-LVDS-приборов,

Таблица 1. Сравнение характеристик основных типов LVDS-технологии

Характеристика	LVDS, TIA/EIA-644A	BLVDS, стандарта нет	M-LVDS, TIA/EIA-899
Драйвер			
Контрольная нагрузка, Ом	100	27–50	50
Выходное дифференциальное напряжение (V_{OD}), мВ	350	350	565
Выходной ток (I_{OD}), мА	3,5	7–11	11,3
Нормализованное значение контрольной нагрузки	350 мВ	700 мВ–1,11 В	1,13 В
Синфазное напряжение в установившемся режиме ($V_{OC(SS)}$), В	1,2	1,2–1,3	1
Приемник			
Входное пороговое напряжение (V_{IH}), мВ	100	100	50
Синфазное напряжение (V_{ICM}), В	0–2,4	0–2,4	-1–3,4
Различие значений потенциала земли (V_{GND}), В	1	1	2
Отказоустойчивость	В стандарте не указана	В стандарте не указана	Указана в стандарте для устройств типа 2
Поддерживаемая архитектура системы связи	Point-to-point, multidrop	Многоточечная	Истинно многоточечная

поддерживающих истинно многоточечный полнодуплексный двунаправленный обмен информацией (табл.1). Рекомендуемая стандартом 644А максимальная пропускная способность, обеспечиваемая LVDS-компонентами, составляет 655 Мбит/с (теоретический максимум – 50 Гбит/с). В соответствии с этим стандартом, конструкторы могут подключать к шине до 32 приемников. Значение приведенного в стандарте тока передатчика, равное 3,5 мА, достаточно для приложений с одним терминатором, но уже не приемлемо при работе с двойным терминатором. Для решения этой проблемы, а также обеспечения многоточечной передачи данных между компонентами плотно упакованных схемных плат, требующей большего выходного тока передатчика, специалистами компаний National Semiconductor (NS) и Texas Instruments (TI) были созданы интерфейсные схемы с выходным током 7–11 мА, получившие название Bus LVDS, или BLVDS (NS), и LVDM (TI). Устройства этого типа отвечают большинству требований стандарта TIA/EIA-644А.

В соответствии с стандартом TIA/EIA-899 максимальная скорость передачи сигналов интерфейса класса M-LVDS составляет 500 Мбит/с. Пропускная способность этих интерфейсов в реальных условиях в зависимости от применения лежит в диапазоне 200–400 Мбит/с. Меньшее быстродействие, в сравнении с устройствами LVDS-интерфейса, обусловлено минимальным значением времени установления сигнала передатчика, равным 1 нс, что необходимо для минимизации влияния несогласованности импедансов отводов многоточечной шины. Стандарт также допускает подключение к шине до 32 узлов. Выходной ток передатчика, согласно TIA/EIA-899, как и у приборов BLVDS-типа, равен 11 мА. Поскольку M-LVDS-интер-

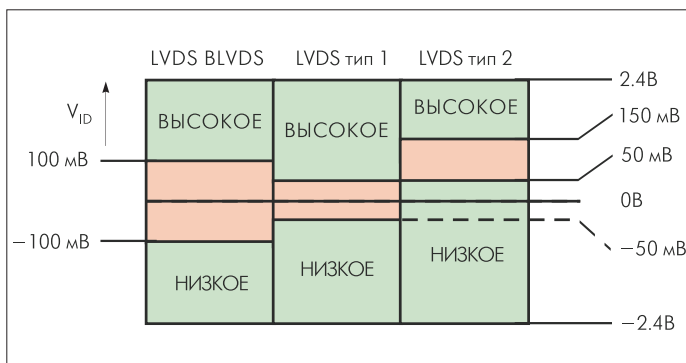


Рис. 1. Сравнение значений порогового напряжения для различных типов LVDS-технологии

фейсы рассчитаны и на кабельное подключение, разность потенциалов земли на концах линии возрастает. Поэтому для обеспечения дополнительной робастности системы стандарт допускает вдвое большую, чем для LVDS и BLVDS, разность потенциала заземления передатчика-приемника – ± 2 В.

Еще одно отличие стандарта TIA/EIA-899 от 644-го – определение требований к отказоустойчивости приемников и классификация приемников по этому показателю на устройства типа 1 с пороговым напряжением 50 мВ и типа 2 с пороговым напряжением 100 мВ (рис.1). До введения этого стандарта отказоустойчивая работа LVDS-компонентов обеспечивалась внешними схемами или интегрированными элементами для получения заданного значения выходного сигнала. Эти методы не всегда взаимозаменяемы, поэтому конструкторы при выборе той или иной микросхемы должны обращать внимание на приводимые в спецификации средства обеспечения отказоустойчивости.

И наконец, стандарт TIA/EIA-899 касается проблемы конфликта передатчиков, что не актуально для систем связи типа point-to-point или multidrop. M-LVDS-передатчики контролируют напряжение шины и выходной ток, с тем чтобы напряжение шины не превышало 2,4 В. Кроме того, в соответствии с TIA/EIA-899 неработающие передатчики и приемники не должны влиять на напряжение шины. Таким образом, однотипная M-LVDS-система не будет видеть напряжения шины, превышающего 2,4 В.

Стандарт TIA/EIA-899 активно поддержали два основных игрока на рынке LVDS-устройств – National Semiconductor и Texas Instruments (на их долю приходится 80% рынка автономных микросхем LVDS-интерфейса). В 2002 году они заключили соглашение по выпуску совместимых M-LVDS устройств, чтобы тем самым способствовать продвижению на рынок этой технологии многоточечной полнодуплексной передачи, позволяющей увеличить скорость передачи в сравнении с однопроводными системами в пять раз.

Таким образом, сегодня на рынке представлены в основном три типа LVDS-устройств: собственно LVDS, Bus LVDS или LVDM; M-LVDS. Это, естественно, сбивает разработчиков с толку. Попробуем разобраться в проблемах, возникающих при использовании различных видов LVDS-технологии в одних и тех же системах среднего и младшего класса. Насколько они совместимы друг с другом при работе в одной системе?

СОВМЕСТИМОСТЬ LVDS-ТЕХНОЛОГИЙ

Основные параметры, определяющие совместимость различных классов LVDS-устройств, – выходное напряжение передатчика, пороговое напряжение приемника и напряжение синфазных помех приемника. Как видно из табл.2, значения нормализованного по отношению к нагрузке напряжения передатчика могут отличаться почти в три раза от приводимого в стандарте значения минимального выходного напряжения, что, конечно, затрудняет использование различных приборов в системах связи типа point-to-point и multidrop. Способность приемника выдержать большие значения напряжения зависит от его диапазона напряжения синфазных помех и максимального дифференциального входного напряжения. Из табл.1 следует, что самое большое напряжение синфазных помех выдерживают устройства класса M-LVDS, которые, таким образом, наиболее пригодны для совместной работы с устройствами других типов. Но практика показывает, что это утверждение не всегда выполняется, если не учитывать такой фактор, как запас помехоустойчивости.

Запас помехоустойчивости для архитектур с дифференциальной шиной определяется минимальным значением выходного дифференциального напряжения передатчика минус максимальное значение по-

Таблица 2. Сравнение выходного дифференциального напряжения для различных типов LVDS-интерфейсов

Характеристика	LVDS, TIA/EIA-644A	BLVDS, стандарта нет	M-LVDS, TIA/EIA-899
Контрольная нагрузка, Ом	100	27–50	50
Минимальное выходное дифференциальное напряжение, мВ стандартное	247	200–247	480
нормализованное по отношению к контрольной нагрузке 100 Ом	247	494–741	960
нормализованное по отношению к контрольной нагрузке 40 Ом*	100	200–300	400

* Значение 40 Ом принято исходя из реальной оценки сопротивления объединительных плат с многими точками доступа.

рогового напряжения приемника. В обоих стандартах запас помехоустойчивости указан четко – это $247 - 100 \text{ мВ} = 147 \text{ мВ}$ в однородной системе для устройств TIA/EIA-644A стандарта и $480 - 50 \text{ мВ} = 430 \text{ мВ}$ в соответствии с TIA/EIA-899. Поскольку технология Bus LVDS полностью не соответствует ни одному из стандартов, разработчикам необходимо рассчитывать запас прочности, исходя из данных технических спецификаций.

Из рассмотрения запаса помехоустойчивости однородных систем и систем с применением различных классов LVDS-устройств, или смешанных систем (табл.3), следует, что, несмотря на меньший запас помехоустойчивости в сравнении со схемами двух других типов, собственно LVDS-приборы могут успешно работать с устройствами любой технологии при условии 100-Ом нагрузки. Поэтому, как правило, разработчики при создании систем с двухточечным соединением отдают предпочтение более быстродействующим LVDS-устройствам. В случае, когда основное требование системы – большой запас помехоустойчивости, а не быстродействие, даже в однородной двухточечной системе выбор падает на M-LVDS-технологии.

Последний параметр, который следует рассматривать при определении совместимости различных LVDS-устройств, – синфазные помехи приемника. В большинстве случаев допустимая разность потенциала земли передатчика и приемника для LVDS- и BLVDS-приборов оставляет $\pm 1 \text{ В}$. Но разработчик должен учитывать допустимое воздействие, которое может выдержать приемник при максимальных значениях синфазных помех, приводимых в технических условиях. Так, входное напряжение LVDS-приемников составляет $0-2,4 \text{ В}$, из чего следует, что изменение потенциала земли приемника при диапазоне синфазной помехи выходного сигнала драйвера $1,375-1,2 \text{ В}$ должно составлять 1 В . Однако, если выходное напряжение драйвера максимально (450 В) при значении синфазной помехи $1,375 \text{ В}$, допустимый сдвиг потенциала земли приемника будет равен всего 800 мВ . Поэтому многие производители выпускают приемники на большие значения входного напряжения. Так, для приемника типа SN65LVDS33D компании National Semiconductor диапазон допустимого входного напряжения составляет $-4...5 \text{ В}$.

Таким образом, однородная система – самый лучший вариант конструкции системы связи, хотя в ряде случаев допускается применение смешанных LVDS-интерфейсов. Для их успешной реализации разработчики должны строго следить за тем, чтобы значения характеристик установленных LVDS-устройств не превышали предельные значения, приводимые в их технических условиях.

ЧТО НОВОГО НА РЫНКЕ LVDS-УСТРОЙСТВ?

Каждая LVDS-технология находит свои области применения. Наиболее распространены интерфейсные компоненты LVDS-класса. Это и обычные компоненты интерфейса, такие как драйверы и приемники, монтируемые в малогабаритные корпуса и обслуживающие от одного до нескольких каналов, так и специализированные устройства. Популярны чипсеты микросхем параллельно-последовательных/последовательно-параллельных преобразователей, "развязывающие" быстродействие ТТЛ-интерфейсов и преобразующие "медленные" параллельные выходные сигналы в быстродействующие последовательные LVDS-сигналы и наоборот. Такие чипсеты позволяют существенно снизить затраты на соединители и кабели, а также сократить площадь, занимаемую соединителем, и тем самым уменьшить габариты, массу и стоимость системы. LVDS-интерфейсы заменяют PECL-устройства, отличающиеся высоким быстродействием, но большими энергозатратами и шумами, в ASIC и АЦП для телекоммуникационных систем. При этом многие LVDS-приборы совместимы по разводке выводов с существующими компонентами интерфейсов стандартов RS-422, PECL и LVPECL.

BLVDS-компоненты находят применение в быстродействующей аппаратуре передачи данных и в телекоммуникационной инфраструктуре. Благодаря более высокому выходному току они предоставляют новые возможности для решения проблем создания многоточечных интерфейсов с пропускной способностью 100 Мбит/с . Но истинно многоточечную связь обеспечивают M-LVDS-приборы, находящие применение как в кабельных системах с большим числом узлов, так и плотно упакованных объединительных платах. Применение интерфейсных компонентов стандарта TIA/EIA-899 позволяет увеличить пропускную способность в $5-10$ раз по сравнению с обычными интерфейсными приборами.

Сегодня разнообразные компоненты LVDS-интерфейса выпускаются многими фирмами, в том числе National Semiconductor, Texas Instruments, Philips Semiconductor, Mazim Integrated Products, Fairchild Semiconductor, Pericom Semiconductor. Ведущие поставщики компонентов LVDS-интерфейсов, как указывалось ранее – компании National Semiconductor и Texas Instruments.

Последнее выпущенное на рынок LVDS-устройство **фирмы National Semiconductor** – SerDes-чипсет, содержащий параллельно-последовательный и последовательно-параллельный преобразователи DS90C241/DS90C124. Чипсет позволяет преобразовывать 24 бит данных параллельной шины в поток последовательных дан-

Таблица 3. Расчетные значения запаса помехоустойчивости для однородных и смешанных систем

Параметр, характеризующий запас помехоустойчивости	LVDS-драйвер, LVDS-приемник	BLVDS-драйвер, BLVDS-приемник	M-LVDS-драйвер, M-LVDS-приемник	LVDS-драйвер, M-LVDS-приемник	BLVDS-драйвер, M-LVDS-приемник	M-LVDS-драйвер, LVDS-приемник	M-LVDS-драйвер, BLVDS-приемник
Входное пороговое напряжение, мВ	100	100	50	50	50	100	100
Дифференциальное напряжение, В	247	200–247	480	247	200–247	480	480
Минимальное выходное дифференциальное напряжение, оптимизированное по отношению к нагрузке 100 Ом, мВ	247	494–741	960	247	494–741	960	960
Минимальное выходное дифференциальное напряжение, оптимизированное по отношению к нагрузке 40 Ом, мВ	100	200–300	400	100	200–300	400	400
Запас помехоустойчивости при нагрузке 100 Ом, мВ							
Запас помехоустойчивости при нагрузке 40 Ом, мВ	0	100–200	350	50	150–250	300	300

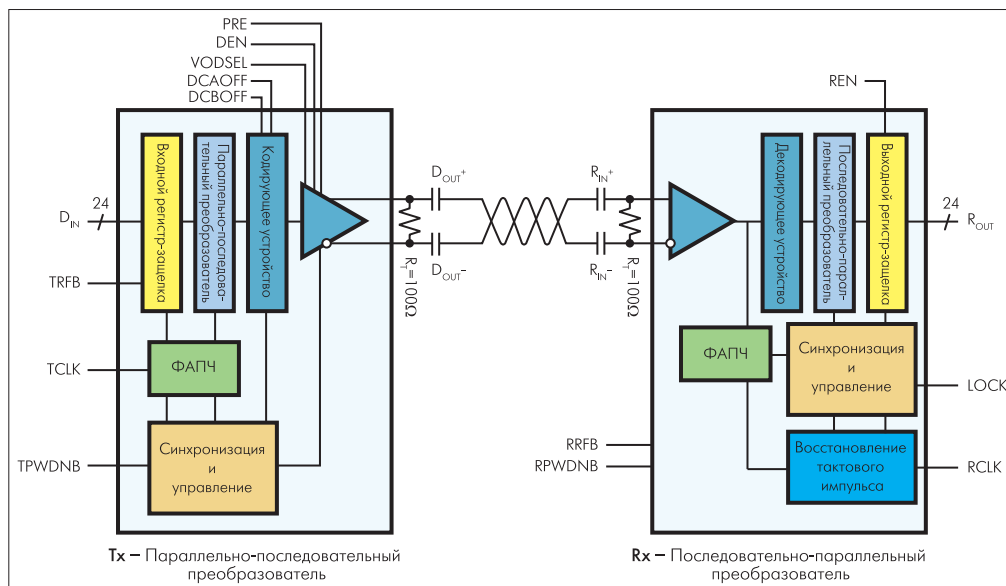


Рис.2. Блок-схема включения SerDes-чипсета

ных/управляющих сигналов с вложенной тактовой информацией (что исключает проблемы расфазировки параллельно передаваемых данных и тактовых сигналов) и обратно (рис.2). Благодаря произвольной синхронизации передаваемых данных в приемнике можно обойтись без генератора опорных тактовых импульсов. А это в свою очередь обеспечивает малые энергозатраты и шумы при последовательной передаче данных. Малая ширина линий передачи данных позволяет уменьшить число слоев металлизации печатных плат, ширину кабеля, габариты и число контактов соединителя и тем самым снизить стоимость системы на 50%. Кроме того, в микросхемах предусмотрены связь дифференциальной пары по переменному току и функция предварительной коррекции, обеспечиваемая подключенным к LVDS-выходам внешним резистором и позволяющая повышать уровень сигнала и передавать данные по кабелю длиной до 10 м. Запатентованные средства кодирования позволяют передавать сбалансированный по постоянному току поток данных.

Рабочая частота микросхем 5–35 МГц, максимальная пропускная способность – 840 Мбит/с, напряжение питания -3,0...3,6 В, диапазон рабочих температур -40...105°С. Выполнены они по 0,35-мкм КМОП-технологии. Монтируются обе микросхемы в 48-выводной корпус TQFP размером 7x7x1 мм. Предназначены для применения в плоскостельных дисплеях, автомобильных системах навигации и развлекательных средств, монтируемых на задних спинках сидений, в оборудовании наблюдения, КМОП/ПЗС-преобразователях изображения, кассовых терминалах и банкоматах. В ЖКИ с разрешением 800x400 элементов изображения чипсет DS90C241/DS90C124, обеспечивающий передачу сигнала по одной сигнальной паре проводов, позволяет получить то же качество изображения, что и LVDS-интерфейсы предыдущих поколений, требующие четыре пары проводов.

К числу новых приборов, выпущенных компанией National Semiconductor в 2005 году, относится и первый LVDS

SerDes-чипсет для интерфейсов аналоговых устройств, работающих при высоких температурах. Преобразователи параллельного кода в последовательный SCAN921025H и последовательного в параллельный SCAN9211226H обеспечивают прямую передачу до 10 бит цифровых данных на частоте 20–80 МГц по межсоединениям объединительной платы или неэкранированной витой паре. Пропускная способность интерфейсов – 200–800 Мбит/с. Чипсет предназначен для применения в промышленном оборудовании и автомобильных устройствах, работающих при высоких уровнях зашумленности и температур.

Для проверки работы систем в таких неблагоприятных условиях в микросхемах чипсета предусмотрены возможность самотестирования и тест-порт, отвечающий требованиям стандарта IEEE 1149.1 (JTAG) (рис.3). При включении питания разработчик может выбрать работу преобразователя последовательного кода в параллельный в режиме синхронизации или установить режим произвольной синхронизации данных. Потребляемая мощность микросхем чипсета на частоте 80 МГц не превышает 600 мВт. Монтируются микросхемы в малогабаритный 49-выводной BGA-корпус.

В августе 2005 года компания представила две LVDS-микросхемы четырехканальных буферов DS90LV004 и SCAN90004 с коррекцией передыскажения, защитой от включения при выключенной системе и от воздействия электростатического разряда напряжением до 15 кВ. Схемы предназначены для улучшения целостности передаваемых по межсоединениям объединительной платы или кабелю сигналов FPGA и ASIC, используемых в телекоммуникационных системах, устройствах передачи данных, промышленном, медицинском, автомобильном оборудовании и офисных системах воспроизведения изображения. Микросхемы обеспечивают скорость передачи

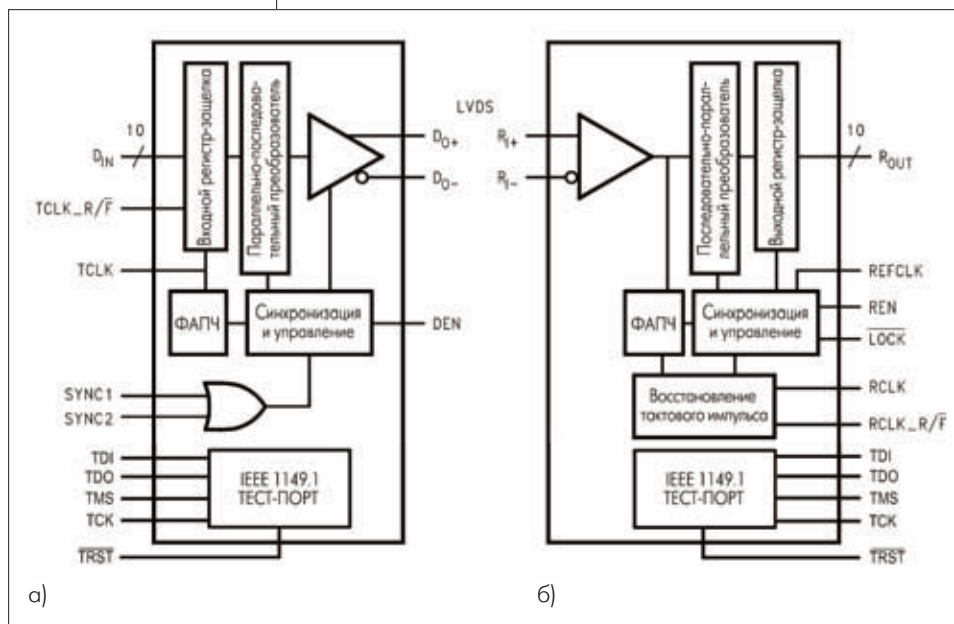


Рис.3. Блок-схема параллельно-последовательного (а) и последовательно-параллельного (б) преобразователей

до 1,5 Гбит/с. В микросхеме SCAN90004 предусмотрена тестируемость в соответствии со стандартом IEE1149.6 (JTAG). Напряжение питания микросхем 3,15–3,45 В, диапазон рабочих температур -40...85°C. Монтируются в 48-выводной корпус TQFP-типа.

Компания Texas Instruments в этом году представила LVDS-микросхему SN75LVDT1422, содержащую независимые 14-бит параллельно-последовательный и 14-бит последовательно-параллельный преобразователи (рис.4). Микросхема предназначена для применения в системах, где требуется двунаправленная передача данных, – модулях флэш-памяти, копировальных установках, принтерах. Параллельно-последовательный преобразователь принимает сигналы ТТЛ-уровня, передаваемые по 14 линиям связи, и генерирует два LVDS-потока данных плюс один LVDS-тактовый сигнал. Последовательно-параллельный преобразователь преобразует эти сигналы в 14 ТТЛ-сигналов плюс один тактовый сигнал ТТЛ-уровня. Встроенный ФАПЧ обеспечивает рабочий диапазон частоты 10–100 МГц. Микросхема имеет три терминатора дифференциальных LVDS-входов, что позволяет минимизировать стоимость и площадь платы. Скорость передачи данных – 175 Мбайт/с, что достаточно для передачи видеоданных на расстояния, большие, чем при использовании ТТЛ-интерфейса. Средняя потребляемая мощность на частоте 100 МГц – менее 360 мВт, в режиме пониженного энергопотребления – 500 мкВт. Выдерживаемое напряжение электростатического разряда превышает 5 кВ. Диапазон рабочих температур – от -10 до 70°C. Монтируется в 64-выводной корпус TQFP-типа.

Интерес представляет и выпущенная в начале этого года отделением Burr-Brown компании Texas Instruments КМОП-микросхема восьмиканального 10-бит АЦП ADS5277 с быстродействием 65 Мвыборок/с и LVDS-интерфейсом (рис.5). ФАПЧ микросхемы позволяет повысить частоту входящего тактового сигнала выборки АЦП в 12 раз. Сигнал этой частоты предназначен для преобразования в последовательный поток и передачи выводимых данных восьми преобразователей микросхемы. Помимо восьми каналов вывода данных LVDS-интерфейс поддерживает передачу сигналов синхронизации битов и слов. Скорость передачи тактового сигнала данных в шесть раз выше скорости тактового сигнала выборки, а скорость

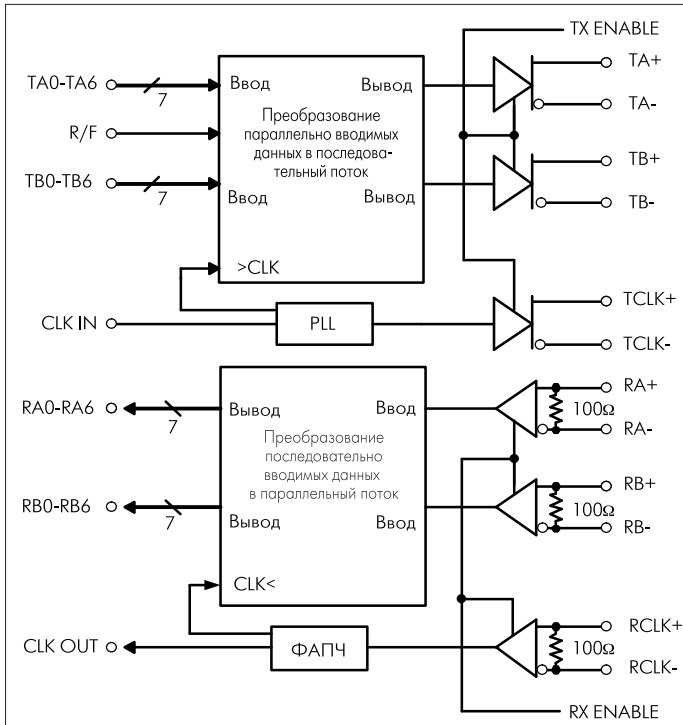


Рис.4. Функциональная блок-схема микросхемы SN75LVDT1422

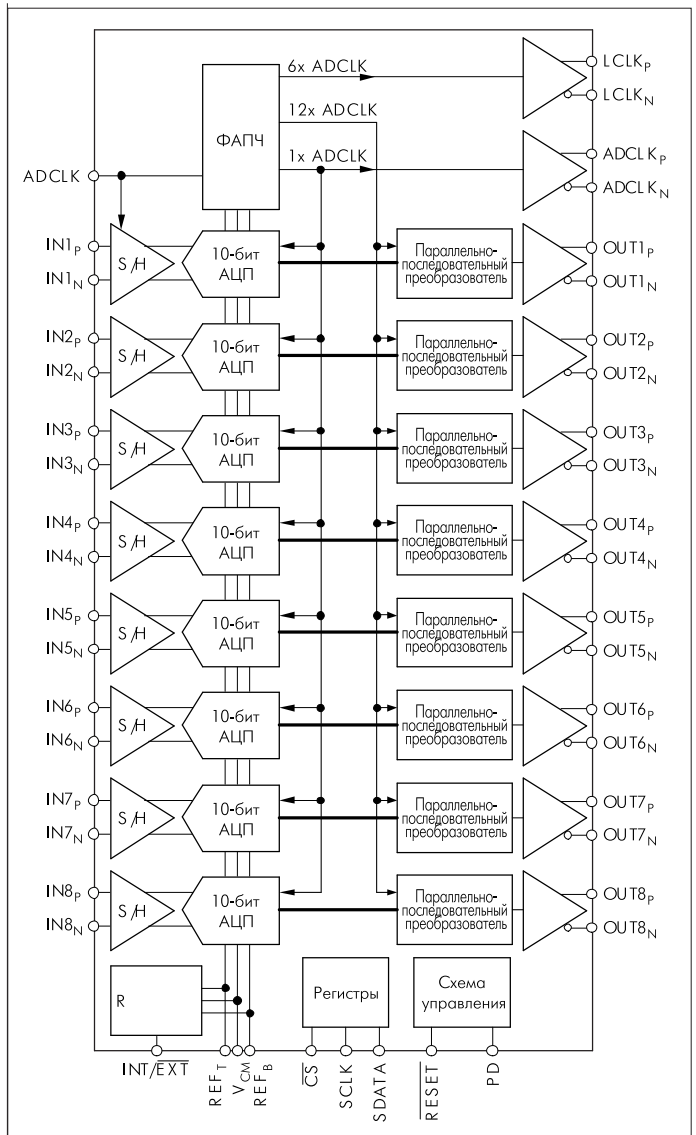


Рис.5. Блок-схема АЦП с LVDS-интерфейсом

тактового сигнала слов равна скорости тактового сигнала выборки. Микросхема может работать с внутренним или внешним источником опорного сигнала. Лучшие характеристики обеспечивает работа с внутренним источником, хотя при этом потребляемая мощность составляет 911 мВт, тогда как при использовании внешнего источника она несколько ниже – 845 мВт. Напряжение питания преобразователей микросхемы – 3,3 В, диапазон рабочих температур -40...85°C. Отношение сигнал-шум на промежуточной частоте 5 МГц равно 61,7 дБ. Монтируется в 80-выводной корпус TQFP-типа. АЦП предназначен для портативного УЗ-оборудования, лентопротяжных устройств и испытательного оборудования.

LVDS-технология находит широкое применение с момента ее появления в 1996 году. Производители выпускают разнообразные решения дифференциального интерфейса, способного поддерживать скорость передачи до 1 Гбит/с на расстояния до 10 м. При этом потребляемая мощность значительно меньше, чем требуют интерфейсы предыдущих поколений (стандартов RS-422, RS-485). Наиболее широко до недавнего времени LVDS-технология применялась в системах point-to-point и multidrop. Принятие стандарта TIA/EIA-899 позволило предоставить миру многоточечной связи преимущества дифференциального метода передачи с использованием сигналов низкого уровня.



26-я РЕДАКЦИЯ TOP500: “ГОЛУБОЙ ГЕН” – ВНЕ КОНКУРЕНЦИИ, РОССИЯ – В TOP100

14 ноября 2005 года в Сиэтле на традиционной конференции по суперкомпьютерам была опубликована 26-я редакция списка 500 мощнейших суперкомпьютеров TOP500 (www.top500.org). Сенсаций она не принесла, однако зафиксированные в ней достижения впечатляют. Первую позицию продолжает занимать BlueGene/L (Голубой ген) – совместное детище компании IBM и Управления национальной ядерной безопасности Министерства энергетики США, установленное в Ливерморской национальной лаборатории (LLNL). За последний год, обосновавшись на первой строчке TOP500, “Голубой ген” уже учетверил свою производительность, превысив 280 Tflops на тесте Linpack. Это больше, чем производительность всех 500 мощнейших суперкомпьютеров из 19 редакции TOP-500 (июнь 2002 года). Интересно, что история повторяется – тогда, 3,5 года назад, лидером стал Earth Simulator компании NEC (35,8 Tflops), оказавшийся производительнее всех ЭВМ списка TOP500 от ноября 1998 года, т.е. тоже 3,5-летней давности. Может, это новая тенденция? Отметим, в мире только BlueGene/L превысил заветный уровень 100 Tflops.

Удвоилась за год и цена “входного билета” в список первых 10 суперкомпьютеров TOP10 – теперь она превышает 20 Tflops. За полгода в список TOP10 вошли четыре новых суперкомпьютера (3-, 5-, 6- и 10-я позиции), причем два из них – корпорации Cray, имя которой с 2001 по 2004 год не появлялось в первой десятке.

Нижняя планка TOP100 с 2,026 Tflops поднялась до 3,98. А попасть в список TOP500 теперь может компьютер с производительностью не ниже 1,6457 Tflops – практически вдвое больше, чем год назад (850 Gflops). Порог в 1 Tflops пройден. Причем год назад 500-й суперкомпьютер из современного TOP500 занял бы 173 позицию. Практически удвоилась за год и суммарная производительность 500 суперкомпьютеров – с 1,127 до 2,3 Pflops.

IBM стала безраздельным лидером как производитель суперкомпьютерных систем – в TOP500 их 219 (43,8%). Причем по установленной мощности (суммарной производительности всех систем) дости-

жение “голубого гиганта” еще выше – 52,8%. Ее основной конкурент – компания Hewlett-Packard – на второй позиции, являясь поставщиком 168 суперсистем (33,6%, по установленной мощности – 18,8%). Доли остальных производителей не идут ни в какое сравнение. По числу инсталляций суперкомпьютеров компаниям Cray, Silicon Graphics (SGI) и Linux Network принадлежат по 3,6–3,2%, NEC, Atira Technology и Hitachi – по 1,2–1,0%. Однако суммарная производительность суперкомпьютеров Cray – 6,2%, SGI – 5,5%.

Примечательно, что 360 суперкомпьютеров (72%) – это кластерные системы, причем в 249 из них кластеры объединены сетью Gigabit Ethernet, еще 70 используют сеть Myrinet компании Myricom.

Практически 2/3 (333 из 500) суперкомпьютеров строятся на основе микропроцессоров (МП) компании Intel. Причем в подавляющем большинстве – с 32-разрядной архитектурой (285 систем на МП Pentium 4 Xeon, еще две – на Pentium 4 и Pentium Pro). В 81 из них используется новая технология EM64T (Extended Memory 64 Technology) расширения шин данных для архитектуры IA-32. Остальные 46 суперсистем оснащены МП Itanium 2.

За Intel следует IBM – 73 суперкомпьютера оснащены ее МП (PowerPC 440 – 19, POWER4+ и POWER5 – по 16, POWER4 – 9, PowerPC 970 – 9, POWER5+ – 1, POWER3 – 3). МП семейства Opteron компании AMD также наращивают свое присутствие в суперкомпьютерах – на них основано уже 55 суперсистем (третье место), хотя полгода назад их было лишь 25.

США, безраздельно доминируя как производитель, остаются безусловным лидером по числу установленных суперкомпьютеров – 305 систем, далее следуют Великобритания (41), Германия (24), Япония (21), Китай (17) и Австралия (11).

Отрадно, что Россия вновь вернулась в TOP100 – кластер 15000BM Межведомственного суперкомпьютерного центра РАН (MCLC) в июне 2005 занимал 56 место, сейчас он на 69 позиции.

По материалам www.top500.org

26-я редакция TOP500, ноябрь 2005 года

Номер	Компьютер	Производитель	Число процессоров	Производительность, Gflops		Где установлен	Страна	Год
				максимальная	пиковая			
1	BlueGene/L – eServer Blue Gene Solution	IBM	131072	280600	367000	Lawrence Livermore National Laboratory	США	2005
2	BGW – eServer Blue Gene Solution	IBM	40960	91290	114688	IBM Thomas J. Watson Research Center	США	2005
3	ASC Purple – eServer pSeries p5 575 1.9 GHz	IBM	10240	63390	77824	Lawrence Livermore National Laboratory	США	2005
4	Columbia – SGI Altix 1.5 GHz, Voltaire Infiniband	SGI	10160	51870	60960	NASA/Ames Research Center/NAS	США	2004
5	Thunderbird – PowerEdge 1850, 3.6 GHz, Infiniband	Dell	8000	38270	64512	Sandia National Laboratories	США	2005
6	Red Storm Cray XT3, 2.0 GHz	Cray	10880	36190	43520	Sandia National Laboratories	США	2005
7	Earth-Simulator	NEC	5120	35860	40960	The Earth Simulator Center	Япония	2002
8	MareNostrum – JS20 Cluster, PPC 970, 2.2 GHz, Myrinet	IBM	4800	27910	42144	Barcelona Supercomputer Center	Испания	2005
9	Stella – eServer Blue Gene Solution	IBM	12288	27450	34406,4	ASTRON/University Groningen	Голландия	2005
10	Jaguar – Cray XT3, 2.4 GHz	Cray	5200	20527	24960	Oak Ridge National Laboratory	США	2005
...								
69	MVS-15000BM, eServer BladeCenter JS20 (PowerPC970 2.2 GHz), Myrinet	IBM	924	5355	8131,2	MCLC РАН	Россия	2005
...								
100	AlphaServer SC45, 1 GHz	Hewlett-Packard	2560	3980	5120	Commissariat a l'Energie Atomique (CEA)	Франция	2001
...								
500	Blade Cluster BL-20P, Pentium4 Xeon 3.2 GHz, GigEthernet	Hewlett-Packard	460	1645,7	2944	Sun Trust Florida	США	2005