

# НАНОЭЛЕКТРОНИКА уровня 100–50 нм ТЕХНОЭКОНОМИЧЕСКАЯ ПЕРСПЕКТИВА

**На пороге нового тысячелетия ключевым фактором разработки и производства микропроцессорных и нейроУБИС становится синтез технологии и экономики (техноэкономика) [1–3]. Причем понятие “техноэкономика” можно трактовать не только как влияние прорывных технологий на экономику, но и как влияние экономических факторов на развитие технологии. В этой связи, как никогда ранее, приобретают значение конкурентоспособность технологий, приборно-схемотехнических базисов и архитектур УБИС, а также эффективность производства и НИОКР. Оригинальные, нестандартные решения могут открыть новые пути развития электроники, привести к неожиданным, качественно новым результатам.**

## **ЭВОЛЮЦИЯ ОТ МИКРО- К НАНОЭЛЕКТРОНИКЕ: ТЕХНОЛОГИЯ И ЭКОНОМИКА**

В обозримой перспективе (до 2020 года) лидирующую роль в качестве основного полупроводникового материала сохранит кремний (и кремниевые технологии). Это обусловлено главным образом экономическими причинами. Большинство современных микропроцессорных и нейроУБИС реализованы в КМОП-базисе, поскольку он обеспечивает минимальное статическое энергопотребление и очень малое потребление на низких и средних рабочих частотах, а также высокую плотность упаковки элементов и простоту технологической реализации.

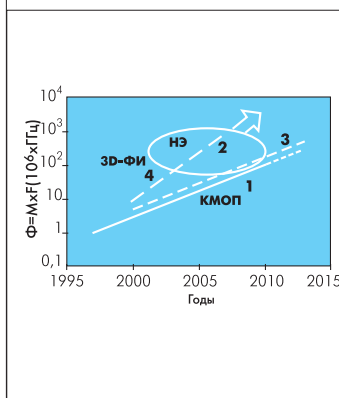
Кремниевые КМОП-элементы с задержками 10–15 пс незначительно уступают в технологическом быстродействии (в режиме кольцевого генератора) наиболее быстродействующим элементам на GaAs и материалах группы  $A^3B^5$  (с задержками 5–10 пс), но более чем на порядок превосходят своих конкурентов в интеграции и, самое главное, в стоимости промышленной реализации. Так, в 1996–1999 годах цена одного КМОП-вентилля в базовом матричном кристалле (БМК) с интеграцией 300–1200 тыс. вентилей/кристалл для ведущих фирм Японии и США составляла около 0,01–0,05 цента против 0,2–1 цента за вентиль для GaAs-БМК с максимальной

А.Н. Бубенников, А.А. Бубенников,  
А.В. Зыков, А.В. Ракитин

интеграцией 30–130 тыс. вентилей/кристалл, выпускаемых мировым лидером – фирмой Vitesse.

Дальнейшее повышение функциональной производительности будет происходить главным образом за счет уменьшения минимального размера (F) в области глубокого субмикрона ( $<0,35$  мкм) и освоения перспективного диапазона 50–100 нм наряду с увеличением плотности упаковки (PE) и площади кристалла  $D^2$  ( $D > 15-20$  мм), размеров самой кремниевой пластины (с диаметром свыше 300–400 мм), а также совершенствованием схемотехнических и архитектурных решений.

Число простейших приборных структур N в УБИС без учета линий связи в кристалле можно оценить как  $N = F^2 D^2 PE$  [4, 5]. За 40 лет развития интегральной технологии, с момента появления первых ИС в 1958–59 годах, площадь минимального литографического квадрата  $F^2$  уменьшилась в  $10^4$  раз, площадь кристалла  $D^2$  увеличилась примерно в 300 раз, коэффициент эффективности упаковки возрос в ~100 раз. При этом число приборов современных УБИС выросло в  $3 \cdot 10^8$ . В то же время при значительном увеличении надежности удельная стоимость производства (стоимость всех технологических процессов, приведенных к  $1 \text{ см}^2$ ) остается практически неизменной в течение нескольких десятилетий: 3,9–3,7 долл./см<sup>2</sup> в 1995–1999 годах при прогнозе 3,7–3,4 долл./см<sup>2</sup> в 2001–2010 годах. Соответственно на порядок прогнозируется снижение удельной стоимости отдельных приборов: от 0,2 миллицента в 2001 году до 0,02 миллицента в 2010 году [1, 2].



**Рис. 1. Прогноз эффективной производительности (произведение рабочей частоты на число приборов в УБИС) для промышленных микропроцессорных КМОП УБИС (кривая 1), экспериментальной квантовой нанозлектронной технологии (область 2), функционально-интегрированных трехмерных УБИС для версий нормального УБИС для версий нормального развития кремниевой 100-50 нм “классической” нанозлектроники (кривая 4)**

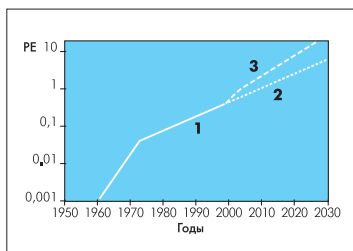


Наблюдается явная тенденция коррелированного снижения размеров, потребляемой мощности, а также стоимости разработки и рыночной цены конкурентоспособных наукоемких продуктов (КНП) при постоянном повышении их производительности. Показатели информационно-вычислительных КНП конца 1970-х годов (10 MIPS, 10 кВт, 20 тыс. долл.) за два десятка лет прогрессировали до 10–100 MIPS, 1–30 Вт и 10–100 долл.

Согласно эмпирическому закону Мура, в последние 20 лет плотность упаковки элементов УБИС каждые полтора года увеличивалась примерно в два раза. Причем более интенсивно прогрессировала степень интеграции регулярных структур (ИС динамической памяти) по сравнению с неоднородными микропроцессорными логическими схемами (рис. 1 в [2]). Вопрос заключается в том, сколько времени будет сохраняться данная тенденция – до каких пор кремниевая технология будет превосходить по техникоэкономическим показателям новые направления квантовой технологии (одноэлектронной и резонансного туннелирования), а также оптические и биотехнологии.

Сегодня очевидны огромные перспективы квантовых одноэлектронных трехэлектродных приборов – транзисторов (SET), предельной формы электронных приборов, в которых изменение состояния одного электрона вызывает изменение состояния транзистора в целом. Но конкурентность подобных логических УБИС с техникоэкономическими позициями “классическим” направлениям (рис. 1) весьма спорна. Особенно это касается логических УБИС, где к таким проблемам, как плохая воспроизводимость электрических характеристик нанозлектронных приборов, низкое подавление шума (при отсутствии эффективных механизмов удержания флуктуаций заряда на островке SET на уровне  $0,1-0,3 e$ ), добавляется малое системное быстродействие. При вполне достижимой к 2010–2020 годам плотности упаковки SET в УБИС  $10^{10}-10^{11} \text{ см}^2$  экспериментально достигнутые граничные частоты в системе элементов SET пока не превышают сотен килогерц при собственных внутренних временах переключения около 0,8–2 пс.

Следовательно, наиболее перспективные области применения квантовых интегральных систем – однородные схемы памяти большой емкости и плотности. Для неоднородных логических систем перспективы данного класса приборов весьма туманны, тем более что пока еще не решена проблема стыковки SET-фрагментов с



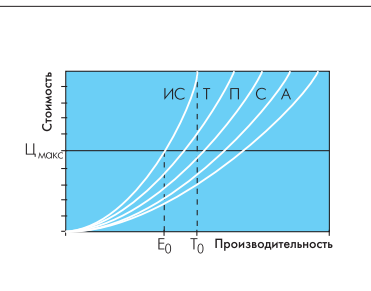
**Рис.2. Плотность упаковки реализованных ИС: 1 – промышленные КМОП-технологии; 2 – прогнозируемые постКМОП-технологии; 3 – функционально-интегрированные трехмерные биполярно-полевые УБИС**

кремниевыми элементами УБИС при кардинальном снижении энерговыделения такой смешанной системы (менее  $70-100 \text{ Вт/см}^2$ ).

В соответствии с прогнозом SIA Roadmap 1997 года [6] (рис. 1), квантовая нанозлектроника (10 нм и ниже) должна как минимум на два порядка превосходить в эффективной производительности кремниевые КМОП-УБИС уровня 100 нм в 2005 году и 50 нм после 2010 года, чтобы оправдать вложение огромного (в первую очередь рискованного) капитала для массового промышленного производства квантовых нанозлектронных КНП. В то же время возможны конкурентоспособные разработки микропроцессорных (кривые 3 и 4) а также нейроУБИС в рамках перспективных кремниевых технологий с топологическими нормами около 100–50 нм [7–9].

Парадокс современного состояния микро- и нанозлектроники в том, что изготовление собственно приборов УБИС значительно дешевле и проще, чем формирование многоуровневых межэлементных соединений приборных фрагментов. Он объясняется тем, что плотность межэлементных соединений кристалла УБИС растет экспоненциально с количеством логических элементов. Это обуславливает, учитывая постоянный рост плотности упаковки (рис. 2), жесткие требования устранения длинных связей между логическими элементами и переход к систолическим системам или нейросетям [4, 5, 10]. В результате весьма перспективными представляются кремниевые технологии с разрешением 50–100 нм. Однако их реализация требует новых подходов как к организации производства, так и к схемотехническим и архитектурным решениям элементного базиса.

Новые прорывные разработки нанозлектронных КНП за счет технологических, приборных, схемотехнических и архитектурно-системных подходов приведут не только к резкому увеличению производительности и прогрессивному сдвигу технологических барьеров, но и к новой зависимости цены от производительности (рис. 3). Прорывная разработка отодвигает не только технологический барьер



**Рис.3. Зависимость цены от производительности УБИС для стандартной технологии (ИС) и прорывных разработок за счет технологических (Т), приборных (П), схемотехнических (С), архитектурно-системных (А) методов. Ц – цена КНП,  $E_0$ ,  $T_0$  – экономические и технологические барьеры**

ер, что достижимо в рамках старой технологии при огромных затратах и ценах на конечный продукт [1,2], но смещается и экономический барьер, снижая в конечном итоге цену при большей производительности. Таким образом, эффект внедрения прорывной технологии на новых производствах заключается в кардинальном смещении вниз зависимости “цена-производительность” УБИС. Чем дальше раздвигаются технологический и экономический барьеры, тем ощутимее вклад “прорыва” в обеспечение конкурентности новой технологии и рыночного успеха соответствующих нанозлектронных КНП.

### МИНИ-ФАБЫ И СПЕЙСФАБЫ

По-видимому, значимую роль в создании КНП с технологическим уровнем 50–100 нм будут играть мини-фабы. Парадигма мини-фаба – индивидуальная обработка пластин в кластерном, мультипроцессорном оборудовании класса чистоты 0,1 (в перспективе – 0,01) в чистых комнатах класса 100–1000; использование быстрых термических обработок для получения мелких профилей приборов УБИС; интегрированная компьютерная система управления и роботского манипулирования пластинами (SIM); эффективный контроль процессов (in-situ, ex-situ и др.). Все это ведет к трансформации пилотного производства в рентабельное мелкосерийное (100–1000 пластин в месяц) с минимизацией риск-инвестиций (рис. 4) и резкому сокращению цикла изготовления КНП.

Мини-фабы позволяют получать высокую прибыль от продажи КНП [1-3], добиваться сверхвысокого выхода годных схем и сверхоперативности их изготовления (десять часов). Высокая адаптируемость мини-производства при низком уровне инвестиций делает его привлекательным как полигон для принципиально новых технологий – СВiCМОS, VMМОS-SOI, PMМОS-SOI, GaAs, Si-GaAs, HgCdTe, оптоэлектронных 2- и 3-мерных систем на пластине (СП) и др.

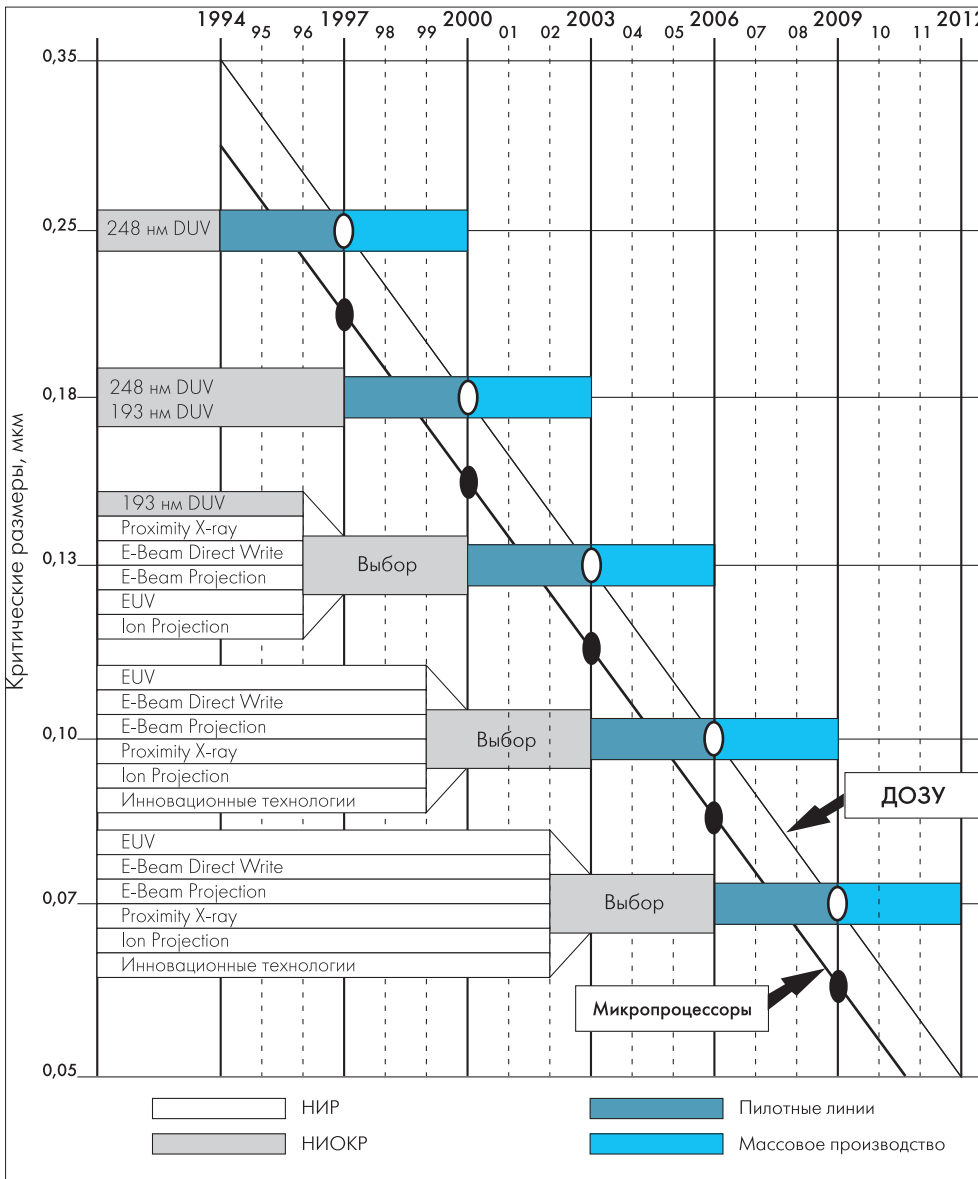


Рис.4. Эволюция критических уровней литографии в опытном и массовом производстве

Производственный процесс мини-фабы моделируют на “виртуальном мини-фабе” (рис. 5). С помощью программно-алгоритмических методов и САПР производят анализ, оптимизацию и синтез техпроцессов, топологий приборных структур, схемных фрагментов и архитектур реально производимых УБИС и СП, модифицируются технологические маршруты изготовления ИС. В результате сокращается число прогонов тестовых пластин и корректировок технологического маршрута в реальном производстве.

Мини-фабы обеспечивают значительный выигрыш в скорости изготовления УБИС (а также в стоимости при ограничении на время производственного цикла) по сравнению с массовыми мегафабами (рис. 6). У них огромные потенциальные возможности в более экономной реализации систем одной и той же производительности, поскольку их производство дешевле массового на многие сотни миллиардов долларов (рис. 7). Кроме того, мини-фаб вводится в строй за 6–14 месяцев, что как минимум в три–пять раз быстрее сроков запуска мегафаба.

Широкие возможности для развития нанотехнологий будущего связаны с переносом производства в космос. В космических условиях действует ряд долговременных факторов, благоприятных для конкурентного полупроводникового производства: сверхвысокий вакуум

( $10^{-13}$ – $10^{-14}$  Торр), состояние невесомости, солнечная радиация, низкие температуры, а также перепады температур на освещенной и теневой сторонах, возможность проведения “медленных” процессов. Эти факторы, дефицитные в земных условиях, открывают новые возможности для получения сверхчистых полупроводниковых материалов и их композитов (Si-Ge, Si-GaAs,  $A^3B^5$  и др.) – улучшение однородности, стехиометрии и воспроизводимости состава и свойств, повышение степени структурного совершенства и чистоты материалов.

Наилучшим способом увеличения выхода годных микросхем было бы создание полного замкнутого цикла изготовления УБИС и СП на спейсфабах – от выращивания в невесомости кристаллов кремния методом зонной плавки до проведения базовых операций и процессов, которые исключали бы образование дефектов в кремнии (низкотемпературные и быстрые термические процессы в сверхвысоком вакууме и невесомости, предельно чистые химикаты и самоочищающееся техоборудование и т.д.). Особенно перспективны “медленные” процессы создания бездефектных структур, в частности молекулярно-лучевая эпитаксия для выращивания сверхтонких пленок космических приборных структур типа кремний на диэлек-



Рис.5. Структура моделирования производства УБИС и СП

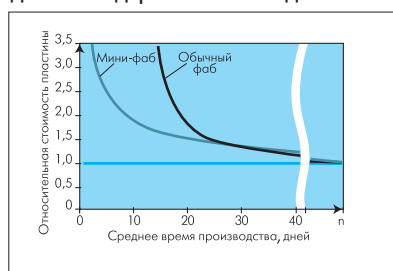




трике, кремний на сапфире, Si-GaAs и Si-Ge. Принципиально новым подходом, позволяющим перейти к полностью автоматизированному производству интеллектуальных УБИС и СП со сверхвысоким выходом годных, является безлитографическое изготовление.

На спейсфабах возможна наиболее эффективная реализация трехмерных СП, размещенных на кремниевых 8–10-дюймовых пластинах, когда “этажерочные” системы связи чипов (по горизонтали и вертикали) организуют в виде либо оптических соединений, либо электронных пучковых связей [1]. Именно в условиях спейсфаба, в сверхвакууме космоса, открываются огромные преимущества СП с пучковыми электронными связями между чипами и пластинами в интегрированной “мультисеточной системе”, где электронные пучки, эмитируемые кремниевыми автокатодами интерфейсных блоков чипов и пластин, отклоняются специальными электродами на пластинах. Число пучковых связей между чипами и пластинами в трехмерных СП может достигать нескольких десятков тысяч, а в перспективе – нескольких миллионов [1].

Однако технологические маршруты и аппаратура на спейсфабах будут существенно отличаться от современного технологического оборудования. Так, в качестве источника энергии может использоваться концентрированная солнечная энергия. Основные химические вещества для формирования структурированного материала должны содержаться в исходной пластине-заготовке.

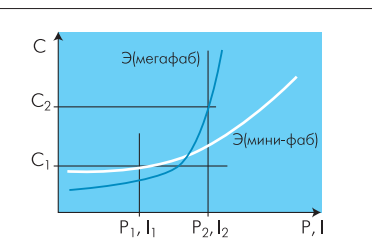


**Рис. 6. Зависимость стоимости обработанных пластин от среднего времени производства для обычного мегафаба и мини-фаба**

Экономические предпосылки организации подобного производства заключаются в огромной стоимости бездефектного производства СП с приборами нанометровых размеров в земных условиях. При малом весе и относительной дешевизне используемых материалов конечная продукция получается весьма дорогой (табл. 1). Несмотря на необходимость значительных инвестиций в будущие

спейсфабы, стоимость производства для стандартных массовых мегафабов всё же несоизмеримо превосходит стоимость спейсфабов [1]. Использование произведенных на спейсфабах КНП со сверхконкурентными технико-эксплуатационными параметрами быстро окупит все инвестиции. Экономические барьеры становления и развития космического производства КНП могут быть устранены в рамках национальных и международных стратегических альянсов [1–3].

Не исключено, что организация поисковых работ и мелкосерийного изготовления УБИС и СП на мини-фабах и спейсфабах вместе с массовым выпуском товарной наукоёмкой продукции на гибких масштабируемых мегафабах явится стержневой основой разрабо-



**Рис. 7. Зависимость стоимости производства мегафаба и мини-фаба от производительности УБИС и СП**

ток КНП микро- и наноэлектроники будущего. Тем более, что цикл реинвестиций мини-фаба может быть доведен до двух–трех лет вместо шести- семилетних циклов для мегафабов [1, 2].

### ВОЗМОЖНОСТЬ ТЕХНОЭКОНОМИЧЕСКОГО ПРОРЫВА В РАЗРАБОТКАХ УБИС

Рассмотрим один из возможных вариантов техноэкономического прорыва при изготовлении на мини- и спейсфабах нового класса УБИС и СП на вертикальных совмещённых МОП-элементах (ВСМОП), в которых электроны и дырки двигаются по одному и тому же каналу (рис. 8) [7, 9]. Функционально-интегрированная ВСМОП-структура позволяет минимизировать размеры элементов вплоть до четырех литографических квадратов, избавиться от необходимости отдельно разводиться шины питания каждого элемента, обходиться одной операцией литографии (без металлизации) и использовать низковольтное питание (0,4–0,6 В).

ВСМОП представляет собой вертикальный МОП-транзистор со специальной конструкцией стока и истока. Он может работать и как p-канальный, и как r-канальный в зависимости от управляющих сигналов на затворе. Исток должен поставлять в канал носители r- и n-типа, а сток – их беспрепятственно поглощать. В качестве истока можно использовать общий для всех ВСМОП r-p-переход в подложке. При работе ВСМОП на этот r-p-переход подается напряжение питания порядка 0,4–0,7 В, смещающее истоковый r-p-переход в прямом направлении. В качестве стока ВСМОП используется сложный контакт, например p+-r-типа, два контакта Шотки, контакт металл-туннельный диэлектрик-полупроводник.

Поскольку канал ВСМОП предназначен как для электронов, так и для дырок, то концентрация легирующей примеси в подзатворной области полупроводника должна быть небольшой (не более  $10^{13}$ – $10^{14}$  см<sup>-3</sup>), что обеспечивает симметрию пороговых напряжений виртуальных n- и r-канального транзисторов. Допустимо даже использовать нелегированный полупроводник. Это особенно актуально при переходе к наноэлектронной технологии, когда целесообразно исключить легирование областей с нанометровыми размерами.

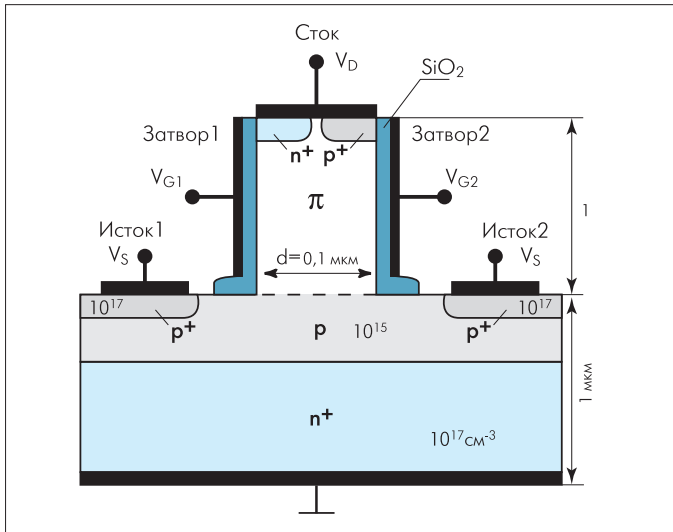
Проведённое численное моделирование и оптимизация ВСМОП-структур (рис. 9) с  $d=0,1$  мкм,  $W=0,02$ – $2$  мкм и  $l=0,05$ – $0,5$  мкм,  $V_s=0,5$ – $0,6$  В, показало, что они обладают высокими рабочими характеристиками: технологическим быстродействием в режиме кольцевого генератора – менее 100 пс, минимальными геометрическими размерами, приемлемой высокой плотностью тока, ослаблением короткоканальных эффектов. Статическая ячейка памяти на ВСМОП в виде

**Таблица 1. Сравнение параметров мегафаба, мини-фаба и спейсфаба УБИС**

Параметр	Массовый, групповой мегафаб КМОП СБИС	Гибкое мини-производство	
		Мини-фаб, 2000 год	Спейсфаб, 2005 год
Производительность, пластин/мес.	10000–20000	500–1000	50–100
Транспорт пластин	Атмосферные кассеты	Вакуумные кассеты	Без кассет
Площадь чистых комнат, м <sup>2</sup>	>10000	500	20–80
Класс чистых комнат	1	100–1000	10
Стоимость производств, млн. долл.	1000–3000	100	300–900
Минимальный литографический размер, нм	250	100	100–50
Диаметр пластин, мм	150–200	300–400	300–400
Интеграция, приборов/см <sup>2</sup>	10 <sup>6</sup>	10 <sup>8</sup> –10 <sup>9</sup>	10 <sup>9</sup> –10 <sup>12</sup>
Тактовая частота, МГц	300	1500	3000
Автоматизация производства, %	20	90–95	100
Утилизация оборудования, %	25–45	70–90	100
Выход годных, %	50–70	95	99,9
Цикл изготовления, дней	30–60	2–4	5–20

RS-триггера может быть выполнена на площади в 8–10 литографических квадратов. Использование во внутренней структуре процессорных УБИС и СП плотноупакованных ВСМОП-элементов логики и памяти позволяет снизить размеры и потребляемую мощность.

ВСМОП с минимальными топологическими размерами от 100 до 50 нм позволят на мини- и спейсфабах будущего получить плотность упаковки процессорных УБИС и СП от  $10^9$  до  $10^{11}$  логических элементов/см<sup>2</sup>, соответственно. При толщине подзатворного диэлектрика 3–5 нм, симметричном пороговом напряжении 0,2–0,3 В, напряжении питания 0,5 В, разнице между логическими уровнями 0,5 В задержка вентиля в режиме кольцевого генератора составляет от 10 до 80 пс, а системная задержка – 100–300 пс. Подобное сочетание производительности с плотностью размещения является наилучшим для низковольтных процессорных кремниевых УБИС. Оно позволяет обеспечить поразрядную совместимость специализированных процессорных и запоминающих устройств и создавать сверхплотноупакованные коммутационные устройства. Однолитографическая ВСМОП-технология обладает значительными преимуществами перед КМОП- [11] и КБиКМОП-процессами [1] в отношении производственных установок (минимизации энергетических затрат) и продолжительности производственного цикла (табл. 2).

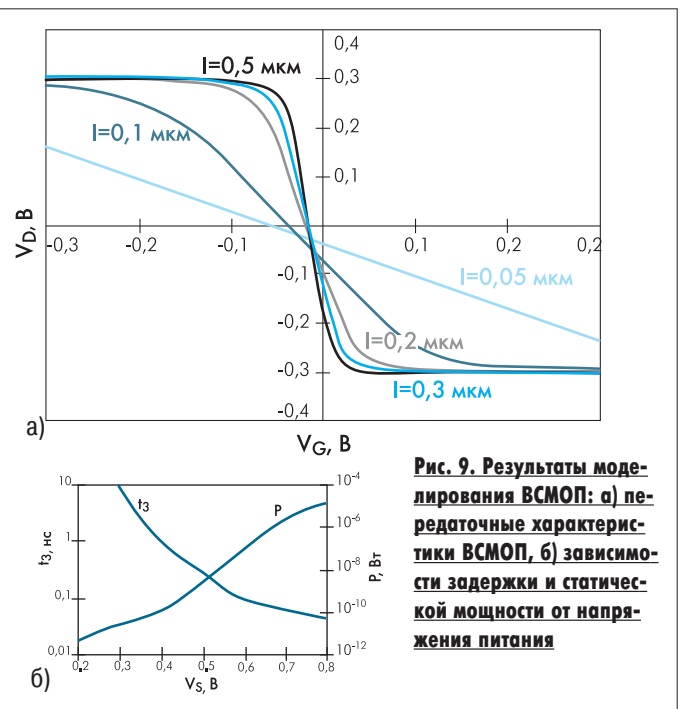


**Рис. 8. Трехмерная вертикальная совмещенная МОП-структура перспективных УБИС**

На базе ВСМОП весьма эффективны оптоэлектронные совмещенные МОП-транзисторы (ОСМОП), использующие один и тот же канал для переноса носителей разных знаков, генерируемых оптическим излучением. Это крайне важно для систем с оптическим питанием и в устройствах с оптоэлектронной обработкой информации. Оптическое питание предоставляет дополнительную степень свободы в построении

**Таблица 2. Параметры мини-фаба для процесса производства (ВСМОП/КМОП/БиКМОП) УБИС**

Технологические этапы	Параметры	Число процессов	Чистое время, мин
Степперы	1/1/1	5/13/25	30/60/100
Литографические линии	1/1/1	5/15/25	30/90/150
Установки влажной очистки	2/2/2	15/12/40	300/250/600
Установки сухой очистки	2/2/2	16/35/40	60/80/320
Плазменные реакторы	12/11/16	18/33/42	50/240/360
Быстрые термические процессы	4/10/7	7/30/24	50/220/220
Имплантеры	1/1/2	8/6/16	60/50/100
Установки напыления	2/2/3	5/5/4	40/140/40
Общее количество	25/30/34	79/149/218	—
Общее время, мин	—	—	720/1030/1890



**Рис. 9. Результаты моделирования ВСМОП: а) передаточные характеристики ВСМОП, б) зависимости задержки и статической мощности от напряжения питания**

нии интеллектуальных вычислительных систем, где естественные световые источники позволяют устранить зависимость от дополнительной аппаратуры, что существенно, например, в условиях космоса.

В рамках гибких мини-производств реально изготовить на 100-долларовой необработанной пластине либо на “обработанной” 1000-долларовой пластине до 300 систем на кристалле, каждая из которых стоит от 100 до 1000 долл. Минимальная прибыль при этом –  $(200-1) \times (100 \dots 1000)$  долл. С учетом того, что производительность мини-фаба – до тысячи пластин в месяц, месячная прибыль составит десятки миллионов, а годовая – несколько сотен миллионов долларов. Техноэкономический прорыв в изготовлении перспективных ВСМОП (ОСМОП) УБИС и СП на гибких оперативных мини- и спейсфабах ближайшей и отдаленной перспективы может затмить самые оптимистические прогнозы в микро- и нанозлектронике. ○

**ЛИТЕРАТУРА**

1. Bubernikov A.N., Bubernikov A.A., Rakin V.V. New Technonomics Trends and Concepts of Manufacturing for Competitive Deep-Submicron ULSI and WSI. – ISSM'97, San Francisco, 1997.
2. Бубеников А.Н., Бубеников А.А. Техноэкономика в производстве наукоемких продуктов микроэлектроники. – Электроника: НТБ, 1997, № 6.
3. Бубеников А.Н., Бубеников А.А. Микроэлектроника мобильной эры и финансовые кризисы. – Электроника, 1998, № 3–4.
4. Бубеников А.Н. Архитектурно-технологический облик интеллектуальных нейронных сетей на кремниевых пластинах и трёхмерных нейрокомпьютерах. – Зарубежная радиоэлектроника. Успехи современной радиоэлектроники, 1998, № 1.
5. Meindl J.D. Low Power Microelectronics: Retrospect and Prospect. – Proc. IEEE, 1995, v.83, № 4.
6. SIA 1997 National Technology Roadmap for Semiconductors.-Semiconductor Industry Association. Third Draft, 1997, Roadmap, 1/22/97.
7. Ракитин В.В., Филиппов Е.И. Субмикронные элементы на совмещенных МОП-транзисторах. – Микроэлектроника, 1997, т. 26, № 4.
8. Бубеников А.Н., Зыков А.В., Ракитин В.В. Численное моделирование планарных совмещенных МОП-структур для низковольтных быстродействующих УБИС. – Известия вузов. Электроника, 1999, № 1.
9. Бубеников А.Н., Зыков А.В., Ракитин В.В. Численное моделирование и оптимизация вертикальных совмещенных МОП-структур УБИС. – Известия вузов. Электроника, 1999, № 3.
10. Gosser K.F., Pacha C. et al. Aspects of Systems and Circuits for Nanoelectronics. – Proc. IEEE, 1995, v.83, № 4.
11. Electronic Engineering Times, 1997, N 942.