

Последние достижения при создании чиплетов с использованием мостовых межсоединений

Д. Суханов¹

УДК 621.3 | ВАК 2.2.2

Сегодня искусственный интеллект (ИИ) все больше проникает во все сферы жизни человека. Также активно развиваются системы связи поколений 5G/6G и такие приложения, как высокопроизводительные вычисления (HPC – high-performance computing), автономные транспортные средства, Интернет вещей, большие объемы данных (для облачных вычислений). Подобные приложения требуют более совершенных технологий корпусирования, в том числе с использованием чиплетов. В данной статье рассматриваются различные современные решения с применением мостовых межсоединений, которые позволяют существенно снизить стоимость и размеры систем на базе чиплетов.

Одной из самых популярных передовых технологий корпусирования является 2,5D- или 3D-интеграция интегральных схем (ИС), что схематически показано на рис. 1а. Компания TSMC назвала интеграцию 2,5D ИС «чип на пластине на подложке» (Chip-on-wafer-on-substrate, CoWoS).

Видно, что устройства системы на кристалле (СНК), такие как центральный процессор (CPU) и графический процессор (GPU), а также память с высокой пропускной способностью (high bandwidth memory, HBM), поддерживаются пассивным (2,5D) или активным (3D) переходными слоями с отверстиями в кремнии (through-silicon vias, TSV) – интерпозерами. Наконец, весь модуль прикрепляется к печатной плате с помощью шариков припоя (BGA) и паяльной пасты. Такая система с несколькими микросхемами и гетерогенно-интеграционное корпусирование обусловлены требованиями к производительности и форм-фактору и предназначены для приложений с чрезвычайно высокими плотностью и производительностью.

Первые документы по интеграции 2,5D ИС были опубликованы в 2005 году. В 2013 стало доступно большое количество GPU от самых разных производителей на сравнительно простых интерпозерах. Спустя почти 20 лет после первого упоминания о 2,5D ИС появился GPU с шестью HBM2 на «огромном», по меркам микроэлектроники, активном интерпозере размером 160×160 мм² – и это уже сложнейшая 3D-интеграция.

Что же ждет нас дальше? Может быть – весь ИИ в одном устройстве, а точнее в одной 3D-микросхеме?

2,5D или 3D ИС с TSV-интерпозером обладают высокой стоимостью. Одна из ключевых причин этого заключается в том, что при производстве TSV-интерпозера используется дорогой технологический процесс (64 нм), а также наблюдаются потери выхода годных из-за большого размера интерпозера и присутствия межсоединений.

Давайте разберемся с самыми последними достижениями в технологиях микроэлектроники, которые позволят заменить дорогостоящие TSV-интерпозеры. За последние 5–7 лет стали все более «популярны» так называемые кремниевые мосты. Что это такое? Каких видов они бывают? Какое развитие они получили?

ВСТРОЕННЫЙ МНОГОКРИСТАЛЬНЫЙ МЕЖБЛОЧНЫЙ МОСТ

В 2016 компания Intel опубликовала первую статью о мосте для связи чиплетов. Ключевой задачей того времени было показать замену TSV-интерпозера (рис. 1а) на встроенный многокристальный межкомпонентный мост (Embedded Multi-die Interconnect Bridge, EMIB), как схематически показано на рис. 1б и рис. 2. Видно, что кристалл EMIB встроен в полость подложки корпуса, которая поддерживает чиплеты с тонкими металлическими слоями линий перераспределения (redistribution layers, RDL). Размер такого моста очень мал, и при этом полностью отсутствует громоздкий TSV-интерпозер.

Для EMIB есть как минимум три важные задачи (рис. 1б и рис. 2):

¹ ООО «Остек-ЭК», заместитель технического директора, Sukhanov.D@ostec-group.ru.

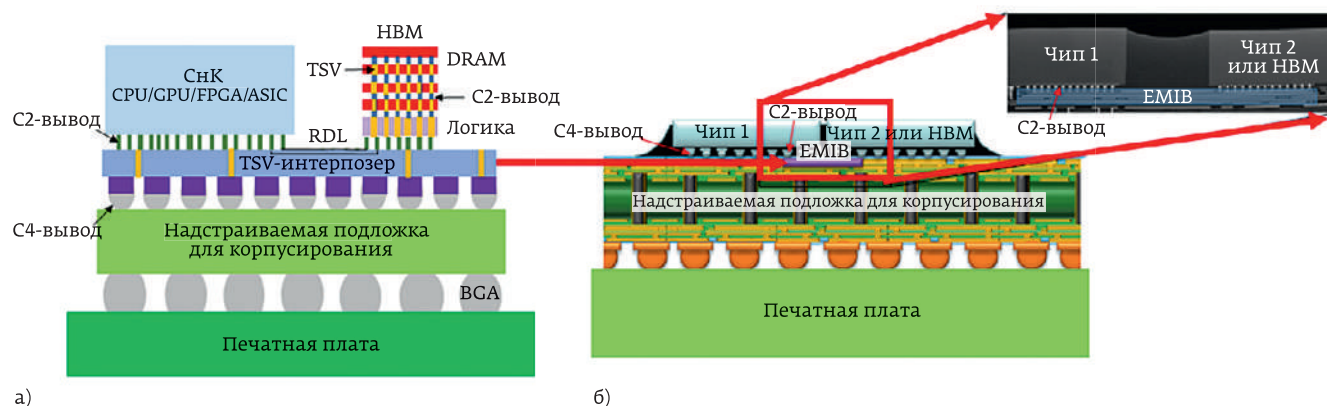


Рис. 1. Интеграция 2,5D или 3D ИС с TSV-интерпозером (а) и чиплеты без TSV-интерпозера (EMIB) (б) [1]

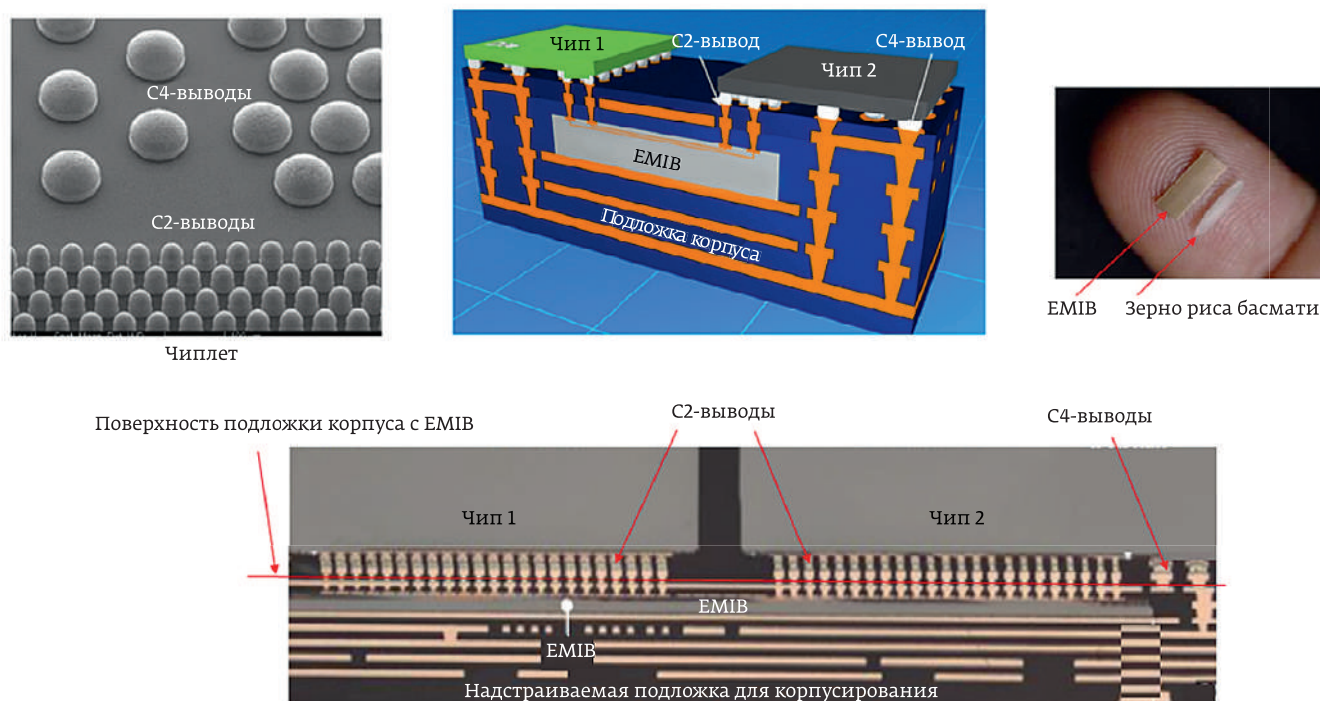


Рис. 2. Решение с EMIB компании Intel [1]

- создание на пластине двух разных типов выводов для межсоединений, а именно C2-bumps, или микровыступов (неразрушаемых столбиковых выводов) и C4-bumps (припойных шариковых выводов), которые частично разрушаются при операции межсоединения, при этом у EMIB нет подобных объемных выводов (bumps);
- внедрение перемычки в полость наплавленной подложки и последующее ламинирование верхней поверхности подложки, чтобы она была достаточно плоской для соединения чиплетов;

- соединение чиплетов на подложке с помощью встроенного моста.

На рис. 3 показан продукт, состоящий из четырех СнК, четырех НВМ и четырнадцати EMIB.

ПРЯМАЯ ГЕТЕРОГЕННАЯ ИНТЕГРАЦИЯ ОТ IBM

Дальнейшим развитием кремниевых мостов для межсоединений стала прямая гетерогенная интеграция (Direct Bonded Heterogeneous Integration, DBHi, рис. 4), которую предложила компания IBM. Уже к 2021 году был представлен ряд материалов, изготовленных по этой технологии.

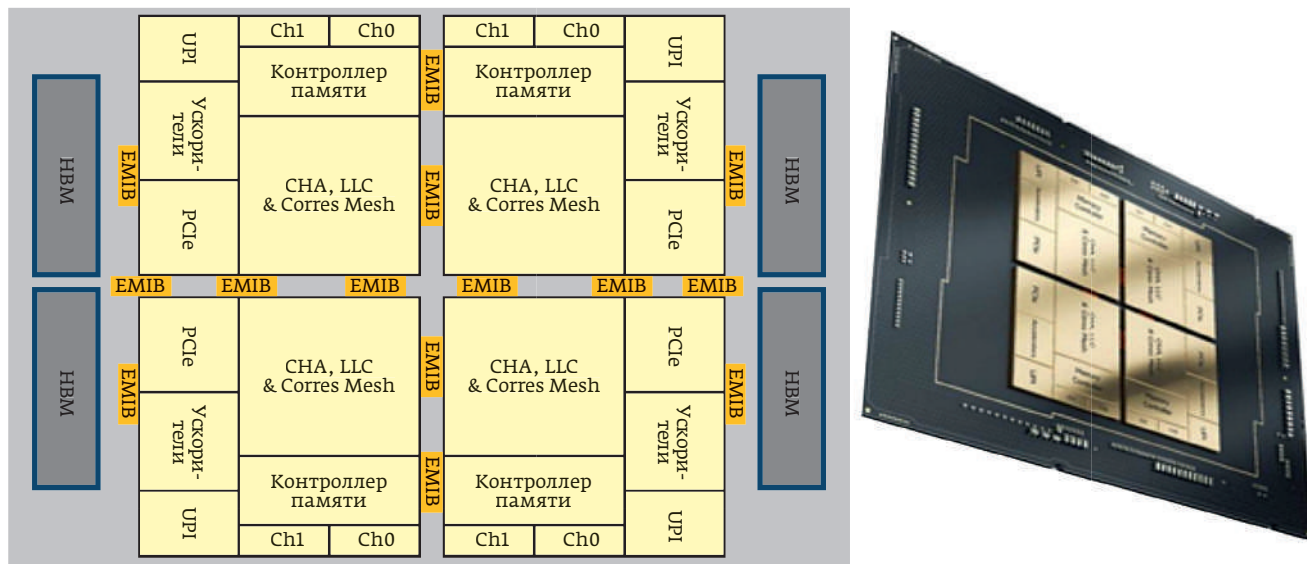


Рис. 3. Процессор Sapphire Rapids компании Intel [1]

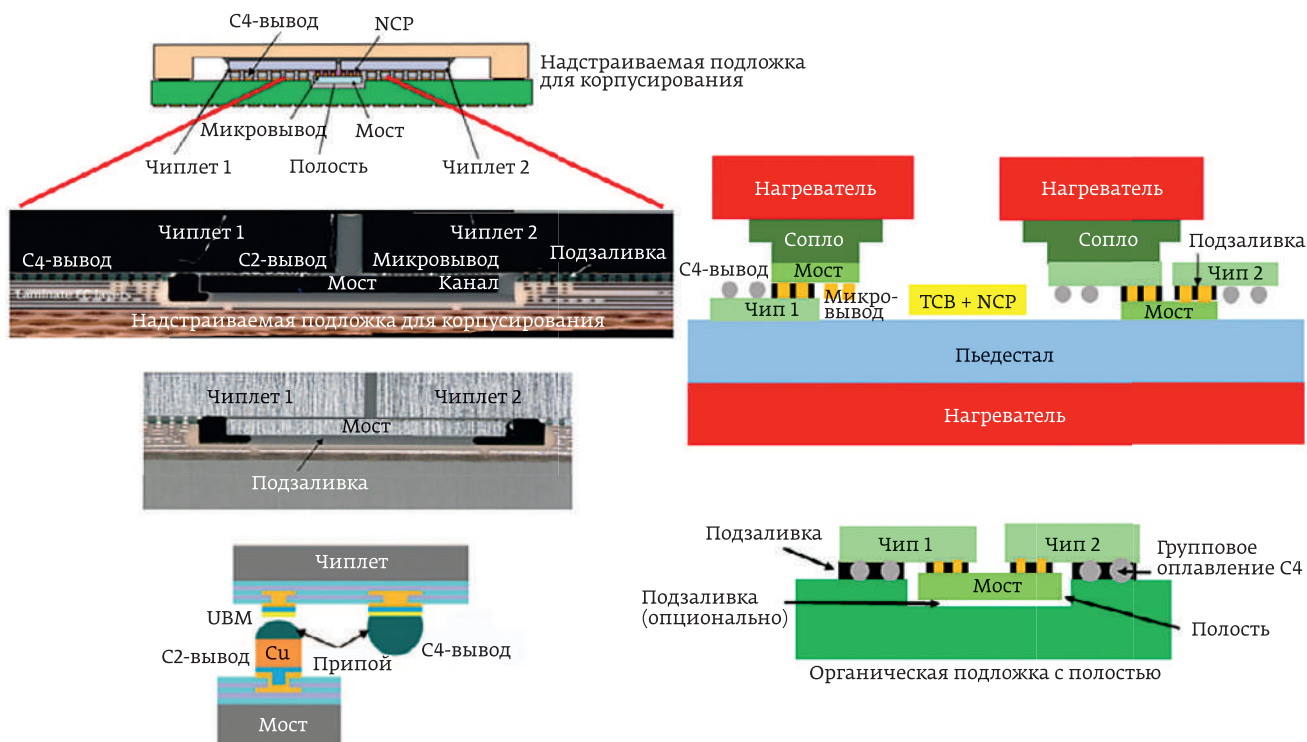


Рис. 4. DBVi от IBM [1]

Основные различия между EMIB Intel и DBVi IBM:

- EMIB Intel содержит два типа выводов (C4 и C2) на чиплетах, а на самом мосту нет подобных выводов (рис. 2), тогда как DBVi IBM содержит только C4-выводы на чиплетах и C2-выводы на мосту (рис. 4);
- у Intel EMIB мост встроен в полость надстроенной подложки с помощью материала для монтажа кристаллов, а затем ламинирован другим слоем сверху, в то время как IBM DBVi представляет собой просто обычную подложку с полостью сверху (рис. 4).

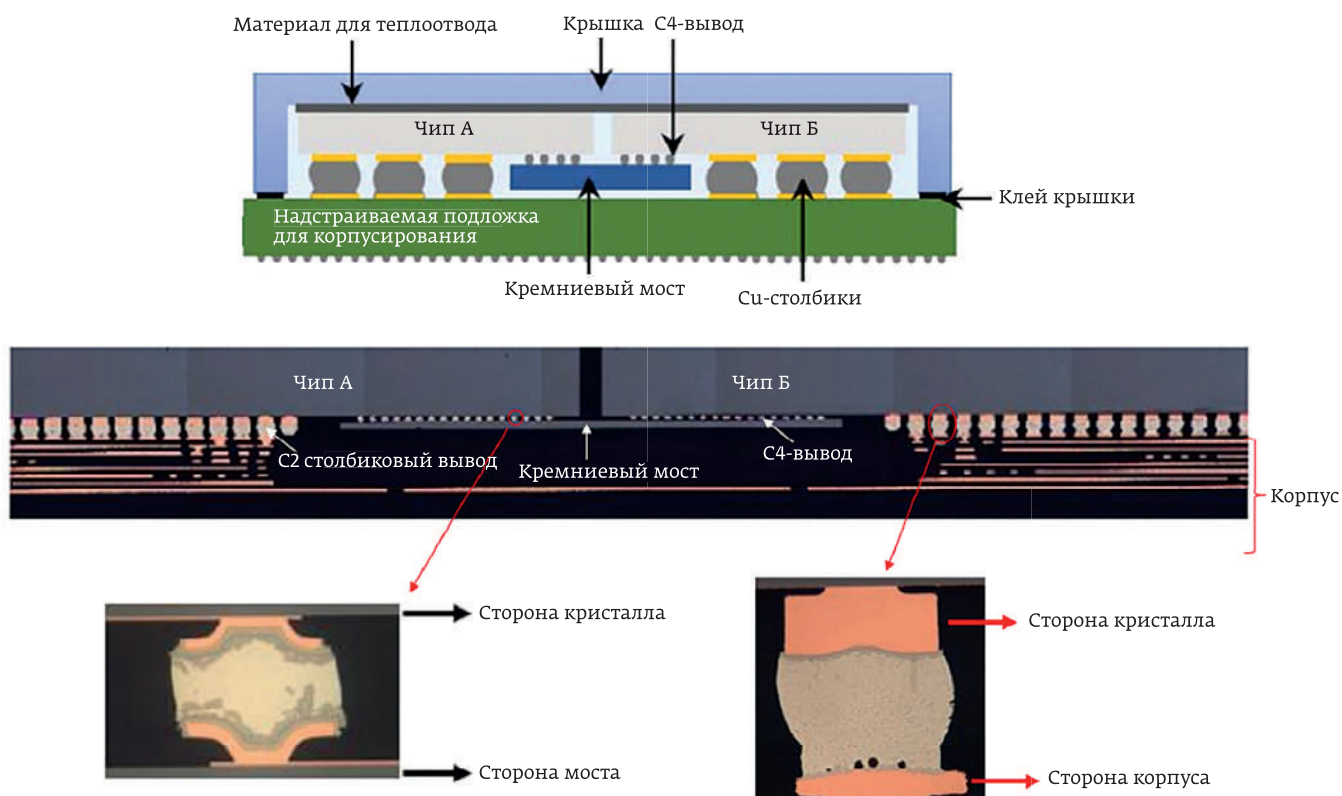


Рис. 5. Si-мост DBN от IBM для чиплетов на подложке корпуса сборки без полости [1]

Процесс сборки DBN очень прост (рис. 4). Сначала на чип 1 наносится непроводящая паста (non-conductive paste, NCP). После этого чип 1 и мост соединяются с помощью термокомпрессионного соединения (thermocompression bonding, TCB). Затем NCP наносится

на мост, а чип 2 и мост соединяются с применением TCB. После этих шагов модуль (чип 1 + мост + чип 2) помещается на органическую подложку с полостью, а затем проходит стандартный процесс сборки с оплавлением с перевернутым чипом (reflow flip-chip).

В 2023 году было продемонстрировано, что полость в подложке корпуса не является необходимой для такой технологии (рис. 5). Другие производители также представили решения без полости (рис. 6, 7).

ЛОКАЛЬНОЕ ПОЛУПРОВОДНИКОВОЕ СОЕДИНЕНИЕ ОТ TSMC (LSI)

В 2023 году компания TSMC опубликовала материал о замене CoWoS кремниевым мостом, встроенным в эпоксидный компаунд для заливки (epoxy molding compound, EMC), с разветвленными RDL. Основная причина для использования этой технологии состоит в том, чтобы справиться с потерей уровня выхода годных при производстве с постоянно

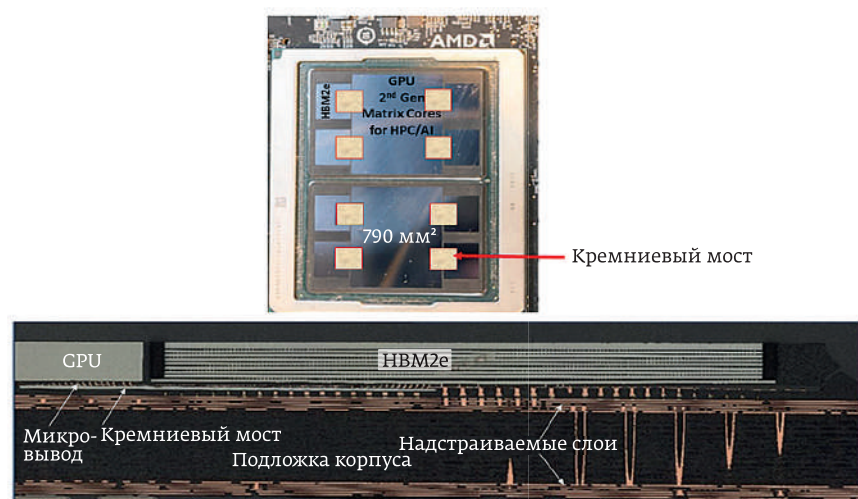


Рис. 6. Вычислительный ускоритель AMD Instinct™ MI250X с Si-мостом для чиплетов на подложке корпуса без полости [1]

увеличивающимся размером TSV-межсоединений. Ухудшение выхода годных настолько велико, что стоимость становится «космической».

Рассмотрим несколько примеров от TSMC (рис. 8). Использован CoWoS с шаблоном 1х (830 мм²) для Xilinx, с шаблоном 2х (1660 мм²) для Nvidia. Для шаблона 3х (2500 мм²) потеря выхода годных становится слишком

велика, поэтому необходима новая технология межсоединения CoWoS-L (CoWoS + LSI + RDL, LSI – local silicon interconnect). Влияние размера TSV-интерпозера на выход годных очевидно.

На рис. 9 продемонстрирована замена TSV-интерфейса CoWoS на LSI. На рис. 9б показан кремниевый мост, встроенный в EMC с RDL (CoWoS-L). По сути, CoWoS-L –

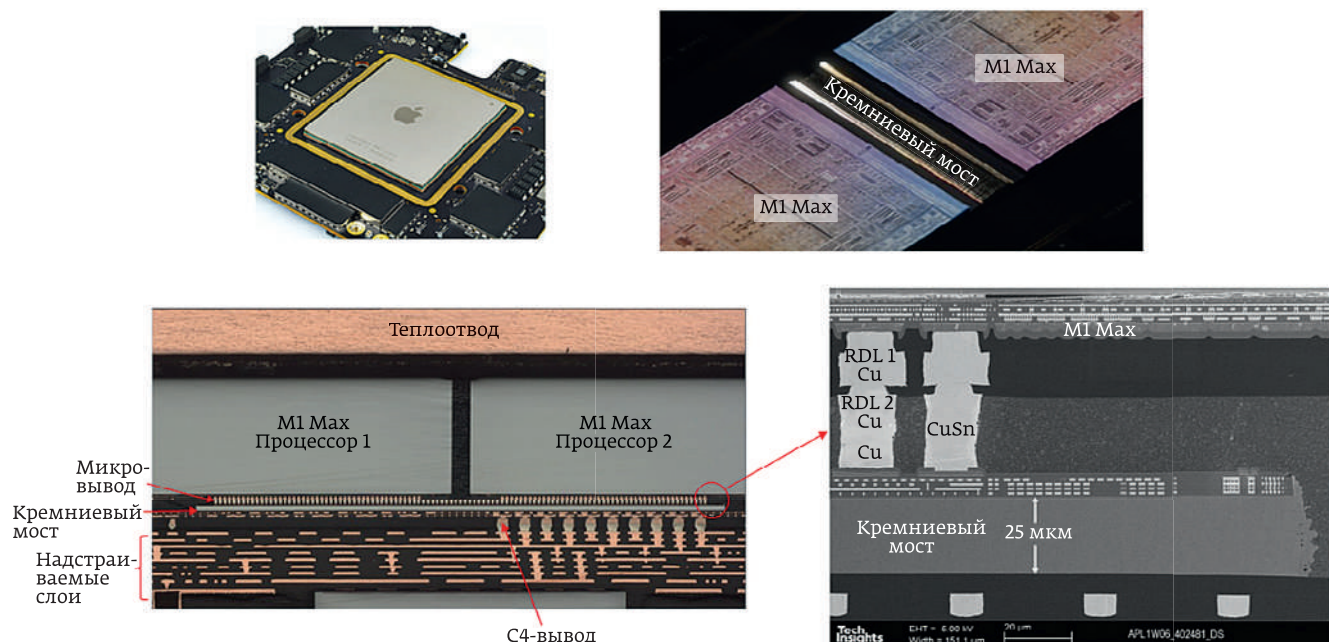


Рис. 7. UltraFusion от Apple с Si-мостом для SnK на подложке корпуса без полости [1]

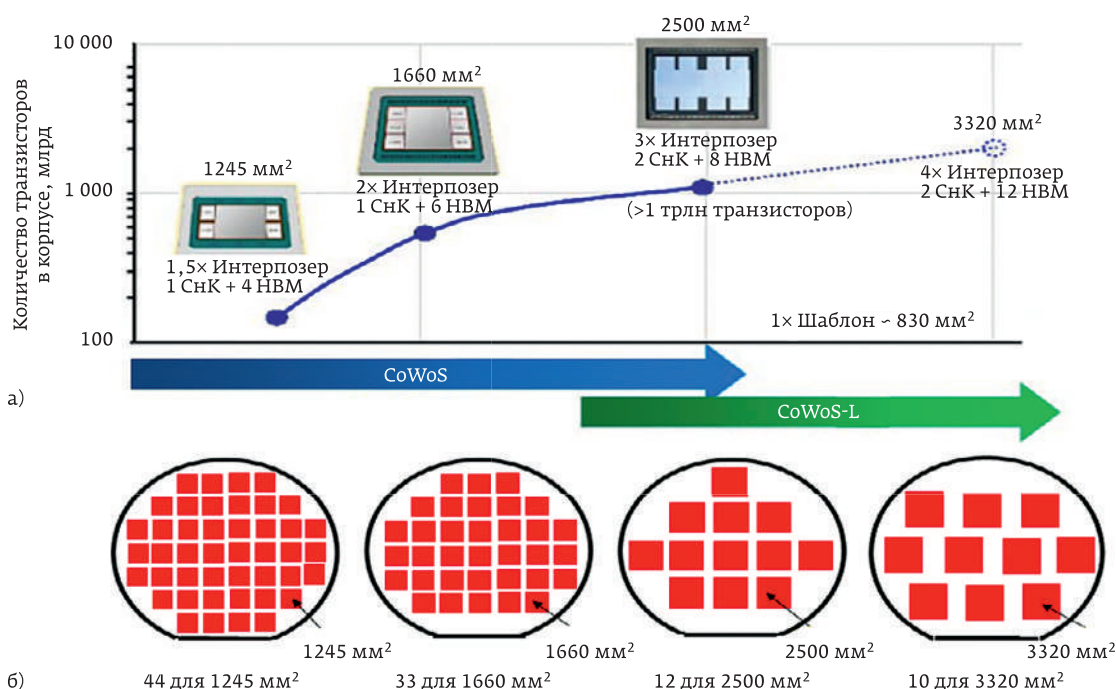


Рис. 8. Дорожная карта TSMC для CoWoS и CoWoS-L (а) и количество TSV-интерпозеров в зависимости от их размера (б) [1]

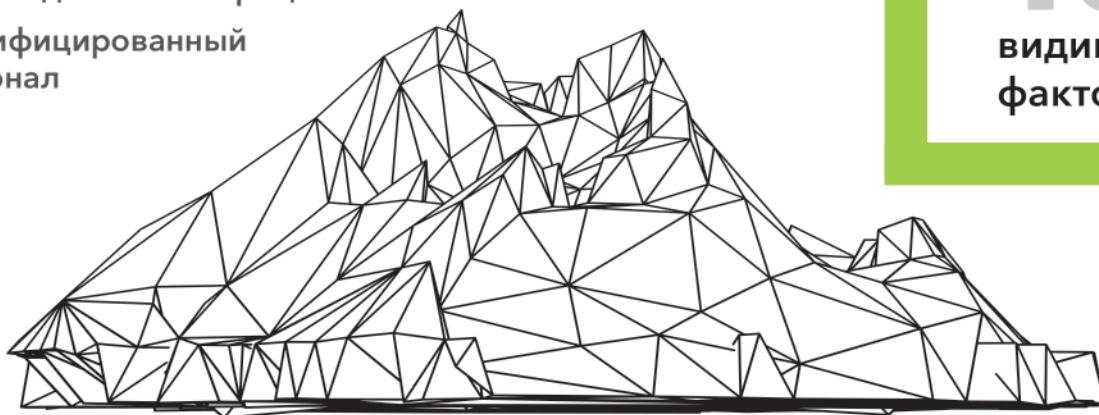
Ostec-Care

Независимость от скрытых проблем

- Качество оборудования и ПО
- Проект и конфигурация производственных процессов
- Квалифицированный персонал

10%

видимых
факторов



90%
скрытых

- Грамотная эксплуатация
- Качественные расходные материалы и запасные части
- Своевременное обслуживание
- Диагностика и ремонт
- Модернизация аппаратной и программной частей



Остек-ЭК | Группа компаний Остек

Оборудование и сервис для микроэлектронных производств
ostec-micro.ru | 4micro.ru | micro@ostec-group.ru | +7 (495) 788-44-42

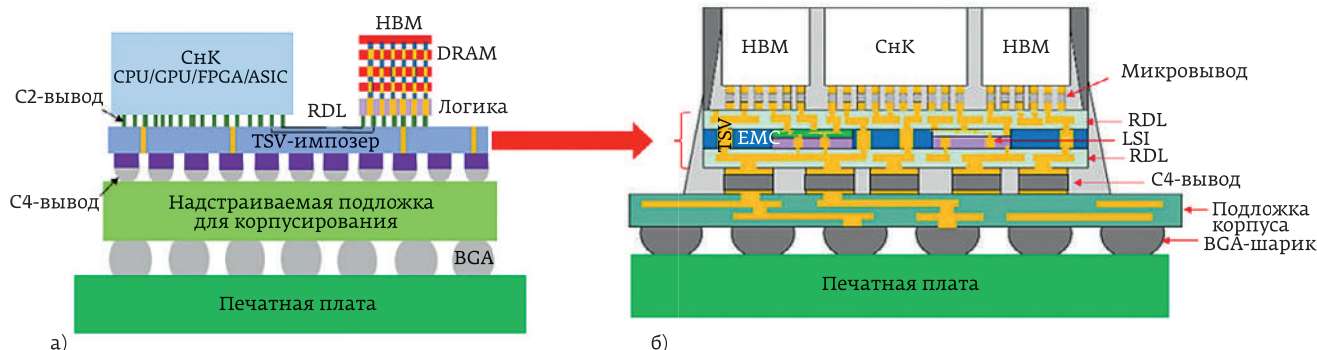


Рис. 9. Сравнение CoWoS (а) и CoWoS-L (б) компании TSMC [1]

это новый интерпозер, который состоит как минимум из LSI (или кремниевого моста) с TSV или без них и интегрированных RDL и выводов. Малогабаритный LSI унаследовал все привлекательные особенности TSV-интерпозера за счет сохранения субмикронных медных межсоединений и так называемой разводки проводников (RDL), TSV и встроенных конденсаторов с глубокими каналами для обеспечения хорошей производительности системы. В то же время LSI малого размера позволяет избежать проблем, связанных с TSV-интерпозером большого размера – потери выхода годных при производстве. Металлические проводники малогабаритного моста (LSI) имеют шаг (минимум) 0,4 мкм. И в конце концов, крупногабаритный TSV-интерпозер заменяется обновленным интерпозером, который состоит из EMC, малогабаритного моста (LSI) с RDL и RDL с TSV и выводами или без них.

Подведем итоги, опираясь на хронологию появления той или иной технологии:

- в настоящее время интеграция 2,5D и 3D ИС с TSV-интерпозерами является ключевой технологией корпусирования для высокопроизводительных вычислений, Интернета вещей, автономных

транспортных средств, для области больших данных, приложений мгновенной передачи данных, основанных на искусственном интеллекте и, конечно же, для поколений связи 5G/6G;

- потери выхода годных на производстве увеличиваются из-за постоянно увеличивающегося размера TSV-интерпозера и становятся непомерно велики, как и стоимость изделия;
- TSV-интерпозер может быть просто заменен на Si-мост с RDL;
- TSV-интерпозер может быть заменен на Si-мост с RDL, который соединяет чиплеты с помощью микровыводов, при этом на подложке корпуса отсутствуют полости;
- микровыводы могут быть заменены на соединения медных микроотверстий;
- TSV-интерпозер может быть заменен как минимум Si-мостом (с RDL и с TSV или без них) и встроен в EMC с разветвленными RDL – CoWoS-L.

В статье использованы материалы работы [1].

ЛИТЕРАТУРА

1. Lau J.-H. (Unimicron Technology Corporation). Recent advances in bridges for chiplets communications // Chip Scale Review. November-December 2023.



**ТЕЛЕГРАМ-КАНАЛ
НАУЧНОГО ИЗДАТЕЛЬСТВА «ТЕХНОСФЕРА»**

- Онлайн репортажи с крупнейших выставок отрасли
- Анонсы мероприятий с участием технических экспертов
- Скидки на журналы издательства до 25%
- Конкурсы и розыгрыши от ведущих компаний
- Книжные новинки и презентации новых выпусков журнала

ПОДПИСЫВАЙТЕСЬ и оставайтесь в курсе событий



Прецизионные ИСТОЧНИКИ-ИЗМЕРИТЕЛИ Работают там, где другие не могут

	Число каналов	Минимальное разрешение		Максимальный ток	Максимальное напряжение
		Источник	Измеритель		
АКИП-1601/1	1	1 пА / 100 нВ	1 пА / 100 нВ	DC: $\pm 1,05$ А	± 1050 В
АКИП-1601/2	1	100 фА / 1 мкВ	10 фА / 100 нВ	DC: $\pm 1,515$ А	
АКИП-1601/3	1	10 фА / 100 нВ	10 фА / 100 нВ	DC: $\pm 3,3$ А Импульс: $\pm 10,5$ А	
АКИП-1602/1 	1	10 фА / 100 нВ	10 фА / 100 нВ		± 210 В
АКИП-1602/2 	1	1 пА / 1 мкВ	100 фА / 100 нВ	DC: $\pm 3,3$ А	
АКИП-1602/3 	1	100 фА / 1 мкВ	10 фА / 100 нВ		
АКИП-1602/4 	1	1 пА / 1 мкВ	100 фА / 100 нВ	DC: $\pm 1,515$ А	± 63 В
АКИП-1602/1А 	2	10 фА / 100 нВ	10 фА / 100 нВ	DC: $\pm 3,3$ А Импульс: $\pm 10,5$ А	± 210 В
АКИП-1602/2А 	2	1 пА / 1 мкВ	100 фА / 100 нВ		
АКИП-1602/3А 	2	100 фА / 1 мкВ	10 фА / 100 нВ	DC: $\pm 3,3$ А	

