

# ПОВЫШЕНИЕ РАДИАЦИОННОЙ СТОЙКОСТИ ИНТЕГРАЛЬНЫХ СХЕМ

## КОНСТРУКТИВНЫЕ МЕТОДЫ НА БАЗЕ ПРОМЫШЛЕННОЙ ТЕХНОЛОГИИ

Л. Мироненко, В. Юдинцев vlad@elvees.com

Электронные системы аэрокосмических аппаратов должны выживать в естественных условиях радиационной среды, обусловленной земными радиационными поясами, солнечным ветром и галактическими космическими лучами. Ни одна технология производства компонентов для таких систем не может гарантировать их полный иммунитет к радиационным эффектам. Чтобы смягчить риски их воздействия, необходимо предусматривать радиационную стойкость приборов с самого начала их проектирования. Рассмотрим методы повышения радиационной стойкости электронных компонентов космических систем, к которой предъявляются повышенные требования.

**О**чень часто устройства аэрокосмических систем должны работать в жесткой радиационной среде, способной нарушить или прервать (иногда окончательно) их работу. Аэрокосмические и военные системы особо чувствительны к воздействию тяжелых ионов и протонов, тогда как для наземных приборов опасны высокоэнергетические нейтроны и альфа-частицы. Для околоземных орбитальных спутников общий уровень радиации, определяющий выживаемость электронной аппаратуры, является функцией высоты и наклона орбиты, а также срока службы спутника (табл.1).

Чтобы противостоять радиации, вызванной гамма-лучами, протонами, нейтронами, электронами и некоторыми видами тяжелых ионов, конструкторы военных, авиационных и космических систем должны установить механизмы воздействия радиации на используемые в системе микросхемы и определить их конструктивные решения, которые позволят смягчить это воздействие. При этом принятые решения должны быть совместимы с типичной полупроводниковой технологией с тем, чтобы микросхемы могли выпускать промышленные предприятия.

Следует отметить, что задача обеспечения радиационной стойкости стоит не только перед разработчиками микросхем для аэрокосмических систем (в основном программируемых вентильных матриц, FPGAs), но и перед производителями их для наземного оборудования. Это связано с тем, что с уменьшением топологических размеров и повышением плотности упаковки микросхемы стали чувствительны к наземному нейтронному воздействию.

В результате сокращения правительственных программ в области стратегических систем после окончания холодной войны многие компании прекратили производство стойких к радиации микросхем. За период с 1985 по 2000 год число компаний, производящих такие электронные приборы, сократилось на 20%. Изделия оставшихся поставщиков оказались достаточно дорогими, а сроки их поставки длительными. При этом стойкость к радиационному излучению достигалась с помощью конструктивно-технологических приемов (применение полуизолирующих подложек, антиперемычек в FPGA). Такие микросхемы, топологические нормы которых составляют микрометры, считаются "радиационно-жесткими"

**Таблица 1.** Оценка общего уровня радиации за год на четырех орбитах

Характеристика орбит	Геостационарная орбита (GEO)	Орбита глобальной спутниковой системы позиционирования (GPS)	Низкая околоземная орбита (LEO)	Орбита метеорологических спутников военного назначения (DMS)
Апогей, км	35796	20189	1500	848
Перигей, км	35795	20172	1600	824
Наклон, град.	–	55	60	99
Общая доза, рад/Si/год	6600	59600	17300	1260

(rad-hard) и классифицируются, как схемы, выдерживающие общую накопленную дозу 100 крад и более. Вследствие сокращения числа производителей rad-hard полупроводниковых приборов разработчикам современных радиационно-стойких (rad-tolerant\*) систем все труднее выполнять предъявляемые требования к энергопотреблению, быстродействию и стоимости создаваемых изделий. На небольшом рынке rad-hard компонентов сегодня трудно найти новейшие серийно выпускаемые приборы (последние поколения микропроцессоров, быстродействующих микросхем памяти большой емкости и т.п.). Для гарантии выживаемости электронных устройств систем в жесткой радиационной среде разработчикам приходится применять самые разнообразные меры – от отбраковки коммерческих приборов до повышения радиационной стойкости за счет схемотехнических решений, т.е. конструктивными средствами (Radiation-Hardening-By-Design, RHBD).

### СПОСОБЫ ОБЕСПЕЧЕНИЯ РАДИАЦИОННОЙ СТОЙКОСТИ

Считается, что основная радиационная угроза современным электронным приборам – это единичные события (Single Event Effects, SEE), вызванные воздействием высокоэнергетических частиц. Вносимые в результате единичного события неисправности делятся на устойчивые (hard error) и исправимые (soft error) отказы (рис.1). Неисправности электронных устройств в результате радиационного воздействия могут быть обусловлены их конструкцией, рабочей средой, назначением, затраченными на их создание средствами и т.п.

Наиболее часто исправимые отказы, рассматриваемые как одиночные сбои, проявляются

в изменении логического состояния элемента или логического выхода, т.е. в изменении импульсного переходного процесса комбинационной логической схемы. Неисправности этого типа могут возникнуть не только в логике, но и в блоках управления и блоках памяти (в основном СОЗУ). Для устранения вероятности одиночного сбоя разработчики располагают множеством методов помимо простого отбора прибора с встроенной радиационной стойкостью или периодического восстановления его исходного состояния. Единичные события могут вызвать нестационарные токи малой длительности и большой амплитуды, которые способны разрядить узлы системы, приводя к потере информации или иницированию режима защелкивания, и тем самым – к катастрофическому (устойчивому) отказу [1].

"Серебряной пули", пригодной для устранения любого воздействия рабочей среды, нет. Чтобы обеспечить радиационную стойкость конкретного проектируемого устройства, необходимо знать, где и как оно будет использоваться. Так, большинство разработчиков космических систем основное внимание уделяют обеспечению стойкости к накопленной радиационной дозе,

\* В дальнейшем под rad-tolerant подразумевается радиационная стойкость современного уровня.

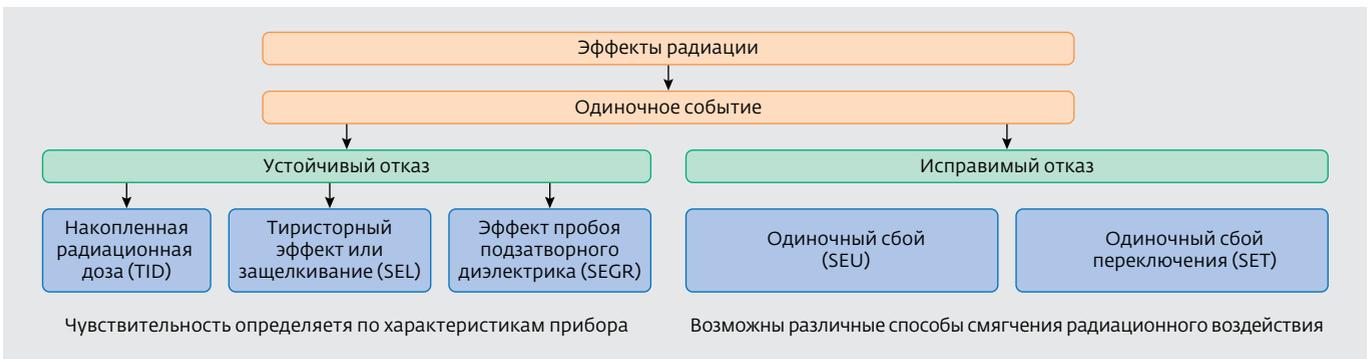


Рис.1. Виды радиационных воздействий, приводящих к устойчивым и исправимым отказам

тогда как при создании приборов для наземных приложений этот показатель не столь важен. При этом следует учитывать, что по мере уменьшения топологических норм микросхем, увеличения их быстродействия и сложности радиация вызывает новые эффекты, которые начинают доминировать в схеме. В результате для реализации варианта микросхемы с повышенной радиационной стойкостью нужно устанавливать чувствительность проектируемой системы

ко всем потенциальным радиационным угрозам и совершенствовать операции смягчения их воздействия.

Сегодня существуют пять этапов обеспечения радиационной стойкости проектируемого прибора (рис.2), проводимых в соответствии с уже существующими требованиями к радиационной защите и способствующие выполнению четырехэтапного процесса смягчения риска радиационного воздействия (определение риска отказа, его анализ, составление плана его смягчения и утверждение плана).

**Первый этап** – отсутствие работ по обеспечению повышенной радиационной стойкости устройства, поскольку заказчик не требует поддержки его работы в радиационной среде. Он может использовать элементы и системы, соответствующие военным и космическим стандартам, которые, по сути, являются высоконадежными устройствами и имеют определенную, но не гарантируемую радиационную стойкость.

**Второй этап** – ослабление только воздействия накопленной радиационной дозы или обеспечение rad-hard конструкции. Традиционно, этот этап предусматривает выбор компонентов на основе результатов тестирования устойчивости к накопленной радиационной дозе (Total Ionizing Dose, TID).

**Третий этап** – обеспечение устойчивости к воздействию единичных событий конструктивными средствами. Это основной этап смягчения влияния единичных событий, который, как правило, основан на применении принципа резервирования. Но в этом случае масштабирование схемы ограничено. На этом этапе для сохранения радиационной стойкости системы без ухудшения надежности из-за увеличения ее сложности важно установить баланс между резервированием и сложностью системы.



Рис.2. Сравнительные значения стоимости конструирования системы применительно к уровням обеспечения радиационной стойкости

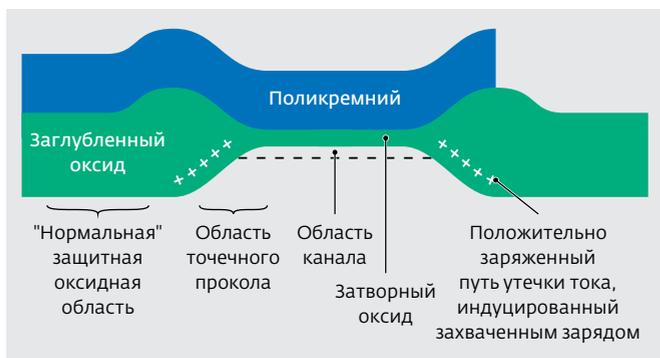


Рис.3. Поперечное сечение МОП-транзистора

**ЧЕТВЕРТЫЙ ЭТАП** – гарантия работы системы при облучении протонами и определение чувствительности к такому единичному событию, что предусматривает испытание системы на радиационное воздействие.

**ПЯТЫЙ ЭТАП** – установление устойчивости к единичному воздействию тяжелых ионов. Это самая сложная ступень обеспечения радиационной стойкости, поскольку для снятия характеристик требуется специализированная аппаратура. Как правило, этот этап предназначен для определения радиационной стойкости систем спутников геостационарной и низкой околоземной орбит или систем межпланетных ракет.

Выполнение четырех этапов гарантирует радиационную стойкость изделия, пяти этапов – его полную радиационную стойкость, но только после тестирования и верификации характеристик изделия на каждом этапе. При этом необходимо учитывать следующие особенности процессов определения радиационной стойкости:

- данные, характеризующие радиационную стойкость уникальны: полученные для прибора одного изготовителя, они не могут быть использованы для оценки приборов того же типа, но другого изготовителя;
- результаты процесса – динамические, а не статические. Поскольку топологические размеры микросхем, создаваемых по космическим проектам, постоянно уменьшаются, меняются радиационные характеристики систем, построенных на основе этих схем;
- большая часть изделий военного назначения, доступных на коммерческом рынке (COTS), отвечают второй ступени обеспечения радиационной стойкости. При этом, как правило, радиационная стойкость не более 2% от общего числа поставляемых COTS соответствуют уровню первого этапа, и 8% – уровню второго этапа [2].

Обеспечение радиационной стойкости проектируемых электронных приборов должно быть предусмотрено уже на первых этапах проектирования прибора, так как это свойство нельзя "добавить" позже. Для выполнения этой задачи необходимо в первую очередь определить механизмы возникновения радиационных эффектов в приборах. Рассмотрим механизмы воздействия радиации, с которыми необходимо "бороться".

## МЕХАНИЗМЫ ВОЗДЕЙСТВИЯ РАДИАЦИИ Общая накопленная доза радиации

**ПАРАЗИТНЫЕ УТЕЧКИ ПО КРОМКЕ ПЕРЕХОДА.** В стандартном МОП-транзисторе при ионизирующей радиации под переходом между толстой защитной и тонкой затворной оксидными пленками происходит захват носителей и формирование паразитного транзистора (рис.3). При накопленной дозе в 150 крад (Si) утечки по кромке перехода увеличиваются приблизительно на три порядка по сравнению с их значением до радиации. По мере увеличения накопленной дозы утечка по кромке проводящего канала возрастает, и ток утечки становится почти равным току самого транзистора в открытом состоянии. Возникновение утечки по кромке перехода обычно фиксируется по быстрому росту тока источника питания с увеличением общей накопленной дозы, а также по шунтированию паразитными транзисторами тока исток-сток основного транзистора. И если составной канал p-типа оказывается включенным постоянно, токи утечки могут вызвать функциональную неисправность.

При производстве микросхем гражданского назначения характеристикам переходной области уделяется мало внимания, поскольку значение паразитного тока не приводится в документации на нее. В результате устройства гражданского

назначения допускают чувствительность паразитных токов утечки по кромке перехода к радиации. Причем допуски на уровень радиации весьма разнообразны, так как контроль параметров технологического процесса, влияющих на стойкость, незначителен. Ослабление эффекта утечки по кромке перехода при промышленном производстве радиационно-стойких микросхем военного и космического назначения обычно требует модификации их топологии.

Наиболее эффективная, стойкая к общей накопленной дозе, структура п-канального транзистора – замкнутая (geentrant), устраняющая границу перехода тонкий-толстый оксид. Правда, создание прибора с такой структурой, электрические параметры и занимаемая площадь кристалла у которого лучше, чем у приборов предыдущего поколения, затруднено. Для р-канального транзистора замкнутая структура не нужна, поскольку его утечка по кромке перехода не чувствительна к радиации.

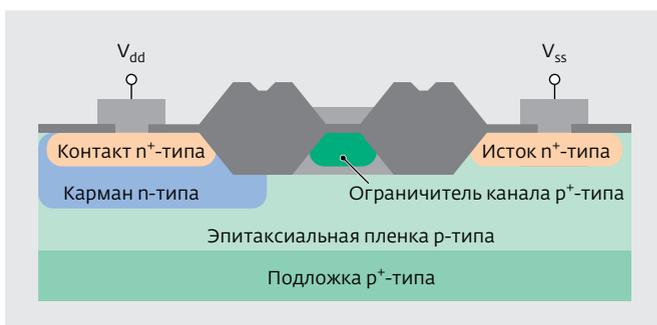
**Утечки подзатворного оксида.** Другой механизм воздействия общей накопленной ионизационной дозы, приводящей к утечке, связан с инверсией проводимости области под оксидом затвора и появлением канала утечки. Инверсия проводимости – основная причина неисправности многих промышленных микросхем. Так, если до облучения для инверсии проводимости и образования канала утечки требовалось напряжение в 15 В, то при накопленной дозе 10 крад (Si) значительный ток утечки появлялся при напряжении 5 В. При накопленной дозе в 30 крад (Si) микросхема уже находилась в нерабочем состоянии. Неисправность возникает вследствие значительного превышения током источника питания, а также входными и выходными токами утечки значений, приведенных в технических условиях, или вследствие катастрофической

функциональной неисправности. Значительный рост статического тока источника питания в результате увеличения накопленной ионизационной дозы – показатель инверсии области под оксидом затвора.

Возможны два типа каналов утечки, формируемых в результате радиации в области р-типа под оксидом затвора п-канального транзистора. Первый тип возникает между карманом стока п-типа (напряжение которого, как правило, равно напряжению стока  $V_{dd}$ ) и истоком п<sup>+</sup>-типа (напряжение которого равно  $V_{ss}$ ). Второй тип образуется в результате перекрытия промежутка между п<sup>+</sup>-областями стока/истока соседних п-канальных транзисторов. Для устранения вероятности образования такого канала необходим промежуточный ограничитель канала – область с высокой концентрацией примеси р-типа, имплантируемой в кремний под оксидом, что затрудняет ее инверсию и эффективно предотвращает формирование канала утечки (рис.4). При таком подходе значительно увеличивается расстояние между соседними п<sup>+</sup>-областями и между п-карманом и п<sup>+</sup>-областями. Тем не менее, этот метод эффективно ограничивает канал утечки.

**ХАРАКТЕРИСТИКИ ТРАНЗИСТОРА.** При одновременном использовании замкнутой структуры транзистора и р<sup>+</sup>-ограничителей канала влияние общей накопленной ионизационной дозы и утечки под защитным слоем оксида снижаются, и характеристики п- и р-канальных транзисторов при радиационном воздействии изменяются незначительно. Изменения характеристик транзистора по мере накопления общей ионизационной дозы связаны с захватом положительного заряда под оксидом и формированием пограничных состояний. Особое беспокойство положительный заряд, захваченный под оксидом, вызывает в п-канальных транзисторах, поскольку он приводит к снижению порогового напряжения, транзистор начинает работать в режиме обеднения и, следовательно, снижается помехоустойчивость прибора и растет его ток утечки в закрытом состоянии. Однако уровень захвата положительно заряженных носителей, обусловленный облучением, примерно пропорционален корню квадратному из значения толщины затворного оксида, а поскольку в микроэлектронике существует тенденция к уменьшению толщины этих оксидов, стойкость транзисторов к радиации должна возрастать.

Пограничные состояния вызывают изменение порогового напряжения как п-, так и р-канальных



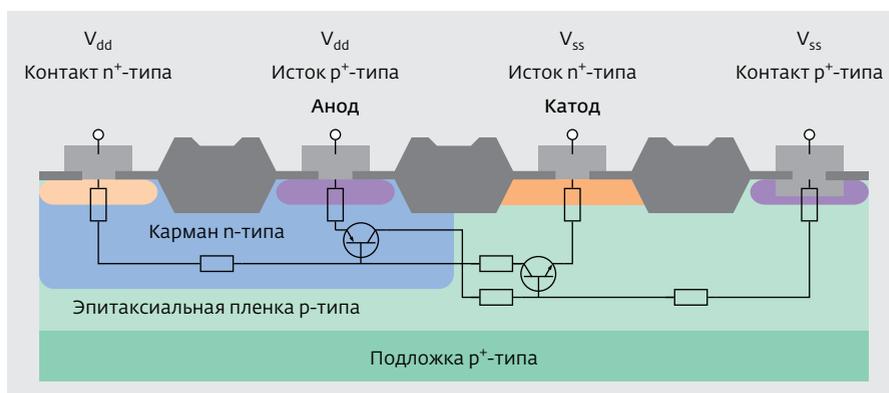
**Рис.4.** Имплантируемый р<sup>+</sup>-ограничитель канала, располагаемый под разделительным слоем оксида

транзисторов, а также снижение подвижности носителей. Результат – уменьшение управляющего тока. Кроме того, пограничные состояния уменьшают крутизну подпороговых ВАХ n- и p-канальных транзисторов, приводя к увеличению тока утечки. Число пограничных состояний, возникающих под воздействием общей накопленной дозы, сложным образом зависит от процесса изготовления транзистора. Особенно вредны насыщенные водородом среды, используемые в некоторых технологических операциях. Поэтому общего определения степени влияния промышленного технологического процесса на формирование пограничных состояний в результате радиации нет.

### Единичные события

**Тиристорный эффект или "защелка" (SEL).** Серьезная проблема КМОП-микросхем при облучении высокоэнергетическими частицами и протонами – включение присущего структуре такой микросхемы паразитного p-n-p-тиристора, что может привести к защелкиванию канала и вызвать катастрофический отказ схемы (рис.5).

При нормальном смещении микросхемы потенциал подложки p-типа самый низкий, а кармана n-типа – самый высокий. Ни один из переходов p-n-p-структуры тиристора не смещен в прямом направлении, и он отключен. Однако ионизирующее воздействие одиночной высокоэнергетической частицы может вызвать переходной ток, который инжектирует заряд в области катодного или анодного управляющего электрода тиристора. Падение напряжения, вызываемое током, протекающим к контакту кармана или подложки, может оказаться достаточным для прямого смещения перехода тиристора, что приводит к включению биполярного транзистора, работающего с положительной обратной связью и поддерживающего ток в канале защелкивания. Этот канал проводит ток до тех пор, пока его напряжение не станет меньше напряжения тиристора в открытом состоянии, обычно равного  $V_{бэ(вкл.)} + V_{кэ(нас.)}$ . Поскольку общее сопротивление канала невелико и он часто возникает между соседними контактами  $V_{dd}$  и  $V_{ss}$ , ток может быть достаточно



**Рис.5.** Защелкивание КМОП-структуры, выполненной на эпитаксиальной подложке p-типа

большим, чтобы выжечь металлизацию и, тем самым, привести к катастрофическому отказу.

Существует несколько конструктивных приемов для уменьшения восприимчивости микросхемы к защелкиванию. Согласно принятой для описания тиристора модели транзистора

с перекрестными обратными связями, защелкивание не может произойти, если в диапазоне коллекторного тока произведение усиления  $p$ - $r$ - $p$  и  $r$ - $p$ - $r$ -транзисторов будет меньше единицы. Защелкивания канала также не происходит, если переходы катодного или анодного управляющих электродов тиристора закорочены. Для повышения устойчивости микросхемы к защелкиванию принимаются следующие меры:

- увеличивается расстояние между  $p^+$ - и  $r^+$ -областями истока/стока и кромкой кармана;
- формируются дополнительные  $p^+$ -защитные кольца в  $p$ -кармане и  $r^+$ -защитные кольца в подложке  $r$ -типа для уменьшения усиления паразитных транзисторов и контроля потенциала кармана и положки в канале защелки;
- увеличивается число контактов кармана и подложки и уменьшается расстояние между ними и каналом защелки.

**Одиночные сбои (SEU)** – наиболее распространенные и наименее опасные результаты ионизирующего воздействия. Одиночный сбой – это результат появления при ионизации в важном узле микросхемы (микропроцессоре, полупроводниковой памяти или мощном транзисторе) свободного носителя, вызывающего изменение состояния этого чувствительного к воздействию ионов или электромагнитному излучению узла. Неисправность, вызванная единичным событием, не приводит к серьезному ухудшению функционирования микросхемы и рассматривается как исправимая ошибка. Исследования показали, что число одиночных сбоев микросхемы, подвергающейся ионизирующему воздействию, растет с увеличением объема ее блока памяти, а поскольку объем запоминающих устройств микросхем непрерывно растет, растет и число регистрируемых одиночных сбоев.

Меры по смягчению одиночных сбоев следует начинать с выбора структуры, позволяющей минимизировать накопление заряда. Наиболее желательно использовать как можно более тонкий эпитаксиальный слой и самый высокий уровень легирования подложки. Для ослабления воздействия одиночных событий полезна и модификация топологии транзисторов. Например, для уменьшения поперечного сечения уязвимых узлов нужно минимизировать поверхность области стока. Для обычных транзисторных структур это означает устранение удлиненных областей стока, используемых в качестве перемычек межсоединений или промежуточных трассировочных слоев, что особенно важно,

когда для получения низкого удельного сопротивления на электроды истока/стока наносится слой силицида. Для замкнутых конструкций – это использование внутренней области конструкции в качестве стока, поскольку ее поверхность мала.

Так как значительный заряд трека ионизации может быть собран за счет диффузии, полезно увеличивать расстояние между двумя соседними приборами и вводить области рекомбинации носителей. Размещение контактов к подложке и карману между приборами в специализированных микросхемах ASIC-типа может предотвратить многочисленные сбои по битам при одиночном событии [1].

Вместе с тем, как уже указывалось, все больше внимания уделяется схемотехническим или конструктивным методам повышения радиационной стойкости (RHBD). Эти методы для аналоговых и цифровых микросхем различны.

## RHBD-МЕТОДЫ RHBD аналоговых схем

Традиционные конструктивные методы повышения радиационной стойкости аналоговых схем предусматривают увеличение задающего тока ключевых узлов (обычно за счет увеличения ширины транзистора), применение дополнительного конденсатора в чувствительном к радиации узле схемы, а также фильтра нижних частот и резервирования. Увеличение задающего тока оказывается достаточным для минимизации влияния генерируемого заряда и ослабления случайных сбоев переключения SET. Дополнительный конденсатор предназначен для формирования низкочастотного фильтра, который задерживает переключение узла на период, достаточный для рекомбинации зарядов, генерированных ионами. Основные недостатки этих методов – повышение энергопотребления и ухудшение быстродействия, соответственно. Вот почему фильтрация, как правило, не рассматривается как способ повышения радиационной стойкости микросхем.

До последнего времени перспективным методом повышения стойкости аналоговых схем к случайным сбоям переключения считался эффект распределения заряда. Он достаточно эффективен для микросхем с топологическими нормами до 250 нм, но с уменьшением размеров микросхем этот эффект уже препятствует повышению стойкости к единичным событиям. Однако недавно он был использован



для смягчения одиночных сбоях в дифференциальных усилителях. Допущение высокого коэффициента подавления синфазного сигнала позволяет аннулировать заряд, возбуждаемый в соседних транзисторах. При минимизации расстояния между областями стока транзисторов в тракте распространения дифференциального сигнала за счет размещения в нем согласованных транзисторов с общим центром\*\* вероятность ионизирующего воздействия на оба транзистора дифференциальной пары максимальна. Таким образом, в результате подавления синфазного сигнала транзисторной пары распространение нестационарного сигнала-помехи ослабляется или даже подавляется (рис.6). Площадь области, чувствительной к радиации, существенно уменьшается до стандартных значений топологии схемы. Метод был успешно использован и для повышения радиационной стойкости операционных усилителей и схем смещения [3].

**RHBD цифровых схем**

Техника RHBD цифровых схем включает рассеяние заряда и резервирование. Рассеяние заряда предусматривает увеличение отношения ширины к длине транзисторов, добавление в схему конденсатора (что нежелательно для быстродействующих микросхем средств связи) и/или развязывающих резисторов или вспомогательных транзисторов. Эти методы в общем случае снижают быстродействие схемы и приводят к увеличению ее площади.

Резервирование позволяет копировать информацию с целью ее сохранения после облучения схемы. Повышение стойкости к одиночным сбоям с помощью методов резервирования схемной конструкции основано на трех принципах:

- резервное хранение информации за счет наличия ячейки хранения неискаженных после единичного события данных;
- обратная связь ячейки хранения исправных данных может способствовать восстановлению поврежденных данных после удара частицы;

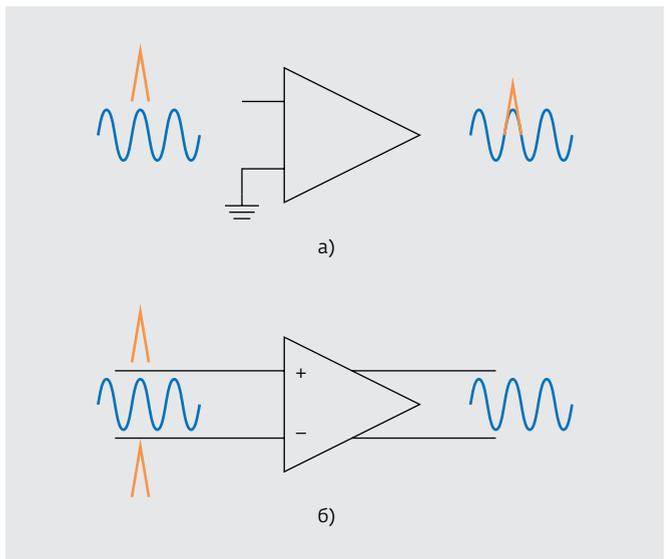
\*\* В схемах, для которых согласование параметров компонентов приоритетно, их размещение относительно общего центра позволяет исключить результаты вариаций технологического процесса и формирования градиентов примеси, а также произвольные шумы. Такое размещение не обязательно для других компонентов, находящихся в тракте распространения дифференциального сигнала, например, для переключаемых транзисторов.

- "разумность" меры обратной связи, необходимой для восстановления соответствующей ячейки, должна быть основана на том, что ток, возникший в результате удара ионизирующей частицы, протекает от диффузионной области p-типа к области r-типа.

Самый распространенный сегодня метод – тройное модульное резервирование (TMR), заключающийся в подключении к схеме голосования трех копий критических блоков микросхемы, присоединенных к одной тактовой шине и шине данных. Схема голосования, или принятия решения по большинству голосов, функционирует на основе положения, что только одна копия логического блока будет поражена. Данные схемы должны периодически обновляться, чтобы гарантировать присутствие ошибок только в течение одного тактового цикла и не задерживать будущие голосования. Для повышения эффективности метода транзисторы в логических блоках должны быть размещены отдельно с тем, чтобы ионизирующее облучение не воздействовало на несколько узлов. Избыточная площадь при использовании TMR – основной недостаток метода [3].

Возможны и другие метода резервирования, такие как временное и пространственное.

Хотя RHBD-методы повышения радиационной стойкости аналоговых и цифровых микросхем различны, оба, как правило, приводят к увеличению энергопотребления и площади элементов, а также к ухудшению быстродействия схем обоих классов.



**Рис.6.** Воздействие единичного события радиации на одноклаковую (а) и дифференциальную схему (б)



### Демонстрация возможностей RHBD-метода

Для проверки жизнеспособности метода RHBD были изготовлены и испытаны негерметизированная тестовая схема и двухрегистровый файл вентиляционной матрицы сложностью  $12 \cdot 10^3$  вентилялей. Регистровый файл занимал две трети площади кристалла, остальная часть которой использовалась для проведения экспериментов с конструкцией. Микросхемы изготавливались на эпитаксиальной подложке р-типа, толщина эпитаксиального слоя которой была относительно большой (~12,5 мкм) для лучшего подавления эффекта защелкивания. Схемы изготавливались по 0,8-мкм топологии с трехслойной металлизацией. На поликремниевый затвор и контакты истока/стока наносился слой силицида. Толщина затворного оксида составляла 17 нм.

Испытания двухрегистрового файла на одиночный сбой и защелкивание показали, что порог сбоя при одиночном событии превышает  $50 \text{ МэВ} \cdot \text{см}^2/\text{мг}$ , что соответствует интенсивности побитовых ошибок  $1,7 \cdot 10^{-7} \text{ ebd}$  (ошибок/бит/день) для геостационарной орбиты и  $3,5 \cdot 10^{-9} \text{ ebd}$  для околоземной орбиты (600 км).

Для имитации наихудших условий, способствующих защелкиванию тестовой схемы, испытания проводились при напряжении стока  $V_{dd} = 5,5 \text{ В}$  и температуре  $100^\circ\text{C}$ . Защелкивания не наблюдалось при энергии ионов до  $102 \text{ МэВ} \text{ см}^2/\text{мг}$  (предельного значения для измерительной аппаратуры). Это значит, что схема сможет успешно противостоять защелкиванию при космических применениях.

### СМЯГЧЕНИЕ ЭФФЕКТОВ ОДИНОЧНЫХ СОБЫТИЙ С ПОМОЩЬЮ ЗАЩИТНЫХ ВЕНТИЛЕЙ

Методы повышения радиационной стойкости до последнего времени в основном были направлены на улучшение радиационной стойкости элементов памяти, которые наиболее чувствительны к радиационному воздействию. Но с ростом тактовой частоты цифровых микросхем возрастает вероятность одиночного сбоя переключения как комбинаторных, так и последовательных логических схем. Это объясняется меньшим зарядом, требуемым для формирования высокого уровня логики, что и способствует сбою переключения, а также большим числом фронтов актов импульсов, фиксирующих состояние переключения. По данным специалистов частного исследовательского американского университета Вандербилт (штат Теннесси), при топологических нормах менее 0,25 мкм одиночные

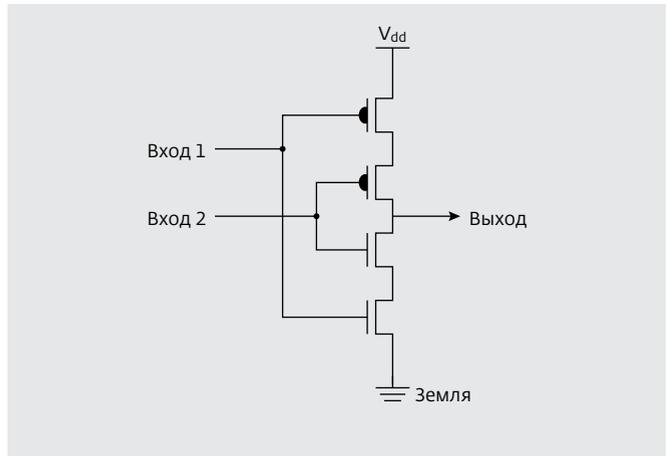


Рис.7. Схема защитного вентиля

сбои переключения комбинаторной логики будут основными видами одиночных событий, определяющих радиационную стойкость цифровых микросхем.

Для предотвращения неисправности при возбуждении импульса в результате одиночного сбоя переключения используется метод устранения либо SET-импульса, либо вызываемых им эффектов. Эти методы в прошлом реализовывались путем модификации технологии, что требовало больших денежных затрат. Конструктивные методы повышения радиационной стойкости либо приводят к увеличению площади кристалла, занимаемой схемой, и ее энергопотреблению при сохранении быстродействия (TMR), либо ухудшают быстродействие, не влияя на площадь и энергопотребление (многократное стробирование сигнала на протяжении тактового цикла). Все это побудило ученых университета Вандербилт предложить новое конструктивное решение схем комбинаторной логики с использованием защитного вентиля, позволяющего удалять SET-импульс до фиксации сбоя.

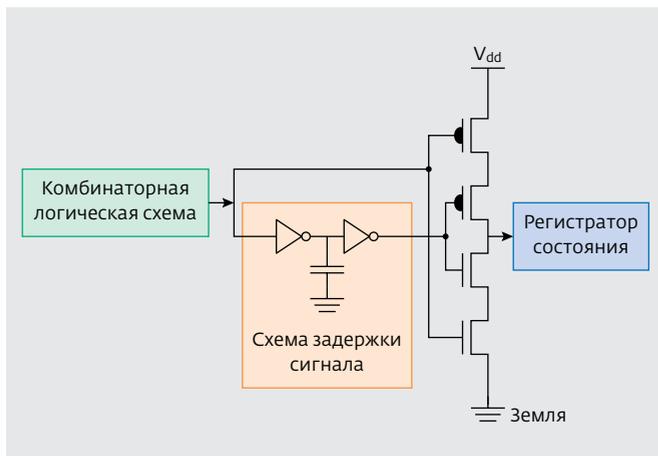
Защитный вентиль представляет собой буферную схему с двумя входами и одним выходом (рис.7). Если входные сигналы не совпадают, полное выходное сопротивление вентиля велико и значение выходного напряжения не меняется до тех пор, пока ток утечки не вызовет его изменение. Если входные сигналы совпадают, вентиль действует как инвертер. Защитный вентиль размещается между выходом блока комбинаторной логики и схемой регистратора состояния (рис.8). Сигналы на оба входа защитного вентиля подаются блоком комбинаторной логики, причем, как видно из рис.8, один



сигнал, который генерирует простая схема, содержащая два преобразователя и конденсатор, поступает на вход с задержкой. Если задержка второго входного сигнала больше длительности SET-импульса, то задержанный сигнал и SET-импульс, присутствующий в первом сигнале, не поступят на входы защитного вентиля одновременно. В результате во время присутствия SET-импульса на одном из входов вентиля его выходное напряжение не изменится, и SET-импульс не попадет на вход блока регистратора. Таким образом, применение защитного вентиля обеспечивает устранение SET-импульса с помощью как временной задержки, так и блока микросхемы.

Однако если длительность SET-импульса больше задержки сигнала, на входах вентиля сигналы перекроются, напряжение на его выходе изменится и SET-импульс пройдет к регистратору состояния. Поэтому задача обеспечения нужной задержки на входе защитного вентиля должна быть решена конструктором заблаговременно.

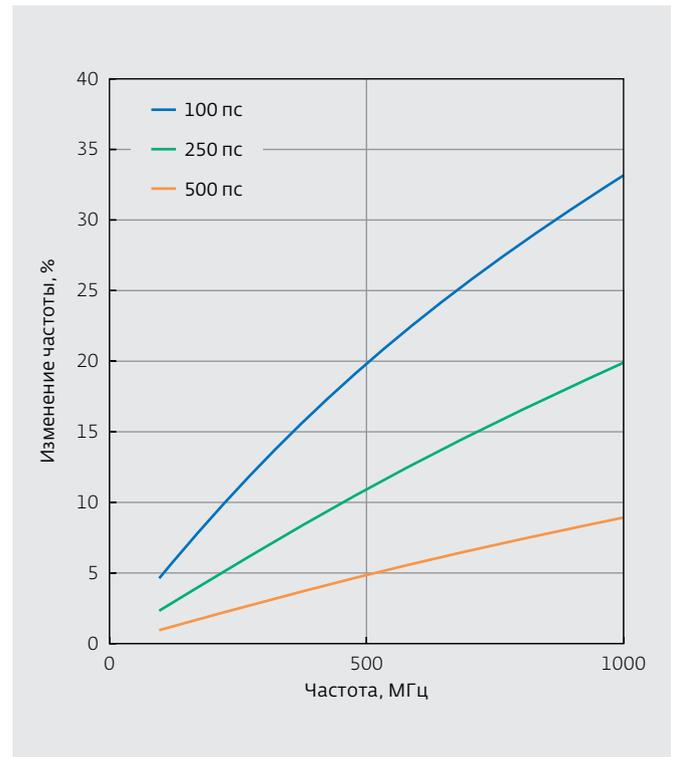
Защитный вентиль используется наиболее эффективно при установке его на входе каждого регистратора состояния устройства. Это позволяет использовать программные средства автоматизированного размещения элементов и трассировки соединений микросхемы без обращения к заказным конструкциям. Размеры преобразователей блока задержки минимальны, размеры приборов защитного вентиля в два раза превышают размеры аналогичных компонентов



**Рис.8.** Защитный вентиль, расположенный между блоком комбинаторной логики и схемой регистратора состояния, один входной сигнал которого может быть задержан

преобразователей. Дополнительная площадь, требуемая для регистраторов состояния, незначительна. Площадь конденсатора зависит от необходимой задержки, которая в свою очередь зависит от длительности SET-импульса. В простой топологии синхронного двухступенчатого триггера D-типа с входами предустановки и сброса дополнительная схема задержки занимает менее 15% от общей площади регистратора. На этом основании можно предположить, что диэлектриком конденсатора с целью минимизации его размера служит затворный оксид.

Дополнительное энергопотребление микросхемы с защитными вентилями в каждом регистраторе незначительно. Однако задержка сигнала в логической цепи приводит к снижению быстродействия схемы и с увеличением времени задержки рабочая частота комбинаторной логики будет уменьшаться (рис.9). Как ожидалось, уменьшение незначительно при рабочей частоте менее 100 МГц, но достигает 33% при 1 ГГц для устранения SET-импульса длительностью 500 пс. Цена этому велика, но зато все импульсы длительностью менее 500 пс полностью удаляются.



**Рис.9.** Снижение рабочей частоты в зависимости от длительности SET-импульса при добавлении защитным вентиляем задержки входного сигнала к наихудшему значению времени задержки цепи

В приведенном примере емкость конденсатора блока задержки составляла 120 фФ. Такой конденсатор позволяет эффективно устранять все SET-импульсы длительностью менее 750 пс. Аналогичные результаты были получены для микросхем с 0,5-, 0,35-, 0,18- и 0,13-мкм топологическими нормами. Задержка поддерживалась постоянной во всех случаях моделирования, а увеличение размера и энергопотребления микросхемы значительно меньше, чем при TMR-резервировании [4].

Методы ослабления риска одиночных событий путем конструктивных решений цифровых микросхем, безусловно, весьма успешны. Но вместе с тем каждый метод имеет свои недостатки, и ни один из них не может решить все проблемы, присущие современным микросхемам. При этом методы, требующие ручного кодирования защитных средств конструкции, не просты, длительны и не всегда надежны. Вот почему специалисты компании Mentor Graphics предлагают использовать разработанную при поддержке NASA программу Precision Hi-Rel для автоматической кодировки средств TMR и FSM на этапе синтеза микросхем FPGA. Это позволяет при синтезе первоначально решить задачу ослабления радиационных эффектов и затем сосредоточить внимание на выполнении таких требований, предъявляемых к прибору, как удобство повторного программирования, обеспечение высокой производительности и низкой стоимости. Поскольку синтез наиболее полно обеспечивает оптимизацию конструкции устройства, этот процесс самый приемлемый для принятия критичных решений относительно того, какой операции следует отдать предпочтение или где лучше установить TMR мажоритарную логическую схему. К достоинствам синтеза средств повышения радиационной стойкости проектируемой микросхемы относятся:

- определение модулей, требующих высокой радиационной стойкости: возможно, не всем блокам схемы необходимо тройное моделирование;
- обеспечение резервирования как последовательной логики для повышения стойкости к одиночным сбоям, так и комбинаторной логики для повышения стойкости к одиночным переключениям. Поскольку обе операции автоматизированы, потребуется время на освоение новых средств синтеза, но, тем не менее, сроки проектирования сокращаются. А так как

длительность циклов верификации увеличивается с ростом сложности схем, новые методы кодирования позволяют снизить и сроки проектирования, и стоимость схемы;

- функциональные возможности микросхемы с повышенной радиационной стойкостью отвечают требованиям технических условий. Комплект проверки программы Precision Hi-Rel эквивалентен пакету формальной верификации FormalPro [5].

\*\*\*

В связи с растущей потребностью в радиационно-стойких микросхемах растет и потребность в новых технологиях их создания. Независимо от используемой технологии, разработчики должны принимать во внимание радиационную среду (или степень восприимчивости проектируемого прибора к радиации), критичность блоков конструкции и, конечно, длительность и стоимость разработки. Можно ли в проектируемой системе реализовать прибор с высокой радиационной стойкостью? Удовлетворит ли такой прибор требованиям, предъявляемым к производительности системы? Важны ли одиночные сбои переключения для вашей системы? Попытаемся дать ответы на эти вопросы в следующем номере журнала.

## ЛИТЕРАТУРА

1. **Mavis D.G., Alexander D.R.** Employing radiation hardness by design techniques with commercial integrated circuit processes. 16th Digital Avionics System Conference (DASC), AIAA/IEEE, 26–30 Oct. 1997.
2. **Kassouf Ph.** Building in rad tolerance – and not as an afterthought. – [www.mil-embedded.com/articles/id/75342](http://www.mil-embedded.com/articles/id/75342)
3. **Armstrong S.E.** Single-event characterization and mitigation in high-speed CMOS communications devices. Chapter VII. Radiation-hardened-by-design techniques. – Dissertation, submitted to the Faculty of the Graduate School of Vanderbilt University in partial fulfillment of the requirement for the degree of DOCTOR OF PHILOSOPHY in Electrical Engineering. Dec. 2011, Nashville, Tennessee.
4. **Bhuva B.L. et al.** RHBD techniques for mitigation effects of single-event hits using guard-gates. – [ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=1589234](http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=1589234)
5. **Maxfield C.** Free whitepaper. Rad-tolerant FPGA design: an easier way. – [www.eetimes.com/electronics-blogs/other/4213267/Free-whitepaper---An-easier-way-to-rad-tolerant-FPGA-design](http://www.eetimes.com/electronics-blogs/other/4213267/Free-whitepaper---An-easier-way-to-rad-tolerant-FPGA-design)