

СИСТЕМЫ ПАМЯТИ СЛЕДУЮЩИХ ПОКОЛЕНИЙ

РАЗРУШЕНИЕ "СТЕНЫ ПАМЯТИ"

В. Майская

Память – основа любой компьютерной системы. И сегодня по-прежнему в области технологий памяти ведутся обширные исследования. При этом практически внимание уделяется твердотельным устройствам памяти разных типов. Традиционные технологии схем памяти (ДОЗУ, СОЗУ, флеш-памяти) весьма преуспели: их плотность записи информации непрерывно растет. Это и многоуровневая флеш-память, в ячейке которой хранятся несколько разрядов, и оптическая память на фазовых переходах (PCM). Микросхемы динамической оперативной памяти преобразуются в трехмерные устройства, позволяющие наращивать объем памяти, не увеличивая ее размер. Но возможности масштабирования таких запоминающих устройств уже близки к предельным, и гарантировать их надежность становится труднее. Поэтому все больше требуются универсальные решения, которые позволят создавать устройства памяти, пригодные для эффективного применения в различных приложениях. Изучаются возможности схем памяти на основе новых материалов и, что важнее, – новых "разумных" алгоритмов, сохраняющих или восстанавливающих изменения, происходящие в различных типах памяти. Что же представляют собой перспективные типы памяти следующих поколений? Рассмотрим новые решения существующих и перспективных схем памяти, которые смогут успешно заменить современные запоминающие устройства.

Упоминание о схемах памяти наводит скуку на инвестора, что неудивительно: сегодня производство схем памяти воспринимается как товарный бизнес с малой добавленной стоимостью. Производство памяти оказывается менее привлекательным в сравнении с другими классами полупроводниковых приборов. И это при том, что рынок систем памяти, превышающий в настоящее время 70 млрд. долл., продолжает расти. Но, как известно, даже общее мнение не всегда отражает реальность. Любую компанию, выпускающую схемы памяти, не следует рассматривать как традиционного производителя изделий

с низкой добавленной стоимостью. Действительно, компании, разрабатывающие "крутые" новые технологии систем памяти следующих поколений, присутствуют в самых "горячих" сегментах рынка [1].

Но новые рынки выдвигают новые требования. Современные тенденции в области развивающихся технологий указывают на признаки перехода от мобильных устройств к самоуправляемым системам (рис.1). Развитие самоуправляемых систем предусматривает рост интеллекта систем, защиту хранимых данных, наличие встроенных средств обеспечения взаимодействия компонентов, сверхнизкое энергопотребление и расширенные

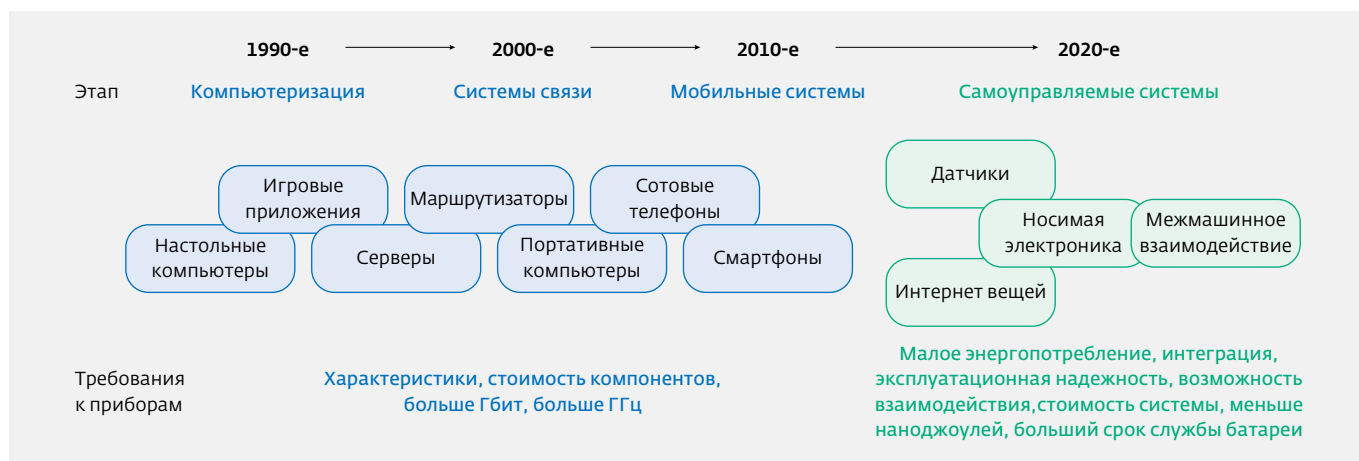


Рис.1. Новые рынки, новые требования

функциональные возможности. На этом этапе развития электронные системы насыщены датчиками, позволяющими приборам и устройствам решать задачи, многие из которых ранее выполнялись человеком. Датчики передают в систему огромный объем данных, а миллиарды датчиков – гигантский. Для кодирования и хранения столь "Больших Данных" (Big Data) требуются устройства памяти следующего поколения, отличающиеся от современных схем памяти, которые занимают ведущее положение на рынке уже свыше 40 лет, более высокой скоростью обработки данных, возможностью дальнейшего масштабирования, меньшим энергопотреблением, а также меньшей волатильностью цен. Эти факторы заставляют игроков на рынке искать новые типы устройств, которые могут обеспечить более высокие прибыли.

По данным опубликованного компанией Transparency Market Research обзора рынка схем памяти, мировой объем продаж схем памяти следующих поколений за период с 2013 по 2019 год увеличится с 207,8 млн. до 2,837 млрд. долл. (совокупные темпы роста 46,1%). В обзоре компания рассмотрела новейшие технологии памяти, представленные на рынке в недавнем прошлом или планируемые к выпуску в изучаемый период. Эти схемы памяти составляют серьезную конкуренцию традиционным запоминающим устройствам. Наибольший объем продаж памяти новых поколений приходится на долю Северной Америки (41,2% в 2012 году). Рост продаж в Азиатско-Тихоокеанском регионе обусловлен высоким спросом на схемы памяти производителей электронных систем в Японии, Китае, Корее.

В 2012 году в сегменте схем энергонезависимой памяти следующего поколения благодаря малому энергопотреблению и высоким характеристикам

доминировали сегнетоэлектрические ОЗУ (FeRAM), на долю которых приходилось 66,9% рынка новых типов запоминающих устройств. Наиболее широкое применение эта память нашла в мобильных телефонах (66,7% рынка). Благодаря высокому спросу на FeRAM в сегменте новых типов запоминающих устройств лидировала компания Fujitsu (53% рынка). Но потребность в более высокой пропускной способности и увеличении числа циклов считывания/записи стимулировала развитие внешней памяти для корпоративных вычислительных систем и кеш-памяти, которые к 2019 году займут лидирующее положение на рынке.

Сегодня ряд новых молодых (startup) компаний активно выходят на рынок схем памяти следующих поколений, что может привести к изменению расстановки сил на рынке в последующие годы. Ключевые игроки на рынке схем памяти новых поколений – Micron Technology, SK Hynix, Avalanche Technology, Cypress Semiconductor, Adesto Technologies, Samsung Electronics, Crossbar и Winbond Electronics. Новые типы памяти активно разрабатываются специалистами компании IBM [2, 3].

Рассмотрим некоторые типы схем памяти следующих поколений.

КУБИЧЕСКАЯ ГИБРИДНАЯ ПАМЯТЬ

Трехмерный модуль памяти, получивший название кубической гибридной памяти (Hybrid Memory Cube, НМС), компания Micron Technology анонсировала в 2011 году. Основное достоинство НМС – объединение в одном модуле высокопроизводительной логической схемы и объемно сконструированного с помощью переходных межслойных соединений в кремнии (TSV) трехмерного (ярусного) модуля памяти на основе ДОЗУ (рис.2). Как правило, расположенная в основании кубической памяти логическая ИС (например, ASIC) содержит блоки управления схемами ДОЗУ, освобождая их от выполнения многих логических функций и оставляя место для формирования TSV без увеличения площади кристалла.

Задача НМС – преодолеть ограничения современных запоминающих устройств в области пропускной способности, плотности упаковки и энергетической эффективности. В результате по сравнению с модулями DDR3 ДОЗУ удалось:

- увеличить пропускную способность в 10-15 раз;
- сократить удельную потребляемую энергию на бит куба памяти на 70%;
- в 10 раз увеличить плотность записи данных и в 10 раз уменьшить ее площадь, занимаемую на плате, что обеспечивало снижение эксплуатационных затрат.

Правда, модуль НМС, выполненный на основе ДОЗУ, – энергозависимая память. Но система НМС-памяти за счет интегрированных в схему аппаратных блоков лучше справляется с коррекцией ошибок, проблемами обеспечения отказоустойчивости, обновления данных и неисправностями, обусловленными вариациями процесса ее изготовления [4].

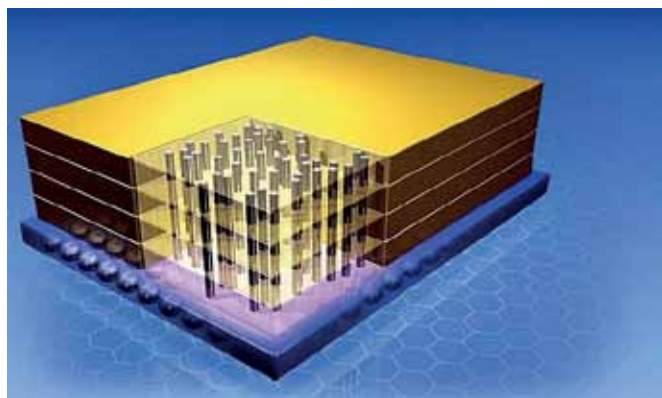


Рис.2. Модуль кубической гибридной памяти

В октябре 2011 года компании Micron и Samsung с целью разработки спецификаций интерфейсов промышленного стандарта для НМС-памяти учредили Консорциум Hybrid Memory Cube (НМСС). Сейчас в его составе около 160 участников, включая ARM, Cray, Fujitsu, GlobalFoundries, HP, IBM, Marvell, National Instruments, SK Hynix, Xilinx, STMicroelectronics. В апреле 2013 года консорциум опубликовал первую версию спецификации – НМС 1.0 [5], в соответствии с которой каналы передачи данных НМС формируют 16 или 8 полнодуплексных дифференциальных последовательных линий связи. В спецификации определены варианты подключения памяти НМС на короткую (НМС-15G-SR) и сверхкороткую (НМС-10G-USR) дистанции (длина проводников, соединяющих кубическую память и схемы FPGA, ASIC или ASSP, составляет десятки и единицы сантиметров соответственно). Согласно варианту НМС-15G-SR, максимальная скорость передачи данных равна 15 Гбит/с, НМС-10G-USR – 10 Гбит/с. Спецификация позволила компаниям создать платформы и блоки (кубы) оперативной памяти на основе кристаллов запоминающих устройств емкостью 2, 4 и 8 Гбайт. При работе с восемью полнодуплексными линиями связи максимальная совокупная скорость передачи данных куба НМС-памяти составляет 320 Гбайт/с (для современной DDR3 ДОЗУ – 11 Гбайт/с).

По-видимому, первое время память НМС не составит конкуренции DDR4 ДОЗУ на рынке потребительских товаров и будет использоваться в специализированных приложениях, где принципиально важна скорость передачи данных, в частности, в маршрутизаторах. Оперативная совместимость НМС-устройств, выполненных с учетом требований спецификации НМС 1.0, и программируемых логических микросхем позволили заказчикам, в том числе Altera, Xilinx и OpenSilicon, начать разработку высокопроизводительных систем с НМС-памятью. С сентября 2013 года память НМС объемом 4 и 8 Гбит уже поставляется для тестирования в составе серверов.

В феврале 2014 года консорциум НМСС выпустил проект новой версии спецификации – НМС 2.0, предусматривающей увеличение до 30 Гбит/с скорости передачи данных каждой полнодуплексной линией на расстояние до 20 см. Это позволит получить максимальную скорость передачи куба памяти на основе НМС до 480 Гбайт/с. Скорость передачи на сверхкороткую дистанцию увеличена с 10 до 15 Гбит/с. Работу над спецификацией НМС 2.0 планировалось завершить в середине

2014 года. Когда начнется производство модернизированных кубов, не сообщалось [6].

Возможности, обеспечиваемые спецификацией, вызвали большой интерес. На международной суперкомпьютерной вставке-конференции ISC'14 представители корпорации Intel рассказали о деталях архитектуры основного компоновочного блока центрального процессора следующего поколения – схемы Xeon Phi с кодовым названием Knights Landing. Особенность процессора – применение НМС-памяти, отвечающей требованиям спецификации НМС 2.0, и межсоединений, формируемых с помощью технологии кремниевой фотоники концерна – Omni Scale Fabric.

Для поддержки производительности процессора, работающего с двойной точностью, равной 3 Tflops, трехмерная кубическая память НМС не размещается поверх кристалла с процессором Knights Landing. Вместо этого кубы НМС-памяти емкостью 16 Гбайт расположены вокруг процессора на весьма близком от него расстоянии. Для получения высокой пропускной способности памяти Intel и Micron используют специально созданный для процессора вариант НМС – многоканальный ДОЗУ (Multi-Channel DRAM, MCDRAM). В нем стандартный

интерфейс памяти заменен специализированным интерфейсом, более полно удовлетворяющим требованиям Knights Landing. В результате емкость оперативной памяти нового процессора достигает 16 Гбайт, пропускная способность – 500 Гбайт/с (почти на 50% больше этого параметра процессора предыдущего поколения Knights Corner с шиной GDDR5) [7].

По мнению аналитиков консорциума НМСС, НМС-память, позволившая преодолеть эффект "стены памяти", препятствующий увеличению быстродействия компьютерного оборудования, – ключ к развитию производительности сетевых систем и решению проблем освоения универсальных 100G- and 400G-платформ. НМС может вызвать кардинальные изменения различных систем – от высокопроизводительных вычислительных комплексов до компонентов потребительских изделий (планшетов, видеокарт). В перспективе НМС сможет способствовать созданию центральных процессоров экзафлопсного класса (с производительностью 10^{18} flops).

Ряд экспертов считает, что ярусные сборки ДОЗУ пока не готовы к освоению массового производства и не способны обеспечить прогнозируемую

к 2015 году пропускную способность в 1 Тбайт/с. В сравнении с технологией объединения логики и микросхем памяти на печатной плате, используемые в кубе памяти переходные межслойные соединения в кремнии позволяют получить соединения меньшей длины и тем самым увеличить производительность системы. Однако плотность соединений не превышает нескольких сотен на квадратный миллиметр (в НМС-памяти процессора Knights Landing использовано до 2 тыс. TSV), что

значительно меньше плотности в несколько миллионов межсоединений на квадратный миллиметр, требуемой для современной микросхемы. Следовательно, пропускная способность ярусной структуры ограничена. Кроме того, высказывается сомнение, что применение 3D-структуры с TSV-соединениями позволит снизить стоимость памяти и увеличить ее плотность упаковки.

По мнению специалистов образованной в 2003 году американской компании-разработчика (fables) BeSang, тесно связанной с корейскими производителями, для создания истинно трехмерной интегральной схемы памяти многослойную структуру следует формировать поверх других приборных слоев микросхемы с помощью достаточно дешевых хорошо проработанных материалов и технологий. Именно в этом направлении и работает BeSang.

ИСТИННО ТРЕХМЕРНАЯ ИНТЕГРАЛЬНАЯ СХЕМА

Процесс изготовления истинно трехмерной интегральной схемы (или монолитной ИС), в отличие от 3D-схем, формируемых с помощью TSV-соединений, разработчики компании BeSang начинают с создания стандартной логической КМОП-схемы (акцептора) с обычными соединениями и межслойными переходами. Поверх микросхемы наносится защитный диэлектрик. Элементы схемы памяти изготавливаются отдельно на кремниевой пластине-доноре, на которой формируется многослойная n^+p-n^+ -структура. Поскольку обе структуры расположены на разных пластинах, они могут изготавливаться с помощью обычных (оптимизированных для каждой) высокотемпературных процессов. После точного совмещения пластин и присоединения пластины-донора к КМОП-схеме с помощью запатентованного компанией низкотемпературного процесса (400°C) кремниевая подложка пластины-донора удаляется, и слой кремния утончается. Затем трехслойная структура на пластине-доноре травится для получения точно центрированных вертикальных каналов многочисленных трехмерных МОП-транзисторов, которые соединяются с элементами логической схемы традиционными межслойными переходами. Далее для получения вертикальных транзисторов с затвором окружающего типа (Surrounding Gate Transistors, SGT) с помощью низкотемпературного процесса осаждаются металлические или поликремниевые затворы, а также создаются межсоединения (рис.3). Завершающая операция формирования трехмерной схемы оперативной памяти – изготовление конденсатора поверх каждого вертикального транзистора (рис.4). Последовательно повторяя

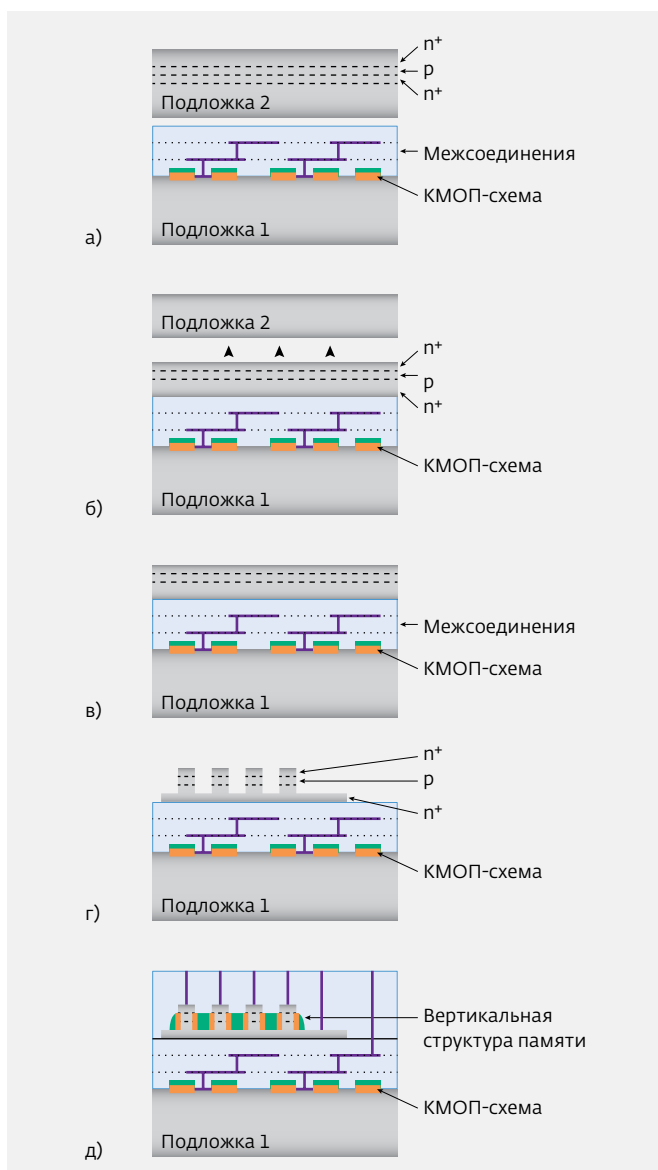


Рис.3. Этапы процесса создания истинно трехмерной структуры: а) обычная КМОП-схема (подложка 1) и многослойная пластина-донор (подложка 2); б) совмещение и соединение пластин, удаление подложки; в) утончение слоя кремния; г) травление кремния; д) формирование затвора и межсоединений

операции нанесения межслойного диэлектрика и применения подложки-донора, можно добавлять любое число слоев оперативной памяти поверх КМОП-схемы [8].

По утверждению первого заместителя председателя компании BeSang и руководителя проводимых НИОКР Джунила Паркса, разработанная технология позволяет получать плотность межсоединений $10^6/\text{мм}$ против $10^4/\text{мм}$ для ярусных микросхем с TSV-соединениями. Технология изготовления трехмерных микросхем оперативной памяти компании BeSang, позволяющей увеличивать плотность записи, не масштабируя размеры элементов памяти, – щедрый подарок производителям, которым приходится решать проблемы физических ограничений технологии по мере уменьшения размеров элементов.

К достоинствам технологии изготовления истинно трехмерных схем памяти с высокой плотностью записи данных относится возможность решения проблем высокой стоимости владения предприятием, снижения средней цены продаж и низкой рентабельности производства. Трехмерная схема памяти состоит из двух функциональных устройств: нижнего логического блока и верхних ячеек памяти. Поскольку в логических схемах управления памятью не требуется соблюдения передовых технологических норм, они могут изготавливаться на уже функционирующих заводах обработки кремниевых пластин, тогда как элементы памяти с высокой плотностью записи – на новых, но небольших предприятиях. Другими словами по объему выпуска компонентов истинно трехмерной памяти по предложенной BeSang технологии новый завод стоимостью в 1 млрд. долл.



Рис.4. Трехмерная структура интегральной схемы компании BeSang

будет сопоставим с современным заводом по обработке пластин стоимостью в 4 млрд. долл.

Таким образом, одно из важных достоинств технологии 3D ИС компании BeSang – возможность ее экономически выгодной реализации предприятиями, выпускающими КМОП-схемы, без существенной модификации используемого оборудования или технологического процесса. Технология пригодна для изготовления дешевой автономной (энергезависимой или энергонезависимой) памяти, а также встраиваемой памяти с высокими характеристиками для систем на кристалле, центральных процессоров, сигнальных процессоров и специализированных интегральных схем.

По мнению экспертов консалтинговой компании Frost & Sullivan, защищенная более чем 25 патентами технология изготовления истинно трехмерных микросхем компании BeSang, в состоянии "продвинуть" 3D-устройства во множество приложений, которые смогут стать прибыльными [9].

И действительно, в конце 2013 года BeSang заключила патентно-лицензионное соглашение с ведущим южнокорейским производителем полупроводниковых приборов SK Hynix – поставщиком микросхем оперативной памяти, NAND флеш-памяти, твердотельных накопителей (SSD) и светочувствительных матриц. Согласно этому соглашению, SK

Нуніх может пользоваться технологией BeSang, а также всеми ее обновлениями на протяжении пяти лет. При этом речь не идет о сотрудничестве компаний. Лицензионное соглашение не предусматривает эксклюзивного права, то есть BeSang может продать лицензию на свою технологию другим компаниям. Ожидалось, что истинно трехмерные схемы ДОЗУ компании SK Hynix появятся уже в 2014 году. Пока их нет, но, как говорится, еще не вечер.

BeSang на корейском языке означает "высоко летящий", и очевидно в последующие несколько лет продукция компании взлетит высоко и будет способствовать наступлению очередного этапа развития кремниевой технологии, позволяющей преодолеть барьер, возникающий при масштабировании микросхем, решить задачи миниатюризации и энергоэффективности, выполнить требования будущих электронных систем.

ПЕРСПЕКТИВНЫЕ ПРЕДЛОЖЕНИЯ КОРПОРАЦИИ IBM

Интерес представляют и новые типы энергонезависимой памяти, разрабатываемые корпорацией IBM, – одним из крупнейших мировых производителей и поставщиков аппаратных и программных средств, ИТ-сервисов и консалтинговых услуг. У IBM достаточно большой опыт в области формирования рынков новых запоминающих устройств, созданных в ходе поисковых исследований. В активе исследовательских центров корпорации немало революционных изделий, в частности, микросхемы памяти, накопители на магнитных дисках, реляционная база данных. Что же сегодня предлагают ученые компании?

Твердотельные накопители на основе памяти с фазовым переходом

В начале 2014 года на конференции по энергонезависимой памяти (Non-Volatile Memory Workshop 2014) IBM представила интересный проект системы твердотельного накопителя (SSD) на основе энергонезависимой памяти на фазовых переходах (Phase Change Memory, PCM) и PCIe-шины*.

PCM-память в реализуемом совместно с Университетом Патры (Греция) проекте, получившем название Тезей (Theseus) в честь древнегреческого

героя, выполнена на основе халькогенидного стекла (как правило, тройного соединения германия, сурьмы и теллура – Ge-Sb-Te, GST), способного изменять фазу стабильного физического состояния. При нагреве в результате прохождения импульса тока с большей амплитудой и малой длительностью халькогенид становится аморфным (состояние, соответствующее логическому "0"). Импульс тока с малой амплитудой, но большей длительностью возвращает материал в кристаллическое состояние (логическая "1"). В аморфном состоянии сопротивление материала велико, в кристаллическом – мало. Для считывания состояния материала достаточен слабый ток.

Предложенная еще в 1970-е годы идея о применении материала, меняющего структуру под действием тока, для хранения информации, до сих пор успешно не реализована. Все еще не решены проблемы, связанные с надежностью элементов РСМ при минимизации их размеров. Плата со сколь угодно приемлемым объемом памяти достигает большого размера. Основная проблема – высокая плотность тока программирования – более 10^7 А/см² (у обычных транзисторов – 10^5 – 10^6 А/см²). Сложности могут возникнуть в результате контакта расплава халькогенида (при нагреве до 600°C) с диэлектриком и другими элементами памяти. Это может вызвать утечку заряда в диэлектрике или отрыв материала с фазовым переходом при его расширении. Склонный к фазовому переходу при нагреве элемент памяти должен быть большого размера, поэтому технологический процесс формирования РСМ обходится дороже чем флэш-памяти.

Тем не менее специалисты IBM настроены оптимистично относительно возможностей РСМ-памяти, считая ее перспективной для создания универсальной памяти компьютеров и накопителей данных. Разработка РСМ-памяти ведется IDM более десяти лет, периодически к этой работе привлекаются различные фирмы и организации. Используемая в представленном компанией твердотельном накопителе РСМ-память была изготовлена по 90-нм технологии и испытывалась на частоте 66 МГц.

Самое ценное в прототипе РСМ-накопителя, представленного на конференции, – сообщение о феноменальных результатах, полученных при сравнении производительности современных твердотельных накопителей на основе флэш-памяти NAND-типа и РСМ-накопителя. Партнеры из Университета Патры выяснили, что по скорости обращения к данным РСМ-накопители превосходят корпоративные SSD на флэш-памяти в 12 раз, а клиентские SSD такого типа – в 275 раз. К тому же

* Шина PCI-стандарта – важный элемент систем памяти. Шины этого и последующих стандартов интенсивно используются в системах хранения данных. Неудивительно, что PCIe-шина, позволяющая существенно улучшить пропускную способность при малой площади платы, была принята системами памяти.



FSL4110LR – первая в мире микросхема ШИМ-контроллера с интегрированным 1000 В транзистором

Компания Fairchild Semiconductor – один из крупнейших мировых производителей полупроводниковых приборов и микросхем. За последнее десятилетие технология производства достигла очень высокого уровня, и это позволило разместить на одном кристалле контроллер и мощный высоковольтный полевой транзистор с напряжением до 1000 В. Это, действительно, первая в мире ИС, которая содержит интегрированный транзистор с таким высоким пробивным напряжением! Схема предназначена для проектирования высоконадежных импульсных источников питания, применения в интеллектуальных счетчиках электроэнергии, промышленных системах, телекоммуникационном оборудовании и бытовой электронике.

Новая микросхема FSL4110LR за счет интеграции ШИМ-контроллера и SenseFET позволяет уменьшить, во-первых, количество используемых электронных компонентов, во-вторых, размеры печатной платы и ее вес, а также сократить сроки от начала разработки до запуска проектируемого изделия в серию. Транзистор SenseFET, изготовленный по технологии VDMOS, имеет высокую стойкость к лавинному пробоя. Встроенная схема компенсации задержки сигнала в токовой петле обеспечивает необходимый режим работы в широком диапазоне входных напряжений – от 45 до 460 В. Напряжение питания подается от встроенного высоковольтного регулятора напряжения, без использования вспомогательной обмотки смещения. FSL4110LR – оптимальное решение для обратных преобразователей, которые работают с трехфазным входным напряжением или с нестабильным однофазным напряжением.

Микросхема содержит ШИМ-контроллер, осциллятор с частотой 50 кГц, схемы защиты от пониженного напряжения питания (UVLO, under-voltage lock-out) и бланкирования переднего фронта сигнала (LEB, leading-edge blanking), оптимизированный драйвер затвора, прецизионный источник тока (с термокомпенсацией) для компенсации наклона импульсов пилообразного напряжения. В FSL4110LR предусмотрены также функции мягкого старта и безопасного автоматического перезапуска.



Новая микросхема компании Fairchild обеспечивает непревзойденную защиту от аномального тока короткого замыкания, т.е. от аномальных выбросов. Это особенно актуально для интеллектуальных счетчиков электроэнергии.

Особенности микросхемы FSL4110LR

- наличие полевого транзистора SenseFET с напряжением лавинного пробоя 1000 В;
- стабилизированная частота 50 кГц;
- флуктуация частоты для уменьшения ЭМИ;
- встроенный высоковольтный регулятор напряжения для собственного питания;
- поцикловое ограничение тока;
- наличие различных интегрированных схем защиты: защита от перегрузки, от перенапряжения, пониженного и повышенного напряжения сети, защита от аномального короткого замыкания и тепловая защита с гистерезисом;
- встроенная цепь плавного старта и внутреннего запуска;
- фиксированное время перезапуска 1,6 с после срабатывания любой защиты.

ООО "Аргуссофт Компани"
107061, Москва, 3-я Черкизовская ул., д.14
☎ 8 (495) 660-28-55 | ✉ cmp@argussoft.ru | 🌐 www.argussoft.ru

ARGUSSOFT
ЭЛЕКТРОННЫЕ КОМПОНЕНТЫ

PCM-накопители отличаются высокой устойчивостью к износу, чем не могут похвастаться накопители на NAND флеш-памяти. Так, PCM-ячейка выдерживает до 10 млн. циклов перезаписи (NAND флеш-память – около 10–100 тыс. циклов). Если при этом используется механизм коррекции ошибок, то устойчивость к износу может достичь 10 трлн. циклов перезаписи. Кроме того, как показало тестирование, изготовленная по 90-нм техпроцессу PCM-память на частоте 66 МГц записывала "0" за 70 нс и "1" – за 120 нс. По скоростным характеристикам память PCM сопоставима с обычным ДОЗУ, но и не теряет данные в момент отключения питания. Пропускная способность ввода-вывода PCM постоянно увеличивается, тогда как этот показатель HDD-накопителей уменьшается. И если сейчас флеш-память успешно замещает HDD, в дальнейшем эту функцию столь же успешно сможет выполнять PCM-память.

Правда, пока размер прототипа PCM-памяти, как уже отмечалось, слишком велик (рис.5). Следует учитывать, что микросхемы памяти этого типа все еще страдают такой детской болезнью, как малая емкость, поэтому для создания прототипов с вмещаемым объемом памяти требуется целая батарея микросхем.

Вследствие малой емкости современная PCM-память, по-видимому, вначале будет применяться в составе SSD в качестве энергонезависимых кэш-буферов. Но, несомненно, в конце концов, появятся и коммерческие накопители, основанные на PCM-микросхемах [10].

Racetrack (трековая или беговая) память для замены трехмерной и PCM-памяти, а также накопителей на жестких магнитных дисках

Операция записи файлов в память не заметна для конечного пользователя. Но создателям вычислительных средств необходимо обеспечить исправное



Рис.5. Опытный образец платы PCM-памяти

выполнение этой функции с высоким быстродействием и возможностью перезаписи, а также ее долговечность. Группа специалистов Альмаденского исследовательского центра IBM в Сан-Хосе под руководством научного сотрудника компании Стюарта Паркина с 2002 года стремится выполнить эти требования с помощью так называемой трековой (беговой) энергонезависимой памяти (Racetrack memory). Работа памяти основана на использовании не электрического заряда, а магнитных свойств материала (спина электронов), а именно на открытых в конце прошлого столетия спинтронных эффектах.

Разряды в памяти этого типа хранятся в областях с локальной намагниченностью (доменах) в пермалловых (железоникелевых) нанопроводах (волокнах) в виде спинов электронов. Теоретически каждый нанопровод может хранить до сотни разрядов. Каждый домен имеет "головку" (положительный или отрицательный полюс) и "хвост" (полюс противоположного головке заряда). Два домена с противоположно направленными векторами магнитного поля разделены магнитной стенкой – узкой областью, в которой возможно изменение направления магнитного поля. Расстояние между стенками (или длина разряда) определяют центры пиннинга.

Домены "проталкиваются" вдоль нанопроводов (треков, или беговых дорожек, отсюда и название памяти) с помощью спин-поляризованного тока, который разворачивает магнитное поле доменов в ту или иную сторону. В результате доменная стенка и ограниченные ею домены перемещаются вдоль нанопровода, тогда как сам он неподвижен. Направление перемещения одинаково для всех стенок. Спиновый момент стенок считывается или задается датчиками, находящимися в подложке, на которой горизонтально или вертикально располагается нанопровод (рис.6).

Создание спинтронных магниторезистивных считывающих материалов и приборов, позволило работать с магнитными доменами весьма малых размеров и тем самым получать высокую плотность записи разрядов.

На ежегодной конференции по электронным приборам IEDM 2011 IBM продемонстрировала созданную в 2008 году трековую память, содержащую все элементы, необходимые для записи, хранения и чтения информации. Данные хранились в железоникелевых нанопроводах длиной 10 мкм, шириной 150 нм и толщиной всего 20 нм. Элементы записи и считывания изготавливались по КМОП-технологии на пластине диаметром

200 нм. Была продемонстрирована возможность чтения и записи данных на массиве, содержащем 256 нанопроводов.

Исследования показали, что критическая плотность тока и скорость перемещения доменных стенок, а, следовательно, и скорость доменов, зависят от материала нанопровода, от его геометрии и условий на границах доменов. Критическая плотность тока демонстрировавшихся образцов составляла 10^{11} – 10^{14} А/м² (0,1–100 мкА/нм²), а скорость перемещения доменов – 5–500 м/с. Для перемещения доменов железоникелевого нанопровода сечением 30×10 нм потребовался электрический ток порядка 30 мкА, а скорость перемещения составила 100–500 м/с.

В 2012 году сотрудниками концерна был создан прототип полностью интегрированной микросхемы трековой памяти, выполненной по 90-нм КМОП-технологии и содержащей блоки считывания, записи и управления перемещением стенок доменов. В схеме применен новый механизм перемещения информации с помощью перпендикулярного, а не параллельного структуре памяти магнитного поля. Это позволило значительно уменьшить размеры магнитных стенок, увеличить плотность их размещения и повысить скорость перемещения без увеличения тока [12].

Технологическая совместимость трековой памяти с КМОП-схемами означает возможность ее промышленного выпуска. Правда, по признанию разработчиков "ипподрома", несмотря на радужные перспективы, на пути серийного выпуска существует множество препятствий. Малейшие дефекты кристаллической структуры нанопровода могут вызвать "слипание" магнитных доменов, в результате чего пропускная способность памяти значительно уменьшается. Для дальнейшего развития трековой памяти необходимо, в первую очередь, рассмотреть возможность применения альтернативного материала памяти, который позволил бы уместить больше чередующихся доменов в одном нанопроводе чем в нынешнем железоникелевом варианте и увеличить скорость перемещения магнитных доменов.

Вот почему большой интерес представляет работа ученых Калифорнийского университета в Дэвисе, которые исследуют сложные окислы, или материалы со структурным и магнитным упорядочением, магнитное состояние которых может изменяться в результате воздействия не только магнитного, но и электрического полей и света. Совместно со специалистами консорциума Semiconductor Research Corporation научные

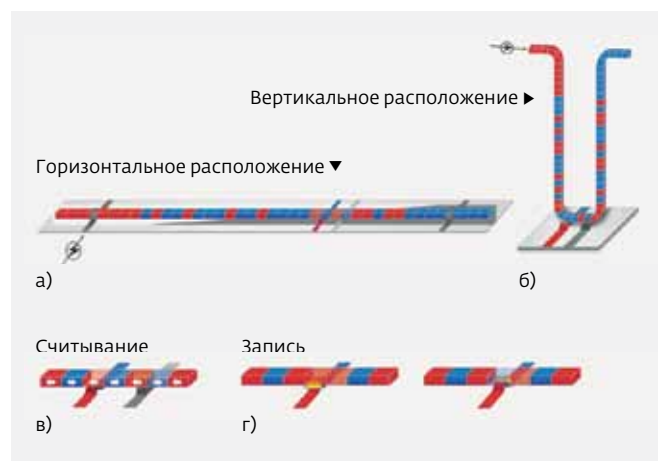


Рис.6. Структура трековой памяти, хранящей разряды в магнитных доменах (красных и синих) наноразмерных проводов, которые могут располагаться горизонтально (а) или вертикально (б). Считывание вектора намагниченности датчиками (серые) (в). Установление вектора намагниченности стенки (желтый цвет) при записи (г)

сотрудники университета намерены создать трековую память на основе нанопроводов с зазорами для формирования доменных стенок, изготовленных из сложного окисла LSMO ($\text{La}_{0,67}\text{Sr}_{0,33}\text{MnO}_3$), обладающего новыми магнитными, электрическими и оптическими свойствами.

Пока ученые университета сумели лишь продемонстрировать свойства, присущие трековой памяти, но не создали прототип прибора. На следующем этапе они планируют изучить геометрию нанопроводов, их оптимальные размеры, форму, положение зазоров в них и перемещение вдоль "беговой дорожки". Изучаются также оптимальные значения напряженности магнитного и электрического полей, уровней светового облучения, давления и температуры.

В разработках группы исследователей Калифорнийского университета также участвуют специалисты Центра наноматериаловедения при Оук-Риджской национальной лаборатории и синхротронного источника излучения при Национальной лаборатории Лоуренса в Беркли [13].

СКАЗ О МАГНИТНОЙ ЛЕНТЕ

Многие считают, что накопитель на магнитных лентах, как и память на магнитных сердечниках, остался в прошлом. Но чтобы двигаться дальше иногда полезно остановиться, вспомнить прошлое и обратиться к истокам современных достижений. Май 2014 года как раз и стал таким моментом для корпорации IBM, предоставив ей возможность оглянуться назад в 1952 год, когда был выпущен первый семидорожечный накопитель на магнитной ленте – модель 725. В нем использовались бобины с лентой шириной 12,5 мм, каждая из которых содержала примерно 2 Мбайт данных. Сегодня справедливо утверждать, что современная промышленность цифровых накопителей данных не состоялась бы без этой инновации IBM.

Опять же в мае, но 2014 года, на выставке-конференции IBM Edge 2014, корпорация продемонстрировала возможность увеличения поверхностной плотности записи данных на магнитную ленту до 89,5 Гбит/кв. дюйм (~14 Гбит/см², или 1,66 Гбайт/см²) (рис.7) [14]. Это позволит записать на ленту, умещающуюся в стандартный картридж LTO, до 154 Тбайт распакованных данных (объем, достаточный для хранения текста 154 млн. книг), то есть в 62 раза больший объем, чем у картриджа последнего поколения LTO6. Следовательно, накопители на магнитных лентах не только живы, но и по-прежнему являются надежными



Рис.7. Рекордный накопитель компании IBM на магнитной ленте

средствами хранения данных, превосходящими по экономической эффективности другие системы хранения и способными оказать влияние на развитие цифровых накопителей информации.

Таким образом, проверенная временем магнитная лента – один из наиболее подходящих носителей для хранения "Больших Данных", объем которых, по расчетам IBM, к 2020 году достигнет 40 Збайт (1 зеттабайт = 10^{21} байт). Значительная часть этих данных приходится на архивы, включая видеозаписи и резервные копии. Например, объем научных данных, полученных в результате трехлетней эксплуатации Большого адронного коллайдера (БАК), превышает 100 Пентабайт (1 Пбайт = 10^{15} байт). В основном эти данные хранятся примерно на 52 тыс. различных картриджах. Ленточные накопители удовлетворяют требованиям к хранению "Больших Данных". У них не только большой объем памяти при малом формате, они надежно функционируют несколько десятилетий, не потребляют энергию в нерабочем состоянии, их данные нельзя удалить, нажав на клавишу, и они доступны для облачной технологии. И все это по цене менее 2 центов/Гбайт, то есть в зависимости от размера в 10-15 раз дешевле накопителей на магнитных дисках.

Высокое значение плотности записи достигнуто благодаря применению новой перспективной магнитной ленты, разработанной IBM совместно с компанией Fujifilm*. Ленту изготавливают путем нанесения на основу слоя специальной грунтовки и тонкой (70 нм) пленки перпендикулярно ориентированного магнитного материала нового поко-

* Компании IBM и Fujifilm работают над совершенствованием магнитных лент с 2002 года.

ления Nanocubic, содержащего частицы феррита бария (BaFe) объемом 1600 нм^3 . Применение материала NanoCubic, не требующего дорогостоящих методов напыления или осаждения металлического покрытия, позволило получить высокую плотность записи при сохранении термостабильности памяти и тем самым обеспечить долговременное хранение архивированных данных.

Рекордный показатель был бы невозможен без совершенствования других важных компонентов накопителя. В частности к ним относятся:

- созданные совместными усилиями специалистов Альмаденского центра компании и исследовательского института в Цюрихе новые записывающие головки, состоящие из железоникелевых ($\text{Ni}_{45}\text{Fe}_{55}$) полюсов и расположенного между ними дополнительного слоя из сплава железа и кобальта толщиной 200 нм. Магнитная индукция насыщения дополнительного слоя намного больше, чем у стандартных $\text{Ni}_{45}\text{Fe}_{55}$ головок, и граница между дорожками выражена более четко. Кроме того, этот слой выступает в роли своеобразной линзы, направляя магнитный поток к магнитному зазору и обеспечивая значительно более высокие поля записи;
- усовершенствованные принципы управления с использованием метода "анализа в пространстве состояний", задающие положение головок записи/считывания с точностью не более 10,3 нм, что обеспечило возможность уменьшения ширины дорожки до 177 нм и увеличения их числа в сравнении с картриджем LTO6 в 27 раз;
- инновационные алгоритмы обработки сигнала, позволившие применять головку считывания со сверхмалой шириной магнитного зазора (90 нм), в основе работы которой лежит принцип гигантского магнетосопротивления.

В результате, по утверждению специалистов корпорации IBM, из имеющихся сегодня на рынке систем хранения данных накопителя на магнитной ленте наиболее доступны и энергетически эффективны. Останавливаться на достигнутом IBM не собирается и планирует довести плотность записи до $15,5 \text{ Гбит/см}^2$ и больше. На состоявшейся в мае 2014 года международной конференции InterMag ученые Альмаденского исследовательского центра сообщили об изучении магнитных свойств небольшого образца материала, нанесенного на основу методом распыления в строго контролируемых лабораторных условиях. По их утверждению, это достижение может открыть новые методы масштабирования магнитных устройств [15].

Объем статьи не позволяет рассмотреть и другие перспективные системы памяти. Вернемся к этой теме в следующем номере журнала.

ЛИТЕРАТУРА

1. **Atwood G., Soo-Ik Chae, Shim S.S.Y.** Next-Generation Memory. – www.computer.org/csdl/mags/co/2013/08/mco2013080021.html.
2. Global Next Generation Memory Technologies Market to be Worth US\$2,837.0 Million by 2019. – globenewswire.com/news-release/2014/10/13/672552/10102335/en/Global-Next-Generation-Memory-Technologies-Market-to-be-Worth-US-2-837-0-Million-by-2019.html#sthash.Orhm02tC.cTF0mBoK.
3. **Perdue J.** Next Generation Memory Technologies Market Size 2013-2019. – http://issuu.com/jamesperdue/docs/global_next_generation_memory_techn.
4. About Hybrid Memory Cube. – hybridmemorycube.org/technology.html.
5. Hybrid Memory Cube Specification 1.0. – hybridmemorycube.org/files/SiteDownloads/HMC-Specification%201_0.pdf.
6. **Trader T.** New Hybrid Memory Cube Spec Doubles Data Rates. – www.enterprisetechn.com/2014/03/01/new-hybrid-memory-cube-spec-doubles-data-rates/.
7. **Smith R.** Intel's "Knights Landing" Xeon Phi Coprocessor Detailed. – www.anandtech.com/show/8217/intels-knights-landing-coprocessor-detailed.
8. **Johnson R.C.** SK Hynix Licenses BeSang's 3D IC. – www.eetimes.com/document.asp?doc_id=1319938.
9. **Clarke P.** Frost & Sullivan tips BeSang as 3-D IC winner. – www.eetimes.com/document.asp?doc_id=1253430&print=yes.
10. **Johnson R.C.** IBM Hawks PCM for Storage. – www.eetimes.com/document.asp?doc_id=1322316.
11. **Гольцова, М.** Международная Конференция IEDM. Самые быстрые, самые небольшие, самые необычные микросхемы. – Электроника: НТБ, 2012, № 1, с. 108-124.
12. **Hilson G.** Racetrack Is Making Slow but Sure Progress. – www.eetimes.com/document.asp?doc_id=1324269.
13. **Johnson R.C.** Racetrack Memory to Beat Hard Drives & Flash. – www.eetimes.com/document.asp?doc_id=1323498.
14. **Johnson R.C.** IBM Sets World Record With Mag Tape. – www.eetimes.com/document.asp?doc_id=1322425.
15. **Taft D.K.** IBM Breaks Tape Storage Record With Big Data in Mind. – www.eweek.com/storage/ibm-breaks-tape-storage-record-with-big-data-in-mind.html.