

ОТЛАДКА АВИАЦИОННЫХ ИНТЕРФЕЙСОВ – КОМПЛЕКСНЫЙ ПОДХОД

Н.Ермошин¹, А.Власов²

УДК 004.32
ВАК 05.27.00

Интерфейсы обмена данными между узлами и системами современных самолетов и вертолетов – сложные и ответственные системы. При их разработке и отладке необходимо строго следовать государственным стандартам и учитывать много аспектов. Эффективные решения для отладки авиационных интерфейсов предлагает компания LDM-SYSTEMS.

Виды и уровни электрических сигналов интерфейсов в комплексах, системах и функционально независимых устройствах оборудования самолетов, вертолетов и сопрягаемых с ними узлах регламентируются ГОСТ 18977, РТМ 1495, ARINC-429 (требования к интерфейсу с двуполлярным последовательным кодом (ДПК), ГОСТ Р 52070, MIL-STD-1553b (требования к интерфейсу с мультиплексным каналом информационного обмена (МКИО) (рис.1, 2, табл.1) [1, 2].

На этапе разработки новой аппаратуры, в которой есть линии передачи данных ARINC-429 и МКИО, необходимо решить вопрос организации протокольной и аппаратной частей интерфейса. Помочь в решении данной задачи может готовый программно-аппаратный отладочный комплекс (рис.3). При его использовании разработчику остается только адаптировать тестовое программное обеспечение под конкретные задачи. Разрабатывать подобный комплекс целесообразно на базе существующих надежных решений в целях сокращения сроков проекта и уменьшения количества ошибок.

Компания LDM-SYSTEMS выпускает различные средства для отладки микроконтроллеров фирм Altera, Atmel, MultiClet, Xilinx, Миландр, в частности, отладочные платы семейства HELPER. Их отличительная черта – модульность, то есть возможность наращивать функциональность отладочной платы путем присоединения новых модулей. Для облегчения освоения интерфейсов ARINC-429 и МКИО компания LDM-SYSTEMS дополнила линейку отладочных средств семейства HELPER новыми модулями.

Комплект HELPER состоит из трех групп:

1. Main Board – это "базовые платы", содержащие набор периферийных устройств ввода-вывода информации, визуальной или аудиоиндикации, а также различных органов управления.

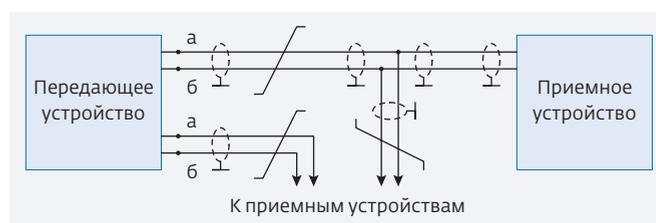


Рис.1. Структурная схема технических средств интерфейса ARINC-429

¹ LDM-SYSTEMS, ceo@ldm-systems.ru.

² ОАО НПО "Физика", andrey@npofizika.ru.

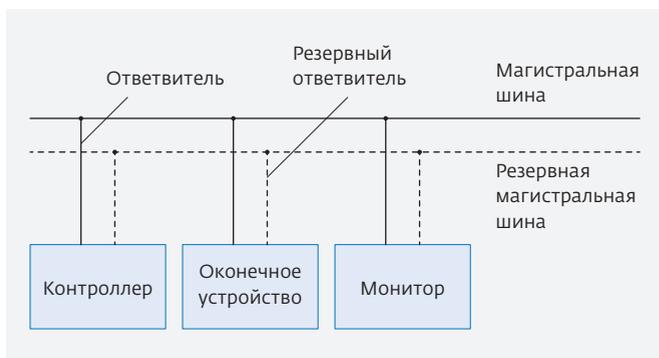


Рис.2. Структурная схема технических средств интерфейса МКИО

2. Master-модули – "ведущие платы", содержащие программно-ориентированные компоненты в виде микроконтроллеров, микропроцессоров или ПЛИС. Master-модули построены таким образом, что имеют все необходимые элементы для взаимодействия как с другими модулями, так и с простейшими устройствами ввода-вывода информации. Для ознакомления со спецификой работы установленного программно-ориентированного элемента наличие "базовой платы" или других модулей не обязательно,

Master-модули можно использовать отдельно и встраивать в разрабатываемые устройства в виде законченного узла.

3. Slave-модули – это "ведомые платы", содержащие элементы, в значительной мере расширяющие функциональность отладочного комплекта.

Важная отличительная особенность HELPER – надежное механическое крепление составных частей отладочного комплекта, позволяющее без снижения надежности размещать вертикально множество модулей и получать таким образом функционально законченные конструкции самого различного назначения.

Наиболее полная структура комплекта HELPER, используемая для освоения интерфейсов ARINC-429 и МКИО, может включать в себя (рис.4, 5) [3, 4, 5]:

- базовую плату LDM-HELPER-MB501;
- Master-модуль LDM-HELPER-K1986BE1QI;
- Slave-модуль LDM-HELPER-SI.

Программирование и отладка кода ведется в программном обеспечении Keil или его аналогах. Master-модуль LDM-HELPER-K1986BE1QI имеет встроенный USB-UART-загрузчик без режима отладки. Если режим отладки необходим, можно использовать программатор ULINK2 или его аналоги.

Таблица 1. Основные технические характеристики интерфейсов ARINC-429 и МКИО

Характеристика	ГОСТ 18977 и РТМ 1495	ГОСТ Р 52070
Аналог	ARINC-429	MIL-STD-1553b
Скорость передачи, Кбит/с	12,5; 50; 100; 250; 500; 1000	1000
Кодирование	Биполярный самосинхронизирующийся RZ-код данных	Биполярный фазоманипулированный код Манчестер-2
Уровни сигналов в линии связи	+10±3 В – "1" кода -10±3 В – "0" кода 0±0,5 В – пауза для передатчика 0±2,5 В – пауза для приемника	Размах от 6 до 9 В
Размер слова, бит	32	32
Максимальное количество приемников или абонентов, шт.	20	31
Тип линии связи	Несогласованная витая пара	Согласованная витая пара
Трансформаторная развязка	По стандарту не предусмотрена	Обязательна
Способ связи	Симплекс или полудуплекс	Полудуплекс
Принцип передачи	Широковещательный	Команда-ответ, широковещательный
Принцип приема	Тип информации (адрес) в каждом слове	Адрес абонента и тип информации (подадрес) в первом слове сообщения



Рис.3. Блок-схема программно-аппаратного отладочного комплекса для организации интерфейса ARINC-429 и МКИО

MASTER-MОДУЛЬ LDM-HELPER-K1986BE1Q1

Протокольная часть отладочного комплекса позволяет реализовать Master-модуль LDM-HELPER-K1986BE1Q1 с установленным на нее контроллером фирмы АО "ПКК Миландр" 1986BE1T (рис.6) в металлокерамическом корпусе 4229.132-3 или пластиковом корпусе LQFP-144. В состав микроконтроллера 1986BE1T (табл.2) входят контроллеры интерфейса по ГОСТ 18977-79 и ГОСТ Р 52070.

Контроллер интерфейса по ГОСТ 18977. Контроллер содержит восемь приемников и четыре передатчика. Каждый приемник поддерживает функцию распознавания меток (адресов). Для каждого приемника может быть запрограммировано до 32 восьмиразрядных

меток. Фильтрация входных данных может выполняться на базе не только меток, но и двух бит источник/приемник. Каждый передатчик поддерживает однонаправленную передачу 32-разрядных слов по двухпроводной витой паре, используя формат кодирования RZ. Доступна возможность запрограммировать 32-й бит как данные либо как бит четности. Каждый приемник и передатчик используют собственный буфер FIFO для хранения данных. Размеры буфера FIFO варьируются от 32×32 до 256×32. Статус наполненности FIFO определяется на основе соответствующих бит статуса для каждого FIFO. Контроллер работает на базовой частоте 1 МГц и поддерживает различные скорости приема и передачи данных.

Контроллеры интерфейса по ГОСТ Р 52070. В микроконтроллере (МК) 1986BE1T имеются два независимых контроллера интерфейса по ГОСТ Р 52070-2003 (далее МКИО). Каждый из них содержит необходимую логику и память для обработки и хранения командных слов и слов данных одного полного сообщения МКИО. В каждом контроллере два канала для приема/передачи сообщений МКИО: основной и резервный. В каждый

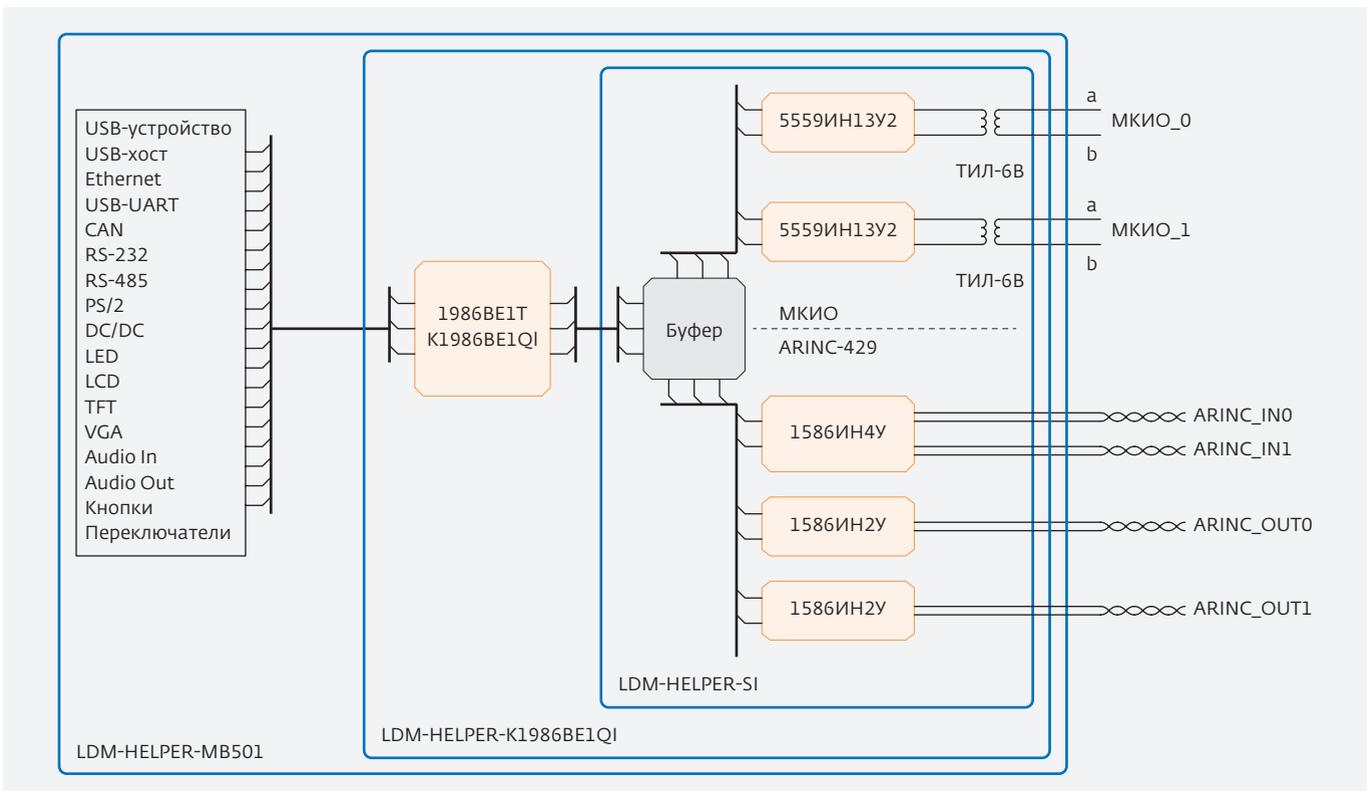


Рис.4. Структура отладочного комплекта

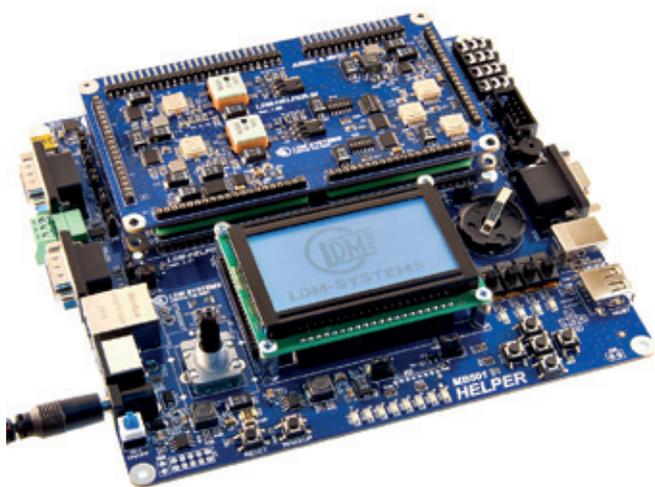


Рис.5. Отладочный комплект HELPER в сборе

момент времени может работать только один из них. Данные передаются со скоростью 1 Мбит/с в полудуплексном режиме.



Рис.6. Master-модуль LDM-HELPER-K1986BE1QI с микросхемой 1986BE1T

Контроллеры могут работать как в режиме контроллера шины, так и в режиме оконечного устройства. Входящие и исходящие командные и статусные слова, а также команды управления размещаются в 16-разрядных регистрах. Для хранения данных используется 16-разрядная двухпортовая память, в которой данные находятся в области памяти, соответствующей подадресу командного слова. В каждом подадресе

Таблица 2. Основные технические характеристики контроллера 1986BE1T

Характеристика	Значение
Ядро	32-битное RISC-ядро
Тактовая частота, МГц	144
Производительность (при нулевой задержке памяти), DMIPS/МГц	0,8
Флеш-память программ, Кбайт	128
ОЗУ, Кбайт	48
Питание, В	3,0–3,6 (внешнее) 1,8 (встроенный регулятор напряжения для питания ядра)
Часы реального времени	Встроенный домен
АЦП	12-разрядный (до 8 каналов)
ЦАП	12-разрядный (до 2 каналов)
ШИМ	32-разрядный (до 16 каналов)
Интерфейсы	2×CAN, 2×UART, 3×SPI, Ethernet 10/100 и PHY Transceiver, USB Device и Host
Интерфейсы программирования	SWD, JTAG, UART-загрузчик
Интерфейсы отладки	SWD, JTAG
Число линий ввода-вывода	96
Число контроллеров интерфейса по ГОСТ 18977	1
Число контроллеров интерфейса по ГОСТ Р 52070	2

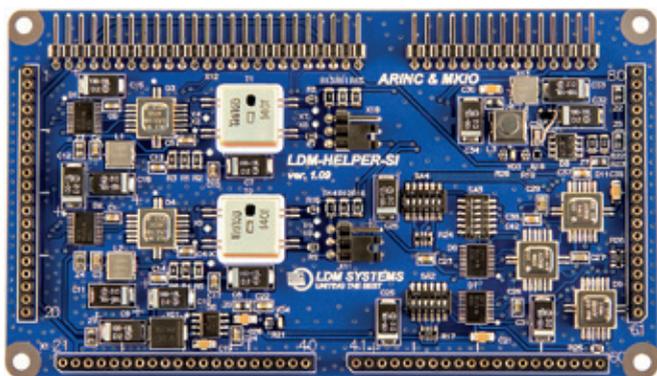


Рис.7. Slave-модуль специализированного интерфейса LDM-HELPER-SI

можно хранить только одно полное сообщение МКИО. При передаче сообщения данные в память можно заносить как на лету, так и до начала передачи. При приеме сообщения данные можно считывать из памяти на лету или после установки флага.

Контроллеры поддерживают форматы основных (форматы 1–6) и групповых (форматы 7–10) сообщений по ГОСТ Р 52070–2003. Предусмотрена возможность формирования прерываний при успешном приеме или возникновении ошибок на шине, а также маскирование прерываний.

Помимо интерфейсов по ГОСТ 18977-79 и ГОСТ Р 52070-2003, микроконтроллер 1986BE1T оснащен встроенным цифровым контроллером интерфейса Ethernet 10/100 и PHY Transceiver, что упрощает организацию схмотехнической развязки линий Ethernet.

Более подробно ознакомиться с МК 1986BE1T можно на официальном сайте компании АО "ПКК Миландр".

SLAVE-МОДУЛЬ LDM-HELPER-SI

Для подключения приемопередатчиков к микроконтроллеру был разработан slave-модуль специализированного интерфейса LDM-HELPER-SI (рис.7).

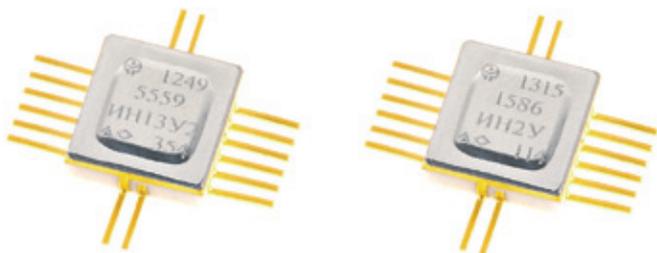


Рис.8. Микросхемы 5559ИИ13У2 (а) и 1586ИИ2У (б) в корпусе Н04.16-1В

При выборе приемопередатчиков было решено обратиться к отечественному производителю электронной компонентной базы (ЭКБ) – ОАО НПО "Физика". Предприятие специализируется на выпуске компонентов для применения в бортовой авиационной аппаратуре.

Интерфейс МКИО реализован при помощи приемопередатчиков 5559ИИ13У2 (рис.8а) и трансформаторов ТИЛ-6В производства ОАО "Мстатор".

Интерфейс ДПК может быть реализован двумя комплектами микросхем: передатчиками 1586ИИ2У (рис.8б) и приемниками 1586ИИ4У или передатчиками 1586ИИ2АУ и приемниками 1586ИИ4АУ.

Линии ARINC-429 или МКИО выведены на 15-выводной PLS-разъем. LDM-HELPER-SI позволяет выбирать один из двух интерфейсов (ДПК или МКИО) посредством двунаправленных буферов или переключателей.

Рассмотрим используемые в slave-модуле приемники и передатчики авиационных интерфейсов.

Микросхемы приемников и передатчиков ДПК.

Интерфейс цифровой части микросхем приемников и передатчиков ДПК 1586ИИ2У, 1586ИИ4У дублирует интерфейс известных микросборок типа 75АП001, АП003 и АП004. В этом интерфейсе используются три линии управления: синхронизации SYN, информационная INF и разрешения работы CON (рис.9) [6].

Идентичность интерфейсов микросборок 75АП001, АП003, АП004 с интерфейсом микросхем 1586ИИ2У и 1586ИИ4У позволяет выполнять замену микросборок серии АП00х на микросхемы серии 1586 в аппаратуре заказчика без проведения дополнительных работ по изменению цифровой части схемы. Это дает возможность существенно снизить расходы на интерфейсные схемы, сэкономить место на печатной плате и уменьшить массу аппаратуры.

В то же время, зарубежная фирма HOLT IC использует другой интерфейс цифровой части схемы приемников и передатчиков ДПК с двумя линиями управления. В целях импортозамещения ОАО НПО "Физика" разработало микросхемы 1586ИИ2АУ, 1586ИИ4АУ с интерфейсом, аналогичным используемым фирмой HOLT IC. На осциллограмме работы микросхемы 1586ИИ2АУ (рис.10) представлены сигналы двух линий управления – DA и DB – и выходные сигналы Ya и Yb. Появление единицы на входе DA означает передачу "1" в линию, появление единицы на входе DB означает передачу "0" в линию, появление единиц на обеих линиях DA и DB – перевод выходов в Z-состояние. Наличие Z-состояния на выходе передатчика позволяет использовать линию связи в качестве общей (в соответствии с ГОСТ 18977 общей называется линия связи, к которой подключено два или

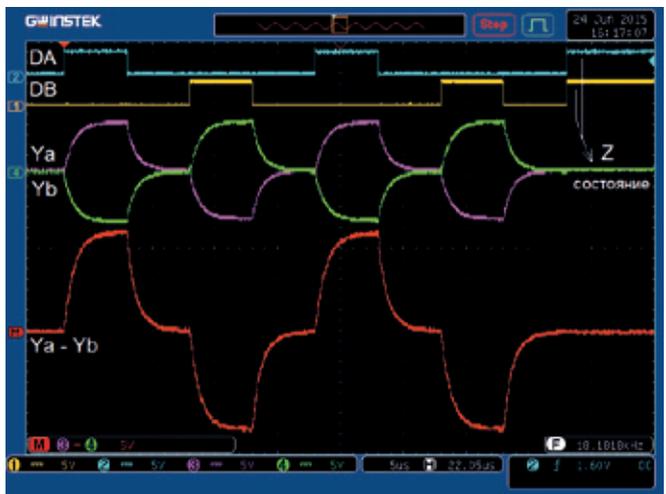
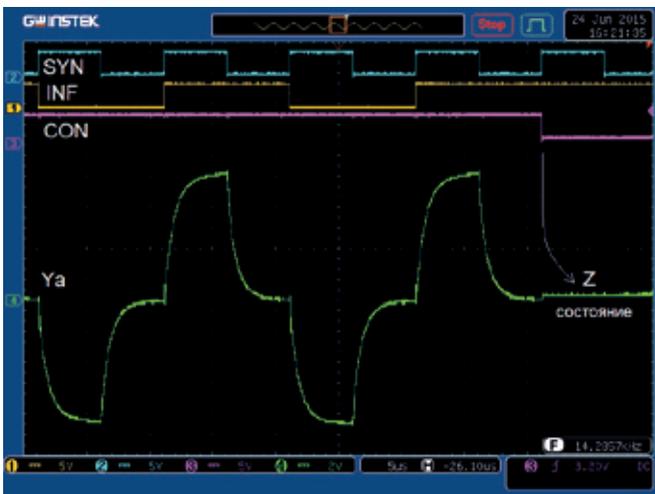


Рис.9. Осциллограмма работы микросхемы 1586ИН2У при нагрузке на линии с сопротивлением $R_H=600$ Ом и емкостью $C_H=20\,000$ пФ. Ya – один из выходных сигналов

Рис.10. Осциллограмма работы микросхемы 1586ИН2АУ при нагрузке на линии $R_H=600$ Ом, $C_H=20\,000$ пФ

более передающих устройств, при этом информация различных передающих устройств, поступающая в линию, разнесена по времени).

Уменьшение количества входов управления у микросхемы передатчика 1586ИН2АУ позволило не использовать парные боковые выводы микросхемы [7]. Эти выводы могут быть удалены потребителем, что увеличивает плотность компоновки микросхем на плате.

Микросхемы двухканальных приемников 1586ИН4АУ имеют тестовые входы по аналогии с микросхемами фирмы HOLT IC, позволяющими проводить самотестирование приемной части оборудования.

Уровень стойкости к воздействию специального фактора "7.С" микросхем приемников и передатчиков

ДПК серии 1586 с характеристикой 7.С₄ составляет не менее $2,0 \cdot 1U_C$.

Микросхемы приемопередатчиков МКИО.

Микросхемы приемопередатчиков серии 5559ИН13 (см. рис.8а, 11) за годы серийного выпуска зарекомендовали себя в качестве надежного способа стыковки абонента с интерфейсом МКИО. В процессе развития линейки приемопередатчиков появились версии с уменьшенным размером корпуса, с пониженными уровнями логической единицы на входах для прямой стыковки с современными ПЛИС и МК (табл.3).

Также была проведена модификация микросхем для увеличения уровня стойкости к воздействию специальных факторов (СФ). Уровень стойкости к воздействию СФ "7.С", "7.И" с характеристиками 7.С₁, 7.И₇, 7.С₄ составляет не менее $60 \cdot 1U_C$ для 7.С₁; $2 \cdot 2U_C$ для 7.И₇; $1,8 \cdot 1U_C$ для 7.С₄. При испытаниях на воздействие тяжелых заряженных частиц с уровнем

Таблица 3. Микросхемы серии 5559ИН13 и их особенности

Обозначение микросхемы	Тип корпуса	Особенности
5559ИН13Т	4131.24-3	Предназначена для работы с большим трафиком, имеет входы настройки длительности фронта
5559ИН13У	Н09.28-1В	Имеет входы настройки длительности фронта
5559ИН13У1	Н04.16-1В	Выполнена в меньшем корпусе 7,4×7,8 мм (выводы на две стороны) по сравнению с 5559ИН13У 9,4×9,4 мм
5559ИН13У2	Н04.16-1В	По сравнению с 5559ИН13У1 имеет входы с уровнем логической единицы от 2,5 В

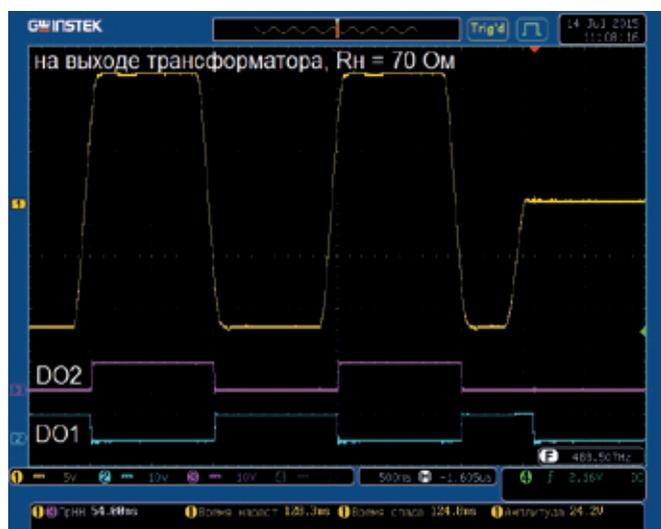


Рис.11. Осциллограмма работы микросхемы 5559ИН13У2 с трансформатором ТИЛ-6В: канал 1 – передача; каналы 2, 3 – прием

линейных потерь энергии не менее $40 \text{ МэВ}\cdot\text{см}^2/\text{мг}$ одиночные эффекты или катастрофические отказы не зафиксированы.

Все микросхемы серии 5559ИН13 и передатчик 1586ИН2У входят в Перечень ЭКБ, включение остальных микросхем серии 1586ИН планируется в 2016 году.

В заключение можно отметить, что отладочный комплект производства LDM-SYSTEMS в составе базовой платы LDM-HELPER-MB501, master-модуля LDM-HELPER-K1986BE1Q1 и slave-модуля LDM-HELPER-SI позволяет реализовать интерфейсы МКИО и ДПК, обеспечить разработчику доступ к удобной системе отладки и изучения новых микросхем для последующего применения полученных навыков при создании аппаратуры.

ЛИТЕРАТУРА

1. ГОСТ 18977-79. Комплексы бортового оборудования самолетов и вертолетов. Типы функциональных связей. Виды и уровни электрических сигналов.
2. ГОСТ Р 52070-2003. Интерфейс магистральный последовательный системы электронных модулей. Общие требования.
3. Руководство по эксплуатации LDM-HELPER-SI.
4. Руководство по эксплуатации LDM-HELPER-K1986BE1Q1.
5. Руководство по эксплуатации LDM-HELPER-MB501.
6. Техническое описание на микросхемы 1586ИН3У, 4У, 4АУ.
7. Техническое описание на микросхемы 1586ИН2У, 2АУ.