

Цифровая обработка РЛ сигналов

В. Стручев В. Левшин

Высокоэффективные процессоры на основе поразрядно-логических методов свертки

Авторы статьи знакомят читателей с разработанным ими способом оптимизации структуры специализированной системы цифровой обработки радиолокационных сигналов. В рамках этого способа предлагается применять поразрядно-логические методы свертки с использованием многоходового малоразрядного процессора вычисления скалярного произведения двух многомерных комплексных векторов. В статье приводятся данные, иллюстрирующие значительные преимущества процессора поразрядно-логической обработки сигналов.

В 70-80 годы в отечественной и зарубежной практике сложился упрощенный стереотип в понимании того, что представляет собой процессор цифровой обработки сигналов, в том числе и радиолокационных. В рамках этого стереотипа считается, что процессор на входе должен иметь многозарядный вектор и при обработке в числе прочих выполнять операции быстрого преобразования Фурье (БПФ). Некоторые специалисты придерживаются такой точки зрения по сей день. Живучесть этого стереотипа обусловлена большим разнообразием процессоров многозарядной обработки сигналов, а также широкими возможностями использования готовой элементной базы и программного обеспечения при их создании.

Наш многолетний (начиная с 1968 года) опыт создания систем цифровой обработки радиолокационных сигналов позволил предложить альтернативный подход к ЦОС процессорам. Наиболее перспективный из создаваемых вариантов специализированной ЦОС системы основывается на следующих предпосылках:

- отказ при решении реальных локационных задач от применения алгоритмов свертки сигналов на базе БПФ и аппаратуры, используемой для их реализации многозарядные процессоры (в большинстве случаев выполняющие операции с плавающей запятой);

- применение поразрядно-логических методов свертки и фильтрации сигналов с использованием многоканальных малоразрядных процессоров обработки, в частности многоходового процессора вычисления скалярного произ-

ведения двух многомерных (более 100) векторов, каждый элемент которых является малоразрядным комплексным числом.

Циклическое использование таких процессоров обеспечивает выполнение разного рода матричных операций с требуемой разрядностью. При этом многозарядные процессоры остаются в системе для реализации задач пороговой обработки сигналов, формирования единичных и групповых замеров, управления.

Данный принцип цифровой обработки сигналов иллюстрирует структурная схема устройства (рис.1). Его реализация позволяет организовывать обработку произвольных типов сигналов в заданных режимах работы широкого класса радиолокационных средств, включая радиолокаторы, гидролокаторы, станции специального назначения, например обнаружения и локализации различных отражающих образований, и т.д. В частности, в РЛС дальнего обнаружения устройство цифровой обработки сигналов обеспечивает:

- пространственную обработку сигналов в крупномодульных и крупноапертурных ФАР с произвольным числом и пространственным расположением модулей ФАР (процессор 1);

- частотно-временную обработку широкого класса сигналов, включая сигналы без внутриимпульсной модуляции, с фазовой манипуляцией и линейной частотной модуляцией (процессор 1);

- формирование адаптивных весовых коэффициентов для подавления различных помех (процессоры 1 и 2);

- спектральный анализ помехо-

вых сигналов (процессор 1);

- формирование сигнальных отметок обнаруженных целей и информации о целевой и помеховой обстановке (процессоры 1 и 2).

Заметим, что структурная схема предложенного устройства отличается от традиционной тем, что основной объем обработки выполняет многоходовой малоразрядный процессор вычисления скалярного произведения векторов — процессор 1, в то время как в традиционных схемах в таком качестве используется процессор, реализующий ряд операций “бабочка” алгоритма БПФ.

Предлагаемые принципы разработки ЦОС процессора основываются на определенном выборе условия его оптимальности. Это обеспечение специализированной ЦОС системой, включающей ряд экземпляров процессора, максимальной пропускной способности локатора в режимах обнаружения, захвата и сопровождения целей при условии выполнения ею соответствующих локационных функций с заданной точностью, достоверностью и с минимумом затраченной мощности. В данном случае энергетический критерий определяет объем и стоимость разработанной аппаратуры, затраты на энергию и съём соответствующего тепла.

ОСНОВНЫЕ ОГРАНИЧЕНИЯ СУЩЕСТВУЮЩИХ ЦОС ПРОЦЕССОРОВ

Весь спектр преобразований при обработке радиолокационных сигналов, включая межмодульную пространственную, временную, порого-логическую, а также формирование замеров, может быть пред-

ставлен в следующем символическом виде:

$$G = [PXT],$$

где X — комплексная матрица входных сигналов размерностью M апертурных каналов на N временных выборок;

T — комплексная матрица весовых коэффициентов в частотно-временной области размерностью K гипотез в частотно-временной области на N временных выборок;

P — комплексная матрица весовых гипотез пространственной обработки размерностью L гипотез в пространственной области на M апертурных выборок;

[...] — оператор логической обработки и формирования замеров.

Запись алгоритма обработки в матричном виде позволяет показать основные принципы его построения, обеспечивающие максимальную эффективность.

Анализ выражения показывает, что, во-первых, основной операцией пространственной и частотно-временной обработки является матричная операция скалярного произведения векторов. Действительно, эта операция — основная при формировании комплексных выборок радиолокационного портрета в пространстве “дальность, доплеровский сдвиг частот, угловые координаты”. Она ис-

пользуется при реализации алгоритмов адаптивного формирования пространственных весовых векторов и адаптивных пороговых уровней при порогово-логической обработке радиолокационных портретов.

Во-вторых, реализацию операции скалярного произведения векторов, как уже отмечалось, целесообразно проводить в прямом виде в среде малоразрядной арифметики как альтернативу полноразрядным методам, в частности методам свертки сигналов с переходом в частотную область на основе алгоритмов БПФ.

На первый взгляд, изящная структура алгоритма вычисления свертки на основе БПФ сокращает число операций при автоматизированной обработке больших массивов данных на два—три порядка по сравнению с прямыми алгоритмами. Однако более детальный анализ зарубежных и отечественных публикаций, а также эффективности широкого ряда ЦОС устройств, реализованных на базе этого метода как в России, так и за рубежом, не подтверждает этот вывод. Причина такого несоответствия в том, что при оценке эффективности БПФ не учитываются требования к разрядной сетке спецвычислителя, т.е. к количеству

двоичных разрядов, которыми в процессе вычислений должны быть представлены числа для достижения результата с заданной точностью. Учет же разрядности означает, по существу, расширение размерности решаемой задачи, поскольку помимо размера (числа отсчетов) сигнала вдоль пространственной или временной координаты, количество которых определяет размер БПФ, в расчет приходится принимать количество разрядов, которыми представлена амплитуда сигнала, а также промежуточные результаты вычислений.

Все это заставляет пересмотреть взгляд на эффективность БПФ, существенные ограничения которой иллюстрируют следующие примеры.

Теория и практика внедрения цифровой аппаратуры в РЛС различных поколений показывают, что, например, при размерности БПФ $N=1000$ для обеспечения свертки сигналов в амплитудном динамическом диапазоне 60 дБ требуется 24-разрядное представление коэффициентов матрицы Фурье, а также опорного спектра и обрабатываемого сигнала.

При использовании прямого метода вычисления свертки на основе трансверсальных фильтров разрядность представленных весовых коэффициентов при заданном динамическом диапазоне обрабатываемых сигналов определяется коэффициентом широкополосности (числом независимых выборок N на длительности сигнала). В частности, для $N=1000$ и при том же значении амплитудного динамического диапазона (60 дБ) требуемая разрядность представления весовых коэффициентов фильтра составляет три—четыре разряда. Это различие в прямой зависимости определяет объем и потребляемую мощность устройств памяти и в кубической — сложность и потребляемую мощность умножителей.

Итак, сравнение устройств обработки по критерию потребляемой мощности при прочих равных условиях показывает большую эффективность прямых методов, поскольку для процессора свертки на основе БПФ требуемая разряд-



Рис. 1. Основные блоки устройства цифровой обработки сигналов

ность выполнения операций, обеспечивающая заданный динамический диапазон, в четыре—шесть раз превышает требуемую разрядность процессора прямой свертки. Зависимость необходимого числа разрядов для разных процессоров от требуемого динамического диапазона и для разных значений числа выборок на длительности строга приведена на рис. 2.

Необходимо также учитывать, что при обработке широко используемых биполярных фазоманипулированных сигналов в структуре трансверсальных фильтров вообще отсутствуют умножители. Кроме того, сбой в процессе вычислений для метода БПФ искажает все данные на выходе фильтра, а для трансверсального фильтра — лишь одно значение свертки сигнала.

Эффективность БПФ непосредственно связана со структурной однородностью весовых векторов, используемых при пространственной и частотно-временной обработке сигналов, которая имеет место лишь в отсутствие внешних помех. При сложной помеховой обстановке наличие активных и пассивных помех разрушает однородную структуру весовых векторов в пространственной и частотно-временной областях. Кроме того, нарушение структурной однородности преобразований в пространственной области вызывает использование неэквидистантной ФАР. Эти факторы снижают эффективность либо вовсе исключают возможность применения БПФ.

Неэффективность данного процессора проявляется и при обработке сложных широкополосных сигналов (с произведением эффективной полосы сигнала W на его эффективную длительность T , превышающем 100 ($T \cdot W > 100$)), в режимах захвата и сопровождения, где в реальных ситуациях число гипотез по дальности достаточно ограничено (например, для режима захвата 10—20, для режима сопровождения 3—5). Если учитывать, что при вычислении циклической свертки с использованием БПФ формируются все значения циклической свертки на интервале наблюдения (строге) (например,

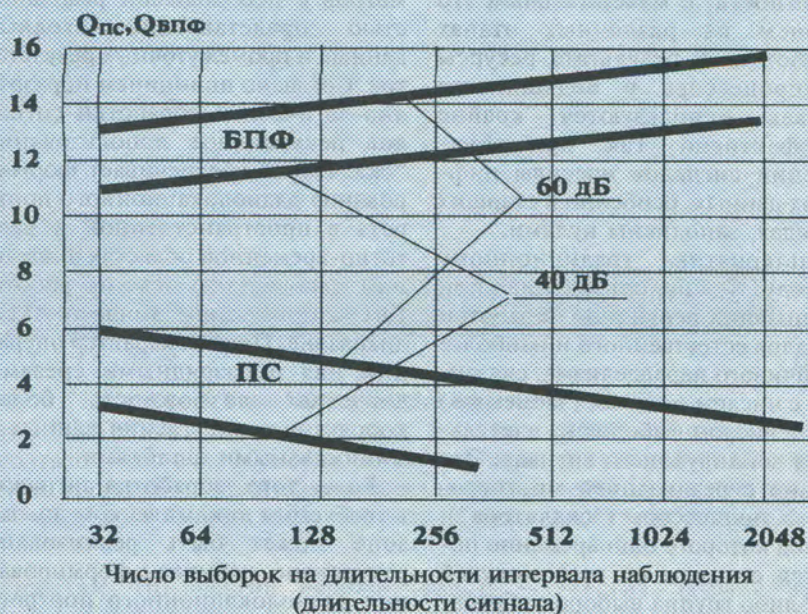


Рис.2. Зависимость требуемой разрядности чисел Q при реализации свертки сигналов спектральным методом на основе БПФ и прямым методом для различных значений амплитудного динамического диапазона (60 и 40 дБ)

реально $N > 128$ и $T \times W > 100$), то пользовательская эффективность процессора свертки на основе БПФ для режима захвата будет составлять 0,1—0,2 и для режима сопровождения — 0,03—0,05. Иными словами, на полное вычисление свертки затрачивается число операций умножения комплексных чисел порядка N^2/N . Однако из N вычисленных значений свертки используется только малая часть.

Анализ перечисленных недостатков процессора свертки на основе БПФ позволяет уточнить условия оптимальности при выборе различных вариантов реализации и определяет новое направление в построении процессоров цифровой обработки радиолокационных сигналов.

ПРИНЦИПЫ ПОСТРОЕНИЯ ВЫСОКОЭФФЕКТИВНОЙ ЦИФРОВОЙ АППАРАТУРЫ РЛС

В основу вычисления скалярных произведений векторов при пространственной и частотно-временной обработке сигналов положен прямой метод. Прямым методом вычисляется свертка сигналов, которая в этом случае рассматривается как совокупность независимых

скалярных произведений. Скалярное произведение векторов реализуется аппаратно спецпроцессором (“скалятором”), который является основой цифровой аппаратуры РЛС. Отличительная черта “скалятора” — принцип использования малоразрядной арифметики, положенный в основу организации параллельных вычислений. Он коренным образом отличается от традиционных методов организации параллельных вычислений при обработке радиолокационных сигналов.

Действительно, особенностью традиционных методов, где параллелизм вычислений достигается расчленением алгоритма на фрагменты, является использование многоразрядного (либо в формате с плавающей запятой) представления чисел в процессе вычислений. Соответственно многоразрядную структуру имеют и реализующие эти алгоритмы спецпроцессоры, которые могут быть отнесены к классу универсальных ЭВМ. Основным недостатком подобных устройств в том, что разрядность представления чисел в них не связана с динамическим диапазоном обрабатываемых сигналов и,

в частности, с максимальным его уровнем на различных этапах обработки. В результате ресурсы спецпроцессора в большинстве случаев используются крайне неэффективно. Так, при обнаружении сигналов массивы цифровых данных, особенно в старших разрядах, заполнены нулями.

Альтернатива традиционному подходу — использование при организации первичной обработки сигналов естественного и наиболее устойчивого параллелизма, связанного с числом модулей (элементов) ФАР и числом выборок на длительности зондирующего сигнала. Это связано с реализацией многоходового процессора (“скалятора”), на вход которого одновременно подаются сигналы со всех модулей ФАР либо группа выборок обрабатываемого временного сигнала.

Еще один не менее важный элемент основан на применении малоразрядной сетки вычислений с возможностью наращивания числа используемых разрядов входных данных и весовых коэффициентов по мере необходимости. При этом вместо одного многоразрядного элемента вычислителя в том же объеме аппаратуры реализуется параллельная структура из ряда малоразрядных вычислителей. Параллелизм вычислений осуществляется без наращивания цифровой аппаратуры, а выигрыш по сравнению с многоразрядными процессорами обусловлен возможностью использовать при решении данной радиолокационной задачи ограниченное число разрядных срезов. Вот почему применение многоходового малоразрядного процессора вычисления скалярного произведения комплексных векторов (“скалятора”) — ключевой момент построения высокоэффективной цифровой аппаратуры РЛС.

В построении “скалятора” используются также разработанные нами принципы поразрядно-логической обработки радиолокационных сигналов.

Поразрядно-логическая обработка обеспечивает приведение в соответствие требований, предъявляемых к динамическому диапазону совместно обрабатываемых сигналов, и точности оценки их пара-

метров с необходимой разрядностью представления входных данных и промежуточных результатов. Согласно принципам поразрядно-логической обработки сигналов рекурсивное использование “скалятора” обеспечивает формирование радиолокационного портрета в пространственной и частотно-временной областях в заданном для данного режима работы РЛС амплитудном динамическом диапазоне. Причем характер операций над поразрядными срезами допускает возможность более корректного округления данных с минимальными ошибками.

Более того, обработка сигналов в требуемом динамическом диапазоне может быть реализована рекурсивно, начиная с формирования радиолокационного портрета по первым разрядам входных данных и весовых коэффициентов. В этом случае выборки портрета сравниваются с порогом обнаружения и выделяются области, соответствующие превышению порога. При отсутствии превышений обработка портрета прекращается с выдачей на выход соответствующей информации. При наличии областей портрета, имеющих превышение порога обнаружения, поэтапно используются последующие разрядные срезы входного массива и массива весовых коэффициентов для формирования только выделенных областей, в которых обнаружено наличие сигналов.

Остановка в использовании поразрядных слоев входного массива осуществляется при наличии нулей во входных данных либо обеспечении заданной точности и динамического диапазона, а поразрядных слоев весовых коэффициентов определяется требуемой точностью измерения и амплитудным динамическим диапазоном разрешаемых сигналов.

Выигрыш по сравнению с полноразрядной арифметикой обусловлен тем, что при использовании многоразрядных процессоров затрачивается максимальная энергия (вычислительный ресурс) для формирования всех гипотез, а поразрядно-логических методов, реализуемых “скалятором”, —

только та, которая соответствует целевой обстановке РЛС. В результате существенно снижается потребляемая мощность аппаратуры, ее стоимость и эксплуатационные расходы.

Реализация принципов поразрядно-логической обработки сигналов требует достаточно сложной организации процедур обработки радиолокационных портретов. Они включают ряд дополнительных операций для организации последующей пороговой обработки радиолокационных портретов и непрерывного вычислительного процесса. В частности, требуется включение в состав цифровой аппаратуры дополнительного многоразрядного процессора. Вычислительные операции в составе алгоритмов адаптации, порого-логической обработки и формирования единичных замеров, которые также должны быть реализованы, не сводятся к одному скалярному произведению векторов. В их число входит: извлечение квадратного корня из числа, деление и округление чисел, сравнение двух чисел по величине, выбор наибольшего из них и др. Для выполнения этих операций в цифровую аппаратуру помимо “скалятора” целесообразно ввести многоразрядный процессор, обеспечивающий реализацию системы команд для порого-логической обработки радиолокационных портретов. Конструктивно “скалятор” и работающий вместе с ним многоразрядный процессор удобно выполнить в виде функционально законченного устройства цифровой обработки (УЦО) сигналов. В УЦО также входит оборудование, обеспечивающее организацию вычислительного процесса, контроль и обмен с управляющей ЭВМ и периферийным оборудованием.

Таким образом, принципиальный подход к решению задач цифровой обработки информации предполагает переход к такой структуре процессора, при которой операндами каждого ЦОС оператора служат не многоразрядные числа, а совокупность одноименных разрядов (разрядных срезов) входных, промежуточных, выходных данных и соответствующих

весовых коэффициентов. При поразрядной арифметике возможна организация вычислений с произвольной для различных задач разрядностью чисел. Упрощается передача и коммутация данных.

Возможность вычислений с перестраиваемой разрядностью минимизирует время выполнения обработки информации. При приеме радиолокационной информации обработка поразрядных слоев наиболее эффективна для начальных вычислений, где требуется наибольшая производительность с минимальной разрядностью обрабатываемых данных. В частности, это требование определяется низким уровнем полезного сигнала на выходе АЦП (один-два разряда) при радиолокационном наблюдении цели практически во всем диапазоне изменения дальности действия РЛС. В качестве примера на рис. 3 показано уравнение дальности для цифровой РЛС.

Рассмотрим эффективность поразрядно-логической обработки сигналов в радиолокационной задаче при приеме сигналов с M элементов ФАР во временном стробе из N выборок и R -разрядным квантователем входных сигналов. Требуется обеспечить обнаружение сигналов и измерение их параметров в K гипотезах частотно-временной области и в L гипотезах пространственной области.

При поразрядно-логической обработке сигналов задачи обнаружения и измерения их параметров разделяются, так что на первом этапе обработки информации используется фазовая (знаковая) или амплитудно-фазовая (малоразрядная) информация входного массива чисел $M \cdot N$ для формирования $K \cdot L$ выходных сигналов в пространственно-частотно-временной области. При такой обработке обеспечивается линейность амплитудной характеристики в диапазоне

$D < 10 \lg((MN)/2) = 40$ дБ, достаточном для решения задач обнаружения, при котором выделяются области, соответствующие превышению порога. При отсутствии превышения порога в $K \cdot L$ области обработка сигналов прекращается с выдачей на выход соответствующей информации.

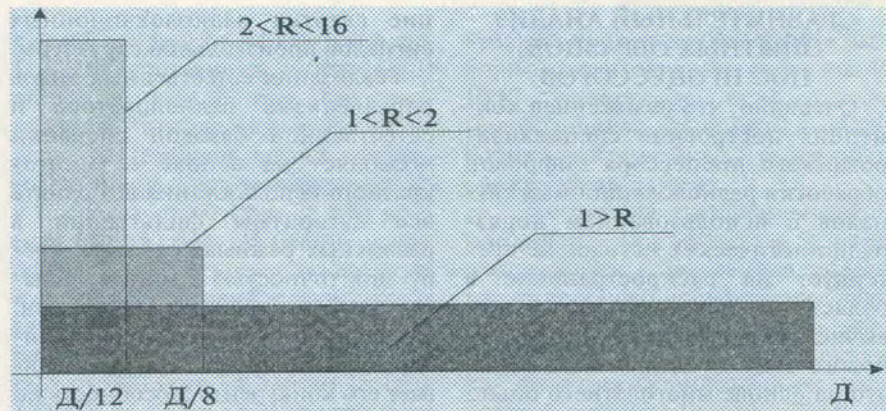


Рис.3. Изменение уровня полезного сигнала на выходе АЦП РЛС в зависимости от дальности одиночной цели (точка D соответствует точке обнаружения цели, например отношению сигнал/шум, достаточному для обнаружения цели и равному 13 дБ, при числе модулей ФАР 64 и числе выборок на длительности сигнала 128)

Отметим, что энергия, необходимая для выполнения различных функций, включая операции умножения, зависит от разрядности используемых чисел в кубической степени. Поэтому энергия, затрачиваемая на задачу обнаружения, составляет доли процента энергии, расходуемой многоразрядным процессором. При наличии областей сигналов, превышающих порог обнаружения, поэтапно используются последующие разрядные срезы входного массива и массивов весовых коэффициентов для формирования только в выделенных областях, где обнаружен сигнал. Остановка в использовании поразрядных вертикальных слоев массива весовых коэффициентов определяется требуемой точностью измерения и амплитудным динамическим диапазоном разрешения сигналов.

Таким образом, при цифровой обработке сигналов многоразрядными процессорами затрачивалась бы максимальная энергия для формирования всех $K \cdot L$ гипотез.

$$E_1 = E_r \cdot K \cdot L,$$

где E_r — энергия многоразрядного процессора, затрачиваемая на формирование одной гипотезы в $K \cdot L$ областях.

При поразрядно-логической обработке сигналов энергия, затрачиваемая на обнаружение и измерение параметров в $K \cdot L$ областях, соответствует

$$E_2 = E_o + E_{(k,l)},$$

где E_o — энергия, затрачиваемая при обнаружении сигналов в $K \cdot L$ области обнаружения сигналов; $E_{(k,l)}$ — энергия, затрачиваемая при измерении параметров сигналов для ограниченного числа гипотез в частотно-временной и пространственной областях ($k \cdot l$).

Если принять, что рабочий динамический диапазон не превышает 40 дБ и справедлива кубическая зависимость сложности множителя от числа используемых разрядов R , то соотношение между E_o и E_1 можно записать в виде

$$E_o = E_r \cdot K \cdot L / (R \cdot R \cdot R).$$

При условии, что полезный сигнал был обнаружен в 5% рассматриваемых гипотез, соотношение между $E_{(k,l)}$ и E_1 имеют вид

$$E_{(k,l)} = 0,05 \cdot E_r \cdot K \cdot L.$$

Тогда выигрыш от применения поразрядно-логических методов по затратам энергии можно записать как

$$C = E_2 / E_1 = (1 / (R \cdot R \cdot R) + 0,05).$$

Как следует из рассмотренного примера, выигрыш от использования предлагаемых методов в основном пропорционален отношению общего числа рассматриваемых гипотез к числу гипотез, для которых произошло обнаружение полезного сигнала. По сравнению с традиционными схемами поразрядно-логическая обработка сигналов в приведенном примере в десятки раз эффективнее.

СРАВНИТЕЛЬНЫЙ АНАЛИЗ ОПЫТНЫХ ОБРАЗЦОВ ЦОС ПРОЦЕССОРОВ

Очевидно, что изложенная концепция построения специализированного процессора цифровой обработки радиолокационных сигналов с использованием поразрядно-логических методов не претендует на распространение в область создания универсальных вычислительных средств. Существование нового подхода заключается в том, что на основе многолетнего опыта проектирования, создания и эксплуатации такой аппаратуры удалось выявить и проанализировать основные противоречия в технико-экономических характеристиках специализированных и универсальных процессоров, рассматриваемых в рамках целостной системы современного радиолокационного комплекса. В основу анализа положены следующие критерии: отношения “производительность к стоимости”, “производительность к потребляемой мощности” и “производительность к занимаемому объему”. Найден способ оптимизации структуры специализированной системы цифровой обработки радиолокационных сигналов, предусматривающий внесение в специализированную структуру процессора основных естественных видов параллелизма радиолокатора (параллелизм работы множества модулей ФАР, относительная независимость друг от друга по обработке непересекающихся множеств выборок на длительности радиолокационных сигналов). В ЦОС процессоре используется в основном малоразрядная арифметика обработки одноименных разрядных срезов групп данных. Канальность малоразрядного процессора выбирается кратной числу модулей ФАР, а также числу выборок на длительности сигналов. Кроме того, в структуре специализированного процессора в качестве базовой используется естественная операция скалярного произведения двух малоразрядных векторов, которая интерпретируется как функция формирования диаграмм направленности ФАР с произвольной геометрией расположения модулей, а также как значе-

ние свертки радиолокационных сигналов произвольной структуры.

Реализация естественных видов параллелизма радиолокатора и естественной базовой операции позволяет на основе ее многократного использования выполнять все алгоритмы фильтрации в различных режимах работы с требуемой точностью и минимальными энергетическими затратами. Оптимальная структура специализированного процессора обеспечивает его конкурентоспособность по сравнению с зарубежными аналогами даже при реализации на отечественной элементной базе, которая, к сожалению, имеет более низкую степень интеграции.

Этот вывод подтверждает и сравнительный анализ опытных образцов двух процессоров. **Первый процессор** имеет стандартную структуру и использует в качестве арифметического устройства микропроцессор TMS320C, обеспечивающий вычисления с плавающей запятой и тактовой частотой 40 МГц (назовем его TMS-ЦОС). Такие процессоры в последнее время широко используются в виде дополнительных плат, встраиваемых в IBM PC AT. **Второй процессор** спроектирован авторами на отечественной элементной базе. К сожалению, ее использование для серийного производства становится все более проблематичным из-за нестабильности выпуска и постоянного сужения номенклатуры. Опытный образец процессора обеспечивает вычисление скалярного произведения двух малоразрядных комплексных векторов с тактовой частотой 8 МГц с числом элементов, равным 16. Процессор поразрядно-логической обработки сигналов реализует скалярное произведение двух векторов в формате с фиксированной запятой. Для каждого элемента вектора разрядности действительной и мнимой части равны и составляют “знак плюс один разряд” для первого и “знак плюс три разряда” для второго (ПЛ-ЦОС процессор).

TMS-ЦОС процессор выполнен в виде многослойной печатной платы размером 210 x 146 мм. Второй ПЛ-ЦОС процессор размещается на четырех двухслойных платах тех

же размеров. Помимо арифметических элементов на платах размещены ОП, ПЗУ и интерфейс связи с АЦП и IBM PC AT.

Корректно сравнить эти процессоры достаточно сложно, поскольку здесь действует ряд нестабильных и несопоставимых факторов. В частности, рыночная цена TMS-ЦОС процессора составляет около 1000 долл., тогда как цена четырехплатного ПЛ-ЦОС процессора — не более 500 долл. Потребляемая мощность четырех плат ПЛ-ЦОС процессора лишь в 1,8 раза превышает мощность TMS-ЦОС процессора и т.п. Поэтому мы приняли следующую упрощенную схему сравнения: вначале сопоставляются временные затраты на решение одной и той же реальной радиолокационной задачи, а затем временные затраты корректируются с учетом разной потребляемой мощности, стоимости и степени интеграции используемого оборудования.

Проанализируем решение типовой задачи частотно-временной фильтрации при радиолокационном сопровождении точечной цели для следующих условий:

— для сопровождения формируется $L = 4$ парциальных луча, на выходе аппаратуры формирования которых производится оцифровка информации 16-разрядными АЦП;

— число выборок на длительности зондирующего сигнала N равно 256;

— в парциальном луче в трех доплеровских фильтрах анализируются $T = 24$ гипотезы по радиальной дальности, что соответствует числу отсчетов в строке сопровождения ($n = 256 + 24 = 280$).

При этом амплитудный динамический диапазон входных сигналов за счет аналого-цифрового преобразования соответствует 96 дБ (16 разрядов на 6 дБ/разр.) и благодаря накоплению временных выборок увеличивается на 24 дБ (3 дБ на $\lg 256$). Таким образом, на выходе АЦП достигается амплитудный динамический диапазон 96 дБ, а на выходе доплеровского фильтра — 120 дБ.

Для получения радиолокационного портрета цели в пространстве “лучи — радиальная дальность —

доплеровская скорость” требуется реализовать следующий алгоритм частотно-временной фильтрации (свертки) сигналов:

$$Y_{tlv} = \sum_{i=0}^{N-1} Z_{t+i,l} F_{iv},$$

$$t = 0, \dots, 23,$$

где $Z_{t+i,l}$ — комплексная выборка в t -й момент времени в l -м угловом канале, разрядность которой на входе процессора в зависимости от условий работы может изменяться от 1 до 16;

F_{iv} — i -й комплексный весовой коэффициент частотно-временной обработки для v -го доплеровского фильтра ($v = 0, 1, 2$), разрядность которого выбирается фиксированной и равной 6 для обеспечения точности вычислений, достаточной для реализации выходного мгновенного динамического диапазона; Y_{tlv} — комплексная выборка в t -й момент времени в l -м угловом канале и v -м доплеровском фильтре, совокупность которых определяет формируемый многомерный радиолокационный портрет цели.

Для реализации алгоритма ПЛ-ЦОС процессор в зависимости от заданного динамического диапазона входных сигналов требует следующих временных ресурсов: при динамическом диапазоне входных сигналов 24 дБ (что соответствует одному разряду входных данных) — 1,0 мс; при 120 дБ (16 разрядам) — 16,0 мс. Время работы ТМС-ЦОС процессора не зависит от требуемого динамического диапазона. В каждом парциальном луче реализовывалась свертка с переходом в частотную область на основе 512 точечного БПФ. Общее время решения задачи — около 50 мс.

Если критерием сравнения эффективности работы процессоров выбрать отношение времени на решение тестовой задачи к потреб-

ляемой мощности, то выигрыш для ПЛ-ЦОС составит от 30 (для 24 дБ) до 2 (для 120 дБ) раз. При сравнении по отношению времени на решение тестовой задачи к стоимости процессора выигрыш лежит в пределах от 60 (для 24 дБ) до 4 (для 120 дБ) раз. И наконец, при сравнении по отношению времени на решение тестовой задачи к числу вентилях всех ИС арифметического блока процессора выигрыш достигает от 200 (для 24 дБ) до 15 (для 120 дБ) раз. Эти данные говорят о несомненных преимуществах ПЛ-ЦОС процессора.

ВЫВОДЫ

1. На основе многолетнего опыта проектирования, создания и эксплуатации цифровой аппаратуры обработки радиолокационных сигналов выявлены и проанализированы основные противоречия в технико-экономических характеристиках специализированных и универсальных процессоров, рассматриваемых в рамках целостной системы современного радиолокационного комплекса. В основу анализа положены критерии “отношение производительности к стоимости”, “отношение производительности к потребляемой мощности” и “отношение производительности к занимаемому объему”.

2. Найден способ оптимизации структуры специализированной системы цифровой обработки радиолокационных сигналов, в рамках которого в специализированную структуру процессора вносят основные естественные виды параллелизма радиолокатора (параллелизм работы множества модулей ФАР, относительная независимость друг от друга по обработке пересекающихся множеств выборок на длительности радиолокационных сигналов). Канальность малоразрядного процессора выбирается

кратной числу модулей ФАР и выборок на длительности сигналов. В ЦОС процессоре используется малоразрядная арифметика обработки одноименных разрядных срезов групп данных.

3. В структуре специализированного процессора в качестве базовой используется естественная операция скалярного произведения двух малоразрядных комплексных векторов, которая интерпретируется как функция формирования диаграмм направленности ФАР с произвольной геометрией расположения модулей, а также как значение свертки радиолокационных сигналов произвольной структуры. Реализация в специализированном процессоре естественных видов параллелизма радиолокатора и естественной базовой операции позволяет на основе ее многократного использования обеспечить выполнение всех алгоритмов первичной обработки в различных режимах работы с требуемой точностью и минимальными энергетическими затратами.

4. При обработке сигналов предлагается применять поразрядно-логические методы свертки и фильтрации сигналов с использованием многоканальных малоразрядных процессоров обработки, в частности, с использованием многоходового процессора вычисления скалярного произведения двух многомерных (более 100) комплексных векторов, каждый элемент которых является малоразрядным числом. Оптимально выбранная структура предлагаемого спецпроцессора обеспечивает его конкурентоспособность по сравнению с зарубежными аналогами даже при реализации на отечественной элементной базе.

5. Сравнение опытных образцов известного и предлагаемого процессоров доказывает значительные преимущества последнего.

Представляем авторов номера

СТРУЧЕВ Виктор Федорович. Кандидат технических наук, старший научный сотрудник. Специалист в области разработки и внедрения радиолокационных комплексов различного назначения. Автор более 20 изобретений. В настоящее время генеральный директор ЗАО “РТИ—Радиокомплекс”.

ЛЕВШИН Вячеслав Петрович. Кандидат технических наук, старший научный сотрудник. Специалист в области разработки и внедрения цифровой аппаратуры радиолокационных комплексов различного назначения. Автор 11 изобретений. В настоящее время начальник отдела ЗАО “РТИ—Радиокомплекс”.