

Гетерогенная интеграция как один из путей выхода российской микроэлектроники из кризиса

А. Хохлун¹, С. Чигиринский, к. ф.-м. н.²

УДК 004.37:621.3.049.76 | ВАК 05.27.06

То, что отечественная микроэлектроника находится в затяжном кризисе, не вызывает сомнений; в частности, об этом наглядно свидетельствует статистика мирового рынка по доле производимых в нашей стране электронных компонентов. Данное положение усугубляется тем, что технологический уровень подавляющего большинства этих компонентов находится на рубеже 80–90-х годов прошлого века. С другой стороны, в последнее время мы наблюдаем резко меняющуюся геополитическую обстановку, изоляционистские и протекционистские тенденции в глобальной экономике с перспективой мирового кризиса. Совокупность этих факторов, на наш взгляд, принципиально не даст российской микроэлектронике поучаствовать в традиционной «гонке за нанометры». Но есть и хорошая новость, заключающаяся в том, что вся мировая экосистема микроэлектроники меняет парадигму развития, и у нашей страны есть шанс, несмотря на пропущенные десятилетия, быстро перестроиться на этом этапе, используя принципиально новые технологии.

ПОВЫШЕНИЕ ФУНКЦИОНАЛЬНЫХ ХАРАКТЕРИСТИК МИКРОСХЕМ ЗА ПРЕДЕЛАМИ ЗАКОНА МУРА

В этой статье мы продолжаем тему повышения функциональных возможностей изделий микроэлектроники не за счет уменьшения критического размера элемента полупроводникового прибора (в общем случае – размера затвора транзистора, а именно: 65 нм, 28 нм, 22 нм и т. д.) или количества транзисторов на кристалле, а посредством интеграции нескольких полупроводниковых приборов в один. В нашей предыдущей статье по данной теме [1] были рассмотрены вопросы интеграции полупроводниковых кристаллов в многокристалльные модули (МКМ) и системы в корпусе (СвК) с использованием технологий «флип-чип», применением кремниевых и / или LTCC-интерпозеров, а также 3D-микросборки. Эти технологии обеспечивают дополнительную миниатюризацию (повышение функциональности на единицу площади / объема компонента) при минимальных инвестициях. Однако рассматриваемые далее технологии гетерогенной интеграции предоставляют на порядок больше возможностей, которые зачастую совершенно необходимы при реализации

современных устройств для высокопроизводительных вычислительных систем и центров данных, Интернета вещей, электроники беспилотных транспортных средств, медицинских и носимых устройств, фотоники, современных датчиков и систем с повышенными требованиями к надежности.

В последней международной дорожной карте полупроводниковой промышленности International Technology Roadmap for Semiconductors (ITRS) [2] от 2015 года, доступной на сайте www.semiconductors.org, отмечается, что развитие микроэлектроники не ограничивается дальнейшей миниатюризацией элементов интегральных микросхем (ИС) в соответствии с законом Мура, но движется еще по нескольким направлениям, объединенным под общим названием More than Moore («Больше, чем Мур»). Часть из них тоже направлена на миниатюризацию, но с применением иных методов, другие расширяют возможности микросхем, третьи используют новые технологии для их изготовления.

С другой стороны, за последние 15 лет развития электроники и Интернета, широкого развертывания базовых станций Wi-Fi и освоения потребителями огромного спектра беспроводных мобильных устройств полностью изменилась структура электронной отрасли, организация кооперации внутри нее. Сегодня электронная промышленность представляет собой симбиоз

¹ ООО «АКМ», генеральный директор, ark@akmicrotech.ru.

² ООО «АКМ», технический директор, sch@akmicrotech.ru.

компаний, специализирующихся на разных этапах создания конечного изделия: оно выходит на рынок как результат совместной работы контрактных производителей полупроводников (foundry), системных интеграторов (system integrators) и дизайн-центров (fables).

Развитие технологий привело к тому, что системные интеграторы способны задумать, спроектировать и реализовать любую интегральную схему, которую они пожелают, не прибегая к помощи брендовых производителей полупроводниковых кристаллов и микросхем. В отличие от традиционного монтажа нескольких специализированных микросхем на печатной плате, они могут совмещать несколько разноплановых функций в одной СБИС типа «система на кристалле» (СнК) или посредством интеграции нескольких кристаллов в одной СвК. В последнее десятилетие стало очевидным, что такие методы интеграции более эффективны и менее затратны, чем использование нескольких отдельных микросхем (например, микропроцессора, графического процессора, нескольких типов памяти, интерфейсов и т. д.), и уже можно говорить о том, что системные интеграторы задают темп инноваций для всей электронной промышленности.

СМЕНА ЭКОСИСТЕМЫ МИРОВОЙ ЭЛЕКТРОНИКИ И ОПРЕДЕЛЕНИЕ ГЕТЕРОГЕННОЙ ИНТЕГРАЦИИ КАК НОВОГО ДРАЙВЕРА ЕЕ РАЗВИТИЯ

За последнее десятилетие в мировой электронной промышленности появилась совершенно новая экосистема.

Во-первых, относительно умеренные дополнительные затраты (10% или ниже) на следующий шаг снижения проектной нормы стимулировали быстрое, в пределах двух лет, внедрение новых полупроводниковых технологий. Данные технологии, в свою очередь, позволяли производить микросхемы, состоящие из

сотен миллионов транзисторов, очень экономичным способом. Это позволило интегрировать чрезвычайно сложные системы, состоящие из логики, памяти, графики и других функциональных подсистем, на одном кристалле по очень привлекательной цене. Кроме того, прогресс в технологии корпусирования позволил размещать несколько кристаллов в одном корпусе.

Во-вторых, контрактные производители интегральных схем смогли обеспечить возможность реализации сложных систем либо в виде СнК (новые заказные или полузаказные ИС), либо в виде СвК по конкурентным ценам. Это привело к появлению крайне прибыльной бизнес-модели, в соответствии с которой компания-разработчики могут создавать проекты ИС, а их фактическое изготовление осуществляется в другом месте специализированным контрактным производителем.

В-третьих, сложное технологическое оборудование, разработанное для производства передовых интегральных логических схем и схем памяти, нашло применение в смежных технологических областях, что привело к развитию отраслей производства цветных плоских дисплеев, МЭМС, светодиодной техники и фотоники.

Следуя за глобальными изменениями в мировой электронике, ведущие международные организации в этой области разработали документ Heterogenous Integration Roadmap (HIR) [3] – «Дорожная карта гетерогенной интеграции» (ДКГИ).

Под гетерогенной интеграцией подразумевается объединение отдельно изготовленных компонентов в сборочную единицу более высокого уровня. Например, представленная на рис. 1 СвК состоит из многих компонентов, собранных в одном корпусе, что, во-первых, обеспечивает расширенную функциональность и улучшенные рабочие характеристики полученного

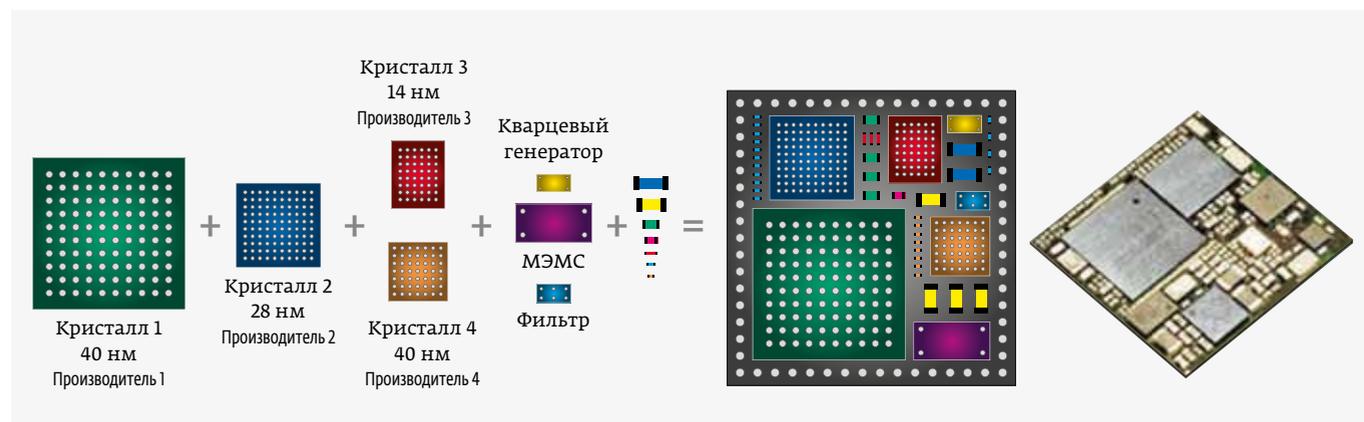


Рис. 1. Гетерогенная интеграция: совмещение кристаллов/компонентов различных производителей в одной сборке.
Источник: ASE Group



Рис. 2. Основные рыночные применения и драйверы гетерогенной интеграции. *Источник: ASE Group*

микроэлектронного устройства и, во-вторых, упрощает сборку электронного узла. Важно отметить, что в определении гетерогенно интегрированной структуры под компонентом подразумевается любая конструктивно-функциональная единица, будь то кристалл,

МЭМС-устройство, пассивный компонент, собранный 3D-пакет или МКМ, которые интегрированы в единый корпус.

Примеры чрезвычайно успешной гетерогенной интеграции компонентов в СвК приведены в работах [4–10]. Для инициирования новой эры технического и научно-прогресса гетерогенная интеграция, на наш взгляд, является ключевым технологическим направлением и будет таковым в будущем, в перспективе 15–25 лет. Основными технологическими драйверами для гетерогенной интеграции являются шесть главных рыночных областей применения электроники, показанных на рис. 2.

Сегодня существует множество ИС и иных компонентов, которые были созданы, проверены и отработаны. До сих пор их никто еще не интегрировал между собой, но в следующие несколько лет интеграция большей части из них будет развиваться ускоренными темпами. Объединяя все существующие компоненты, можно создать, например, очень сложные фотонные ИС, включающие светоделители, фотоприемники, оптические модуляторы, оптические шины, лазерные источники, кольцевые генераторы, волноводы, WDM-фильтры* и волоконно-оптические соединители. Все эти приборы создаются с использованием процессов, доступных на полупроводниковых предприятиях по обработке

* WDM – Wavelength-division multiplexing, мультиплексирование с разделением по длине волн. Технология, позволяющая одновременно передавать несколько информационных каналов по одному оптическому волокну на разных несущих частотах.

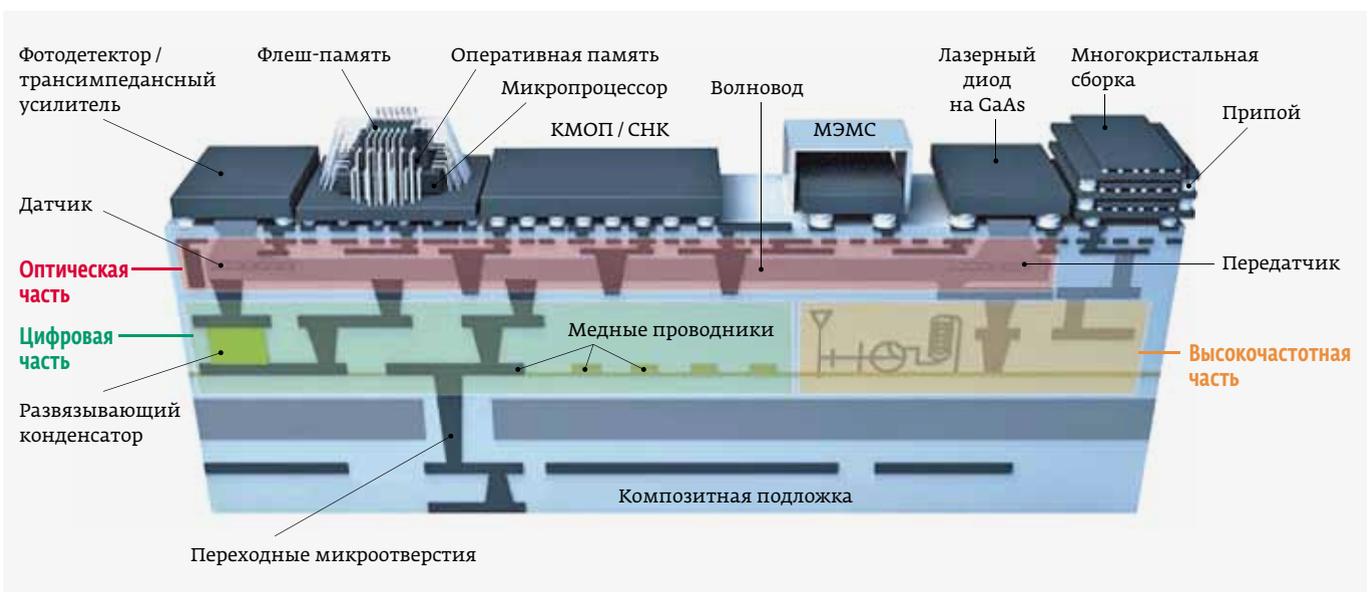


Рис. 3. Пример комплексного гетерогенного устройства, совмещающего в себе цифровой, высокочастотный и фотонный модули. *Источник: ASE Group*

пластин с использованием КМОП-технологии. Но пока не разработан эффективный метод их сборки в едином приборе, и это является одной из целей ДКГИ.

Фактически, одним из целевых приборов ДКГИ является комплексная СвК, совмещающая в себе цифровой, высокочастотный, фотонный, а при необходимости и силовой модули (рис. 3) для получения высочайших, не достижимых никакими иными методами эксплуатационных характеристик [11]. При этом эксплуатационные характеристики следует понимать в самом широком смысле, включая такие параметры как системный уровень, производительность и стоимость владения (в английском варианте TCO – total cost of ownership). Современные технологии позволяют создавать необходимые для сборки такого прибора межсоединения (методами перевернутого кристалла и проволочного монтажа), антенны и ВЧ-тракты, датчики, элементы поверхностного монтажа (пассивные элементы, компоненты, соединители), блок фотоники, встраиваемые 3D-структуры кристаллов / модулей, осуществлять механическую сборку и герметизацию. То есть большинство составных частей новой технологии уже существует на компонентном уровне, но основная трудность лежит именно в области интеграции.

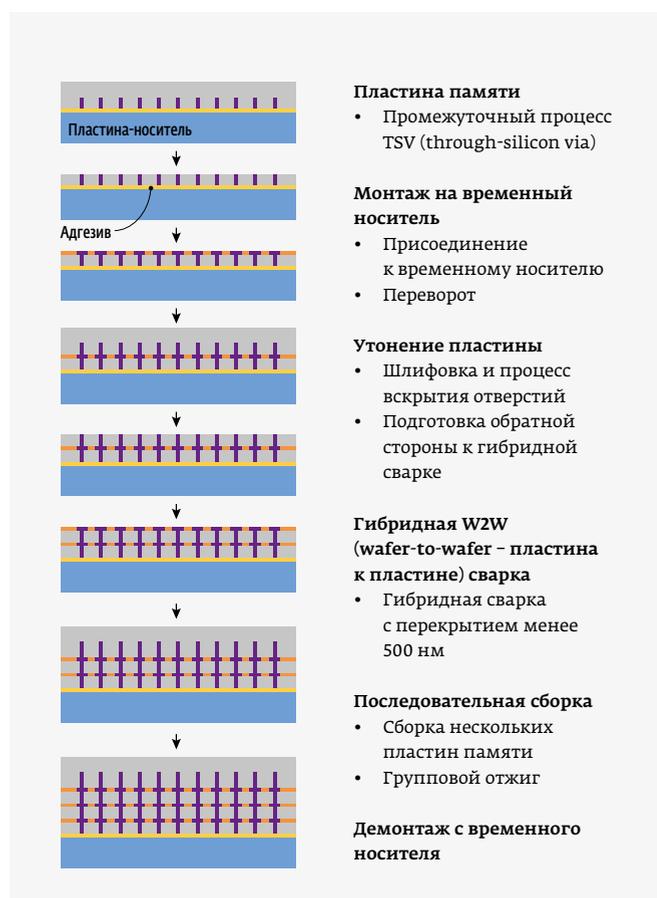
МЕТОДЫ ГЕТЕРОГЕННОЙ ИНТЕГРАЦИИ

Как отмечалось в статье [1], обобщенно методы гетерогенной интеграции полупроводниковых кристаллов в СвК можно разделить на две большие подгруппы:

- 3D-монтаж отдельных «заведомо годных» кристаллов на подложку, корпус МКМ или интерпозер, а также на другую полупроводниковую пластину с кристаллами. Этот метод называется в литературе «кристалл к пластине» (chip to wafer, C2W), он был подробно описан в статье [1];
- монтаж одной полупроводниковой пластины на другую полупроводниковую пластину – метод «пластина к пластине» (wafer to wafer, W2W). В зависимости от требований конкретного применения соединение пластин может осуществляться как с формированием электрических контактов, так и без него – например, для герметизации или для формирования оптических или механических элементов системы.

Первая группа методов гетерогенной интеграции относится к категории технологий индивидуальной обработки, вторая – групповой.

В серийном производстве технологии монтажа «пластина к пластине» успешно применяются и совершенствуются для изготовления цифровых фотокамер мобильных устройств и современных микросхем памяти в многослойном исполнении. Кроме того, на базе этой технологии разрабатываются многочисленные



- Пластина памяти**
 - Промежуточный процесс TSV (through-silicon via)
- Монтаж на временный носитель**
 - Присоединение к временному носителю
 - Перевернут
- Утонение пластины**
 - Шлифовка и процесс вскрытия отверстий
 - Подготовка обратной стороны к гибридной сварке
- Гибридная W2W (wafer-to-wafer - пластина к пластине) сварка**
 - Гибридная сварка с перекрытием менее 500 нм
- Последовательная сборка**
 - Сборка нескольких пластин памяти
 - Групповой отжиг
- Демонтаж с временного носителя**

Рис. 4. Один из типовых маршрутов сборки многослойной статической / динамической памяти. Источник: ASE Group

проекты по 3D-сборке логических и комбинированных (логика / память) СБИС. Один из типовых маршрутов сборки многослойной статической / динамической памяти приведен на рис. 4. Можно видеть, что в этом маршруте используются два вида монтажа «пластина к пластине», а именно – технология монтажа / демонтажа сверхтонких пластин на временный носитель и собственно технология гибридного монтажа кремниевых пластин с медными контактами с созданием электрических контактов и механического соединения. Количество слоев памяти, собираемой по технологии «пластина к пластине», уже сейчас превышает несколько десятков, а в перспективе ближайших 2–3 лет прогнозируется превысить сотню.

Еще одним интересным примером использования этой технологии является метод соединения многослойных широкозонных полупроводниковых структур на основе GaN с подложками кремния, карбида кремния или нитрида алюминия [12]. Это, в первую очередь, актуально для создания силовых и СВЧ-компонентов.

А ЧТО ДЕЛАЮТ ЗА ОКЕАНОМ?

Следует отметить огромное внимание, которое уделяют наши геополитические конкуренты вопросам развития гетерогенной интеграции. Хорошим примером могут служить программы по гетерогенной интеграции, реализованные и проводящиеся в настоящее время американским исследовательским агентством DARPA* [13] (рис. 5).

Программа DAHI (Diverse Accessible Heterogeneous Integration) продемонстрировала целесообразность создания 2,5D-СвК для интеграции КМОП-устройств с высокоэффективными приборами на основе соединений A^3B^5 – к ним, например, относится арсенид галлия – с помощью технологий как «кристалл к пластине», так и «пластина к пластине». Программа CHIPS, которая еще продолжается, разрабатывает унифицированные 2,5D-комплекты чипсетов и набор стандартных интерфейсов для связи «чипсет – чипсет».

ЗАКЛЮЧЕНИЕ

На основании всего вышеизложенного хотелось бы отметить особую важность гетерогенной интеграции для российской электроники, которая, фактически, была лишена собственной полупроводниковой промышленности последние несколько десятков лет. Сегодня мы имеем все возможности для ее развития. В уже сложившихся изоляционистских условиях мирового рынка это позволит не только поддерживать минимальный набор технологий, необходимый для сохранения обороноспособности нашей страны, но и создать прочное технологическое основание на будущее.

ЛИТЕРАТУРА

1. **Хохлун А. Р., Чигиринский С. А.** Классификация основных технологий «флип-чип» для использования в современных системах в корпусе // ЭЛЕКТРОНИКА: Наука, Технология, Бизнес. 2019. № 3. С. 174–179.
2. ITRS2015 edition. Source: <http://standards.ieee.org/develop/indconn/irds/index.html>.

* DARPA (Defense Advanced Research Projects Agency) – агентство перспективных оборонных исследовательских проектов в составе министерства обороны США, которое отвечает за разработку и внедрение новых технологий в вооруженных силах.

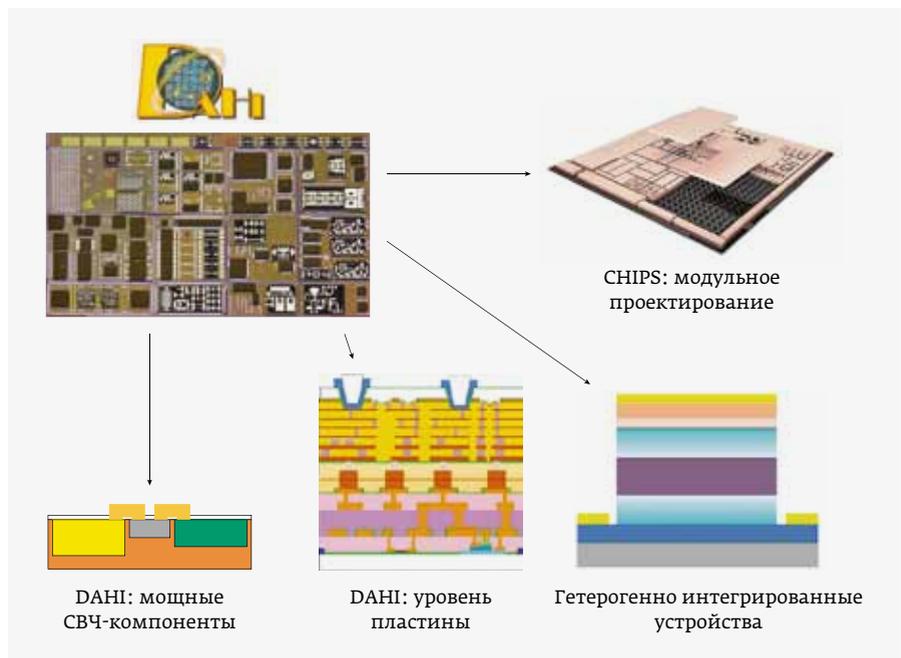


Рис. 5. Программы по гетерогенной интеграции, реализуемые DARPA.

Источник: ASE Group

3. Heterogeneous Integration Roadmap 2019 Edition, <http://eps.ieee.org/hir>.
4. **Badaroglu M., Xu J.** Interconnect-aware device targeting from PPA perspective. ICCAD, November 2016.
5. **Sperling E., Lapidus M.** Making Chip Packaging Simpler // Semiconductor Engineering, March 21, 2019.
6. **Huang W. et al.** Scaling with design constraints: predicting the future of big chips // IEEE Micro, Vol. 31, Jul-Aug 2011. № 4, P. 16–29.
7. **Wu S.-W.** A 7nm CMOS platform technology featuring 4th generation finFET transistors with a 0.027 μ m² high density 6-T SRAM cell for mobile SoC applications / IEDM, Session 2.6, December 2016.
8. **Moore S.** Intel's View of the Chiplet Revolution // IEEE Spectrum, April 12, 2019.
9. **Merritt R.** Intel Shows 2.5D FPGA at ISSCC // EETimes, February 2017.
10. **Usman A et al.** Interposer Technologies for High Performance Applications // IEEE Transactions on Components, Packaging, and Manufacturing Technology, 2017, P. 819–828. – <https://www.aseglobal.com/>.
11. **Tummala R.** Moore's Law Meets Its Match // IEEE Spectrum, 43 (6), June 2006.
12. **Dragoi V., Razek N., Guiot E., Caulmilone R., Liao M., Wang Y. S., Goorsky M., Yates L., Graham S.** Direct Wafer Bonding of GaN for Power Devices Applications // ECS Transactions. 2018. Vol. 86. № 5. P. 23–29.
13. **Green D.** DARPA's CHIPS Program and Making Heterogeneous Integration Common/3D-ASIP. 2017.

18-я МЕЖДУНАРОДНАЯ ВЫСТАВКА ЭЛЕКТРОНИКИ

Chip EXPO-2020

КОМПОНЕНТЫ | ОБОРУДОВАНИЕ | ТЕХНОЛОГИИ

ВЫСТАВКА ПРОЙДЕТ

15-17.09

В ТЕХНОПАРКЕ ИННОВАЦИОННОГО ЦЕНТРА

СКОЛКОВО



ТЕМАТИЧЕСКИЕ ЭКСПОЗИЦИИ:

- Экспозиция Департамента радиоэлектронной промышленности Минпромторга России, включая:
 - экспозицию предприятий, являющихся изготовителями изделий, включенных в единый реестр российской радиоэлектронной продукции (Постановление Правительства РФ №878),
 - экспозицию разработок, созданных в рамках государственной программы «Развитие электронной и радиоэлектронной промышленности на 2013–2025 годы» (Постановление Правительства РФ №109),
 - экспозицию разработок, обеспечивающих выполнение приоритетных национальных проектов.
- Дивизионы кластера «Радиоэлектроника» ГК «Ростех»
- Квалифицированные поставщики ЭКБ
- Участники конкурса «Золотой Чип»
- Стартапы в электронике
- Консорциумы и дизайн-центры по электронике
- Корпорация развития Зеленограда

ОФИЦИАЛЬНАЯ ПОДДЕРЖКА:



МИНПРОМТОРГ
РОССИИ



РОСЭЛ



ОРГАНИЗАТОРЫ:

ЗАО «ЧипЭКСПО» Москва, 121351, ул. Ярцевская, д.4. Тел.: +7 (495) 221-50-15
E-mail: info@chipexpo.ru http://www.chipexpo.ru