

«Скиф» – система на кристалле для мобильных и встраиваемых систем связи, навигации и мультимедиа

Я. Петричкович, д. т. н.¹, Т. Солохина, к. т. н.¹, Д. Кузнецов¹,
Л. Меньшенин¹, А. Беляев, д. т. н.¹, В. Гусев¹, И. Федорушкин¹,
Ф. Путря, к. т. н.¹, А. Функнер¹, С. Фролова¹, С. Лавлинский¹,
О. Шаталова¹, В. Сафанюк², С. Корольков³, И. Аликберов³

УДК 004.318 | ВАК 05.27.01

Граничные вычисления (edge computing) – перспективная технология организации локальных вычислений в непосредственной близости к источникам данных (датчикам), а не в облаке или центре обработки данных. Эффективное решение для граничных вычислений – 11-ядерная гетерогенная система на кристалле (СнК) «Скиф» (1892ВА018), разработанная в АО НПЦ «ЭЛВИС». СнК «Скиф» предназначена для построения мобильных и встраиваемых интеллектуальных систем для связных, телекоммуникационных, навигационных, мультимедийных приложений, мультисенсорной обработки сигналов, робототехнических систем, планшетов, умных камер, систем мониторинга – там, где требуется сложная обработка информации в условиях ограниченного энергопотребления и обеспечение защиты данных. В статье представлены архитектурные особенности, ключевые характеристики, основные области применения новой СнК.

КЛЮЧЕВЫЕ ОСОБЕННОСТИ СнК «СКИФ»

СнК «Скиф» предназначена для широкого круга мобильных применений, в том числе приложений с искусственным интеллектом (ИИ). Реализация этих задач связана с необходимостью выполнения ряда жестких требований, таких как управляемое ограниченное энергопотребление, широкий набор функций, надежная защита данных. СнК изготовлена на фабрике TSMC по проектным нормам 28 нм и содержит 1,6 млрд транзисторов, размещенных на кристалле площадью 166 кв. мм.

Микросхема отличается большим количеством использованных в ней программируемых, специализированных, интерфейсных блоков и в общей сложности содержит 59 типов IP-ядер (процессорных, периферийных и др.). Ряд ключевых IP-ядер является собственной разработкой компании.

Специалистами АО НПЦ «ЭЛВИС» разработаны: высокопроизводительный 2-ядерный DSP-кластер на базе процессорных ядер нового поколения Elcore50, процессорные 32-битные ядра RISCORE для доверенного

управления микросхемой, уникальный блок программно-определяемого радио (SDR), новое программно-расширяемое навигационное ядро navicore5L для перспективных навигационных стандартов, инфраструктурные блоки и компоненты.

Микросхема «Скиф» представляет собой СнК с оптимизированной архитектурой и управляемым энергопотреблением для мобильных мультимедийных, навигационных, связных и робототехнических приложений.

Набор реализованных в СнК возможностей и поддерживаемых технологий весьма широк.

Мультимедийные возможности. СнК содержит блоки для обработки видеопотоков 4K мультиспектральных стереовидеоизображений на базе встроенного многофункционального препроцессора обработки изображений (ISP), а также встроенного ядра кодека кодирования / декодирования видео (HEVC/H.264).

Цифровая обработка сигналов (DSP). Эффективная обработка сигналов, видео и изображений на встроенном программируемом DSP-кластере нового поколения с использованием системы акселераторов дополнена возможностями специализированной обработки сигналов в блоке программно-определяемого радио (SDR). Для этого в СнК реализован ввод сигналов с АЦП (в том числе

¹ АО НПЦ «ЭЛВИС».

² ООО «НЕЛО».

³ ООО «ТрастЛаб».

перспективных АЦП собственной разработки) через высокопроизводительные порты JESD204B (на базе 16-Гбит/с блоков PNU) и 400-Мбит порты LVDS. Это позволяет использовать «Скиф» в мультисенсорных приложениях с одновременной обработкой в одной микросхеме видео и сигнальной информации от радаров и различных типов датчиков (fusion sensors).

Связь. В состав СнК входят блоки цифрового программно-определяемого радио (SDR), состоящие из блока цифрового приема-передающего тракта Digital Front End (DFE) и блока аппаратно-программных акселераторов цифровой обработки сигналов. Вместе с DSP-кластером они образуют мощную и гибкую платформу для связанных применений, которые позволяют в большинстве случаев исключить из состава SDR радиостанций и модемов дорогие и энергозатратные микросхемы FPGA, без которых ранее было невозможно построение программно-определяемых радиостанций. Платформа, созданная совместно с партнерами, позволяет проектировать с использованием DSP-кластера и платформы доверенности модемы для современных коммерческих, космических и защищенных связанных устройств, использовать внешние микросхемы модемов, разрабатывать на основе СнК многоканальные антенные системы с пространственным кодированием сигналов (типа MIMO), а также приемопередающие системы с цифровыми антенными решетками (ЦАР) и радиолокационные системы с синтезированной апертурой (РСА).

Встроенная навигация. СнК содержит универсальный мультистандартный GNSS-IP блок собственной разработки, который может программироваться для перспективных стандартов навигационных систем (к примеру, для перспективной системы спутниковой навигации Индии). Библиотека навигационного ПО для этого IP включает 4-стандартный (ГЛОНАСС/GPS/BeiDou/GALILEO) навигационный приемник с поддержкой систем дифференциальной коррекции.

Искусственный интеллект (ИИ). СнК поддерживает аппаратно-программную реализацию алгоритмов ИИ на всех ресурсах микросхемы, в том числе в центральном процессоре (CPU), DSP-кластере и графическом процессоре (GPU), которые могут работать под управлением нескольких ОС реального времени. Это обеспечит выполнение обработки сигналов и изображений с производительностью 1 TFlops с возможностью обучения и дообучения, полностью программируемого исполнения заранее обученных (inference) нейронных сетей любых типов и топологий, как существующих, так и перспективных.

Развитая экосистема ПО. Открытая для развития экосистема программного обеспечения предоставляет для СнК «Скиф» необходимый набор инструментального ПО, ОС, библиотек обработки сигналов, изображений, ИИ и других средств для поддержки многочисленных приложений

Основные характеристики СнК «Скиф» (1892BA018):

- технология изготовления: КМОП, 28 нм, процесс TSMC;
- температурный диапазон: -40...85 °С;
- рабочая частота: 2000 МГц (CPU), 600 МГц (DSP), 600 МГц (GPU), 600 МГц (ACC), 600 МГц (DFE), 600 МГц (VPU), 3200 МГц (DDR);
- пиковая производительность: 100 GFlops (Double, FLP64), 380 GFlops (Single, FLP32), 1300 GFlops (FLP16), 26 Gops (INT64), 150 Gops (INT32), 410 Gops (INT16), 1400 Gops (INT8);
- энергопотребление: управляемое, зависит от температуры эксплуатации и настроек СнК, потребляемая мощность 7-14 Вт, питание от батарей;
- напряжение питания: 3,3 / 1,8 / 0,9 В;
- тип корпуса: HFCBGA 1936 (23×23 мм), шаг выводов 0,5 мм.

пользователей на базе четырех вычислительных платформ СнК.

Встроенная система безопасности. Совместно с партнерами создана архитектура безопасности микросхемы «Скиф», учитывающая современные мировые стандарты в области безопасности и основанная на концепции Trusted Execution Environment (TEE) консорциума Global Platform. Система безопасности СнК обеспечивает высокий уровень защиты и доверия ко всему устройству за счет использования встроенных аппаратных средств и программных сервисов безопасности, изолированных от ПО пользователя.

СОСТАВ СнК «СКИФ»

СнК «Скиф» имеет многоядерную гетерогенную архитектуру на базе стандартных вычислительных и специализированных ядер (рис. 1).

В состав СнК входят следующие вычислительные платформы:

1. процессорный управляющий кластер общего назначения (CPU) – 4-ядерный кластер, состоящий из 64-битных Arm-ядер Cortex-A53 MPCore, со встроенным аппаратным менеджером когерентности (Arm GIC-500);
2. процессорные управляющие / сервисные ядра (RISCO и RISC1) с MIPS32-совместимой архитектурой из библиотеки «Мультикор» АО НПЦ «ЭЛВИС»;
3. процессорный DSP-кластер на базе двух DSP-ядер ELcore50 из библиотеки «Мультикор» (с ядром CPU и DSP-сопроцессором в каждом);

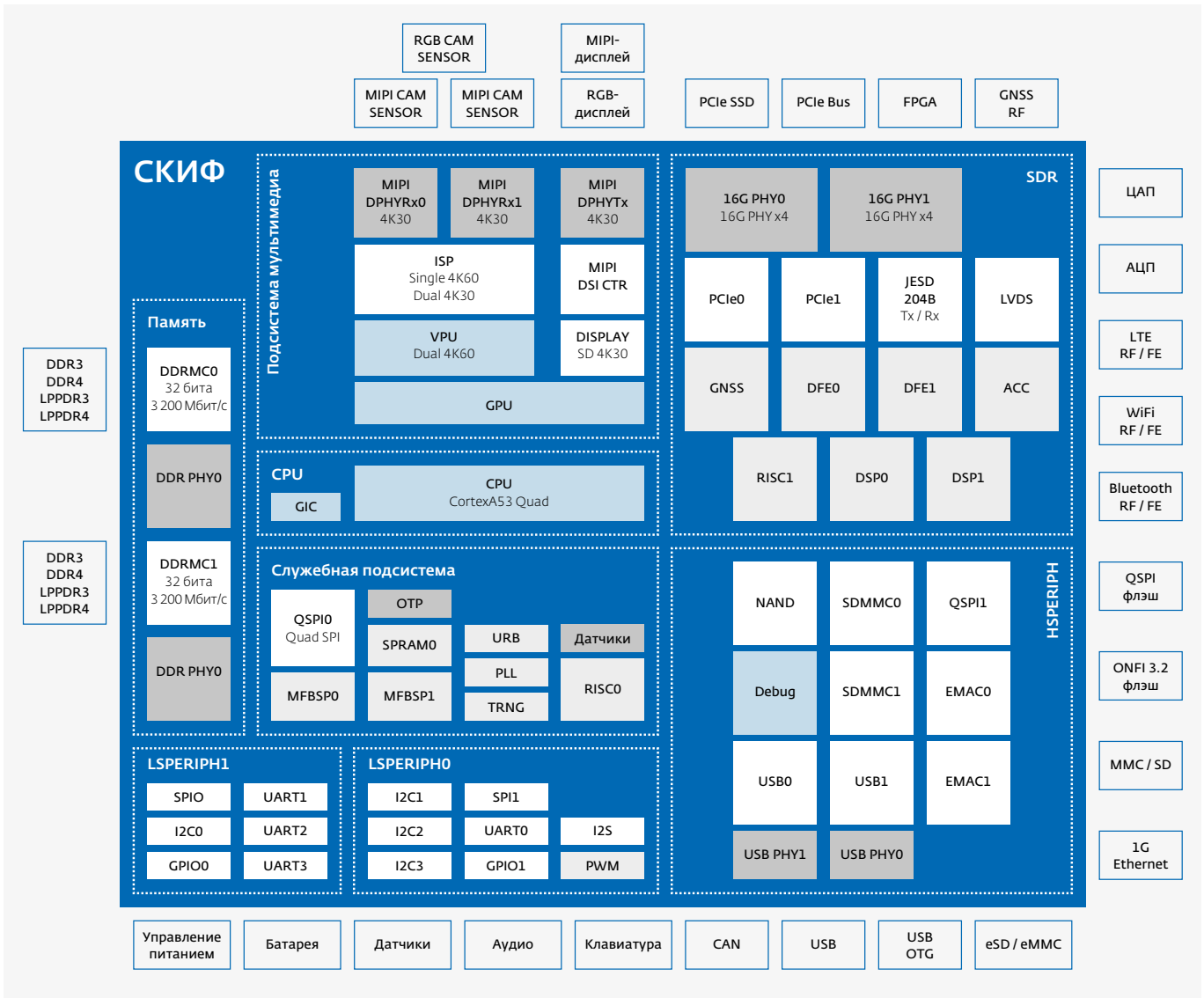


Рис. 1. Структура СнК «Скиф»

4. графическое ядро PowerVR Series8XE (Imagination Technologies), которое обеспечивает поддержку режима программируемого вычислителя (pGPU) с API OpenCL.

Микросхема структурно разделена на восемь подсистем (табл. 1, рис. 1).

Система коммутации СнК собственной разработки гарантирует необходимую пропускную способность при обмене данными как внутри микросхемы, так и с внешними устройствами памяти, а также реализует встроенную систему обеспечения безопасности.

Таблица 1. Подсистемы и блоки СнК «Скиф»

Наименование подсистемы	Назначение
cpu_subs	Подсистема центрального процессора
media_subs	Подсистема мультимедиа
sdr_subs	Подсистема SDR
service_subs	Служебная подсистема
ddr_subs	Подсистема портов динамической памяти
hsperiph_subs	Подсистема высокоскоростной периферии
lsperiph0_subs	Подсистема низкоскоростной периферии 0
lsperiph1_subs	Подсистема низкоскоростной периферии 1

Периферия СМК «Скиф»

СМК «Скиф» содержит следующие интерфейсы:

- два интерфейса Ethernet (до 1 Гбит/с, RGMII);
- два интерфейса USB3.0;
- два интерфейса MFBS (режимы: CAN, LPORT, SPI, I2S, GPIO);
- два интерфейса GPIO (64 мультиплексированных выводов);
- четыре интерфейса UART;
- пять интерфейсов I2C (до 3,4 Мбит/с);
- интерфейс I2S;
- два интерфейса MIPI CSI2 (поддержка интерфейсов HiSPI, CMOS, LVDS);
- интерфейс видеовывода для подключения дисплея: MIPI DSI или RGB;
- два интерфейса SPI;
- два интерфейса PCIe со своим контроллером каждый и разделением ресурсов между интерфейсами PCIe и JESD204B (конфигурация линий 2×4, поддержка PCI Express 3.0, скорость на линию 8 Гбит/с);
- интерфейсы для подключения ЦАП/АЦП:
 - LVDS (16 пар линий LVDS со скоростью передачи данных 400 Мбит/с на линию);
 - два интерфейса JESD204B по четыре линии со скоростью передачи данных до 12,5 Гбит/с на линию, каждый со своим контроллером и разделением ресурсов PHY между интерфейсами JESD204B и PCIe;
 - CMOS (разрядность подключаемого ЦАП до 16 бит, частота дискретизации до 80 МГц);
- интерфейсы для подключения памяти:
 - два интерфейса DDR-памяти (DDR3/LPDDR3/DDR4/LPDDR4, 32 бита, до 3200 Мбит/с на каждую линию с поддержкой ECC);
 - интерфейс NAND флэш-памяти (ONFI 3.2);
 - два интерфейса QSPI NOR флэш-памяти (с поддержкой XiP);
 - два интерфейса SD/MMC (SD/SDIO/eMMC4.5);
- отладочный интерфейс JTAG, который вместе с USB обеспечивает отладочные возможности СМК.

Подсистема центрального процессора (cpu_sub) СМК

Подсистема ЦП реализована на основе 4-ядерного Arm-кластера Cortex-A53 (CPU) со сбалансированным 8-стадийным конвейером с двойной выборкой и ядра контроллера прерываний Arm GIC-500. Процессоры обеспечены SIMD/FPU-сопроцессорами NEON для каждого из ядер, ускоряющих обработку аудио, видео, графики, изображений, речи. Обеспечена поддержка C и OpenCL. Подсистема оснащена L1-кэшем на 32 кбайт и L2-кэшем на 1 Мбайт. Архитектура Cortex-A53 Arm v8.0-A поддерживает Unix и Unix-подобные ОС GNU/Linux, BSD, QNX, Plan 9, Inferno, Solaris, Mac OS X, iOS, WebOS и Android. Для кластера

предусмотрена большая экосистема ПО, средства разработки, а также расширенные возможности отладки с помощью подсистемы CoreSight, которая обеспечивает трассировку как на уровне ядра, так и на уровне кластера.

Подсистема мультимедиа (media_sub) СМК

Подсистема мультимедиа включает в себя блоки ввода-вывода, предобработки и отображения: блок для ввода и предобработки изображений (ISP), блок видеоакселератора кодирования-декодирования видео (VPU), дисплейный процессор (DISPLAY) и графический процессор (GPU). Вся подсистема мультимедиа обеспечивает в СМК «Скиф» поддержку потоков стереовидеоизображений в высоком разрешении 4K.

Блок ISP реализован на основе ядра PowerVR V2505 компании Imagination и обеспечивает следующие возможности:

- два потока + 4K@30 кадров/с (две камеры, стерео) или один поток + 4K@60 кадров/с;
- подключение к видеосенсорам: MIPI CSI2 × 4 линии и CMOS;
- поддержка HDR, кадрирование, децимация, позиционирование фрагмента в кадре, коррекция «битых» пикселей, увеличение резкости, коррекции шума, сбор статистики для автофокусировки, кодирования, гистограммы;
- поддержка максимального разрешения изображений: до 16 Мпикселей.

Блок VPU реализован на основе Arm-ядер кодера/декодера Mali-V61 с поддержкой режима сжатия (технология AFBC) и обеспечивает следующие возможности:

- поддержка разрешения до 4K;
- формат данных: 10/8 бит;
- кодек форматов H.264/H.265(HEVC) (все основные профили);
- декодер форматов H.264/H.265(HEVC) (все основные профили);
- два потока кодирования/декодирования 4K@60 кадров/с или один поток кодирования 4K@60 кадров/с плюс один поток декодирования 4K@60 кадров/с;
- поддержка JPEG/MPEG.

Контроллер дисплея (DISPLAY) реализован на базе ядра DP550 (Arm):

- вывод видео через интерфейс MIPI DSI одного потока изображения с разрешением до 4K@30 кадров/с, имеется параллельный интерфейс RGB;
- поддержка нескольких слоев отображения: графический слой обеспечивает вывод в заданную область экрана содержания видеобуфера и поддержку аппаратного масштабирования/поворота; видеослой обеспечивает возможность вывода видео картинка-в-картинке, «умный» слой обеспечивает отображение до четырех независимых областей экрана (GUI).

Графический процессор (GPU) реализован на базе ядра PowerVR8XE GE8300 (Imagination Technologies). Обеспечивает построение 2D- и 3D-изображений для визуализации сложной индикационной информации (3D-карты, совмещение индикационной информации и т. д.):

- четыре шейдер-ядра;
- параллельная обработка множества «тайлов»;
- многопоточная обработка с помощью кластера шейдеров (Unified Shading Cluster, USC), включающая пиксельный шейдер (pixel shader), вершинный шейдер (vertex shader), вычислительный шейдер (GP_GPU, compute shader);
- скорость отрисовки геометрии: 137 Мполигон / с;
- скорость заполнения текстур: 2,4 Гтексел / с;
- пиксельная производительность: 2,19 Гпиксель / с;
- производительность: 76,8 GFlops (FLP16) и 38,4 GFlops (FLP32);
- полная совместимость с API OpenGL ES3.2, OpenCL 1.2 EP, Vulkan 1.0, OpenVX 1.x.

Подсистема SDR (sdr_sub) СМК

Подсистема SDR включает в себя блоки для реализации функций связи и обработки сигналов, навигации, управления и синхронизации, а также несколько интерфейсных блоков для реализации устройств коммерческой, защищенной, космической связи и навигационных приемников. Подсистема SDR аппаратно изолирована от общих ресурсов СМК и обеспечивает контрольное взаимодействие с общим контуром только через mailbox. При этом «подслушивание» и «добавки» во входящий и исходящий трафик исключены. Связная подсистема содержит все необходимые компоненты для исполнения связанных задач в «доверенном» режиме.

Блок цифрового приема-передающего тракта, входящий в состав подсистемы, обеспечивает выполнение всех основных сложных функций по канальной обработке оцифрованных радиосигналов. Решение поддерживает обработку узкополосных сигналов (ширина спектра от единиц Гц до 500 кГц) и сигналов с такими видами модуляции, как АМ, ФМ, ЧМ, ОБП, КАМ (используются в системах связи с протоколами DMR, APCO P25, TETRA, TETRA2). Обеспечивается также обработка широкополосных сигналов (ширина спектра от единиц до нескольких десятков МГц), использующихся в сетях высокоскоростной передачи данных, таких как LTE, CDMA, WiMAX, а также аналогичных с модуляцией OFDM, DSSS, Fast FH и др.

В состав подсистемы SDR входит несколько блоков.

- «Доверенное» процессорное 32-разрядное RISC1-ядро, имеющее встроенный L1-кэш (64 кбайт), встроенную память быстрого доступа объемом 32 кбайт, JTAG-отладчик OnCD, CRAM и ROM. Обеспечивает поддержку режимов доверенности в подсистеме.

- Кластер из двух DSP-ядер Elcore50 нового поколения с аппаратной поддержкой в системе инструкций функций обработки сигналов (с производительностью 1 TFlops (FLP16)) и мультиспектральных видеоизображений с видеоаналитикой (CNN-инструкции). Обеспечена обработка 8-/16-/32-/64-разрядных данных (INT) и 16-/32-/64-разрядных данных (FLP), а также поддержка комплексных, векторных и двумерных структур данных. Имеется L1-кэш (16 кбайт) и L2-кэш / быстрая память (512 кбайт). Обеспечена поддержка компьютерного зрения и ИИ, а также высокоэффективная поддержка обработки сигналов. Предусмотрена аппаратная поддержка C-компилятора на уровне инструкций ядра DSP. Имеется встроенный блок трассы программы и JTAG TAP-контроллер для отладки кластера.
- Блок цифрового приема-передающего тракта Digital Front End (DFE0, DFE1), предназначенный для построения цифровых программно-определяемых приемопередающих трактов радиостанций и модемов. Включает в себя реконфигурируемые блоки цифровых SDR-фильтров. Аппаратные акселераторы связанных алгоритмов: декодер Витерби, свертки, турбо-декодера, турбо-кодера, FFT. В подсистему встроены высокоскоростные многоканальные интерфейсы к 8–16-разрядным АЦП / ЦАП (до 16 каналов АЦП и до четырех каналов ЦАП): JESD204b (JESD204B0, JESD204B1), LVDS и CMOS. Максимальная частота выборки данных, принимаемых от АЦП и передаваемых в ЦАП – до 500 МГц. Имеется 4 Мбайт встроенной памяти.

В состав подсистемы включены PCIe-интерфейсы, обеспечивающие связь с FPGA, таймеры, ряд блоков управления энергопотреблением.

Навигационное решение СМК «Скиф»

В компании «ЭЛВИС» разработана мультистандартная технология навигации (ГЛОНАСС / GPS / BEIDOU / GALILEO), обладающая большой гибкостью. Она состоит из семейства IP-ядер аппаратного ускорителя GNSS, IP-ядер радиочастотного приемника RF GNSS (RFFE) и универсального ПО GNSS приемника, соответствующего мировому уровню.

IP-ядро аппаратного ускорителя Navicore5L построено по принципу многократной обработки сигнала, сохраненного в памяти, что позволяет экономить площадь чипа, максимально использовать частотные ресурсы технологии 28 нм. Гибкость настроек ядра позволяет работать со всеми известными типами открытых сигналов GNSS и способна поддерживать многие новые, не описанные в настоящее время типы сигналов. Наличие в GNSS-IP встроенных цифровых понижающих преобразователей (DDC) позволяет выделять до четырех узкополосных сигналов из входных групповых широкополосных сигналов,

позволяя принимать до шести созвездий одновременно. На данный момент ПО приемника может обрабатывать четыре типа сигналов в трех полосах диапазона L1 (Глонасс СТ, GPS CA, BeiDou B2, Galileo E1), выделяя их из трех узкополосных сигналов и используя в решении одновременно.

Служебная подсистема (service_subs) СнК «Скиф»

Служебная подсистема – базовая подсистема микросхемы, которая отвечает за формирование опорных частот, сигнала сброса, управления питанием для других подсистем. Она содержит логику и регистры системных настроек микросхемы, а также блоки, работающие при запуске и начальной загрузке микросхемы. В составе данной подсистемы на базе «доверенного» процессорного ядра собственной разработки (RISCO) реализован «доверенный контур» СнК в соответствии с принятой архитектурой безопасности СнК.

Управление энергосбережением СнК «Скиф»

Особое внимание в СнК «Скиф» уделено снижению и оптимизации энергопотребления микросхемы. Управление энергопотреблением осуществляется посредством выключения неактивных ресурсов СнК (а также с помощью других аппаратных решений) и уменьшения транзакций на базе специальных дополнительных аппаратных средств СнК. В СнК поддерживаются такие подходы, как гибкая настройка тактовых частот и сигналов сброса для подсистем / блоков микросхемы, вплоть до полной остановки тактовых сигналов. В управлении энергопотреблением может использоваться контроллер встроенных сенсоров температуры и напряжения микросхемы PVT CTR. В том случае, если какие-либо из блоков СнК не используются в конкретном приложении, они могут быть полностью отключены от питания для снижения статического и динамического энергопотребления посредством конфигурирования блоков питания. Разграничение доменов

независимого электропитания и управление рабочей частотой различных блоков позволяют значительно снизить энергопотребление в режимах слабой нагрузки и в дежурных режимах (например, в режиме сна для обеспечения связанных режимов работы СнК).

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ СнК «СКИФ»

Успех продукта на рынке во многом определяется удобством и простотой его использования, наличием необходимого программного обеспечения, позволяющим раскрыть и использовать заложенные в микросхеме возможности.

Основные компоненты программного обеспечения (рис. 2):

- инструментальное программное обеспечение;
- операционные системы с набором драйверов;
- оптимизированные библиотеки.

В состав средств разработки входит компилятор C/C++ актуальных стандартов для ядер Arm Cortex A53, ядер RISCORE32 и для ядер цифровой обработки сигналов Elcore50. Программы для всех ядер пишутся на C/C++, могут быть оптимизированы на ассемблере или посредством Intrinsics, распараллеливаются через потоки и примитивы синхронизации. Для отладки программного обеспечения используются GDB и gdbserver, предоставляющие отладку ядер Arm, RISCORE32 и Elcore50 в едином окружении.

Все инструментальные средства доступны под интерфейсом единой интегрированной среды разработки и отладки разработки IDE MCStudio, реализованной на основе Eclipse (рис. 3).

Графический процессор поддерживает OpenGL ES3.0, а также OpenCL 1.2 EP, что позволяет задействовать все ресурсы графического ядра для вычислений общего назначения (рис. 4).

В качестве операционной системы на ядрах общего назначения используется Linux, а на кластере DSP – операционная система реального времени. На процессорном ядре в составе доверенного контура работает

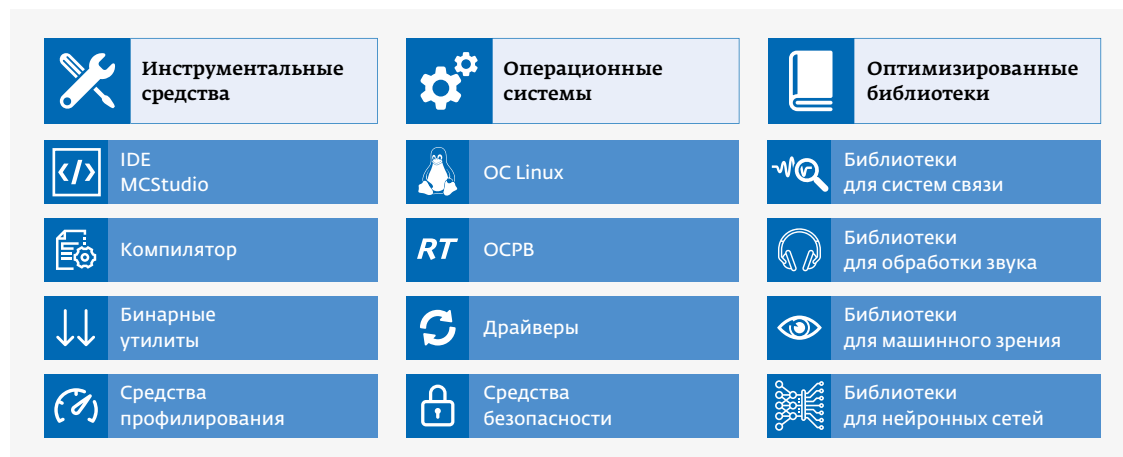


Рис. 2. Структура программного обеспечения СнК «Скиф»

операционная система со встроенным комплексом средств безопасности, создаваемая в партнерстве с АО «Лаборатория Касперского».

Для кластера DSP доступен широкий набор высокопроизводительных оптимизированных библиотек, использующих все возможности процессора. В состав набора оптимизированных библиотек входят:

- высокопроизводительные математические библиотеки: BLAS, LAPACK, GSL;
- библиотеки цифровой обработки сигналов для программно-определяемых средств связи (SDR);
- библиотеки машинного зрения, совместимые с OpenVX;
- библиотеки для нейронных сетей.

В состав микросхемы «Скиф» входит программно-определяемый модем, позволяющий реализовывать различные протоколы цифрового радио. Технология программно-определяемых радиосистем, позволяющая с помощью ПО гибко настраивать рабочие радиочастотные параметры, является основной технологией в системах радиосвязи. Библиотека ЦОС позволяет описать сигнально-кодую конструкцию и существенно упростить создание решения для связи на данной микросхеме. Библиотеки для машинного зрения включают широкий набор как классических алгоритмов машинного зрения, так и алгоритмов на основе глубоких нейронных сетей, с использованием всех аппаратных ресурсов микросхемы.

АРХИТЕКТУРА БЕЗОПАСНОСТИ СнК «СКИФ»

Как правило, одно и то же устройство используется как для личных коммуникаций, так и для выполнения служебных задач. Такие особенности предъявляют особые требования к обеспечению безопасности персональных и служебных данных, которое должно удовлетворять следующим ключевым требованиям:

- наличие встроенных средств, недоступных для изменения пользователем;
- защита от программных воздействий на ПО, критичное с точки зрения безопасности;
- защита от аппаратных воздействий на устройство, в том числе связанных с доступом внутрь корпуса.

Для решения данных задач была спроектирована архитектура безопасности с учетом лучших мировых стандартов. Архитектура безопасности микросхемы «Скиф» основана на концепции Trusted Execution Environment (TEE) компании Global Platform, а также учитывает подходы

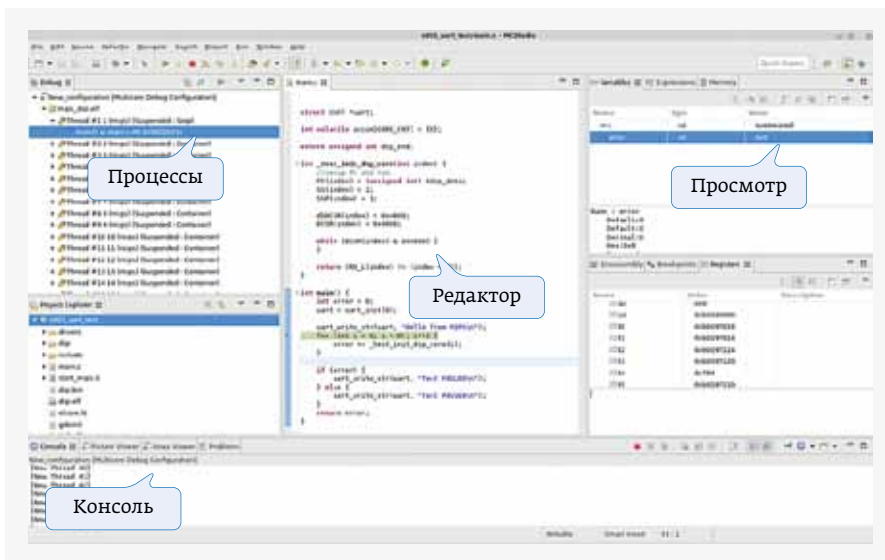


Рис. 3. Интегрированная среда разработки и отладки программ СнК «Скиф»

Trusted Base System Architecture (TBSA) компании Arm и технологии Arm TrustZone.

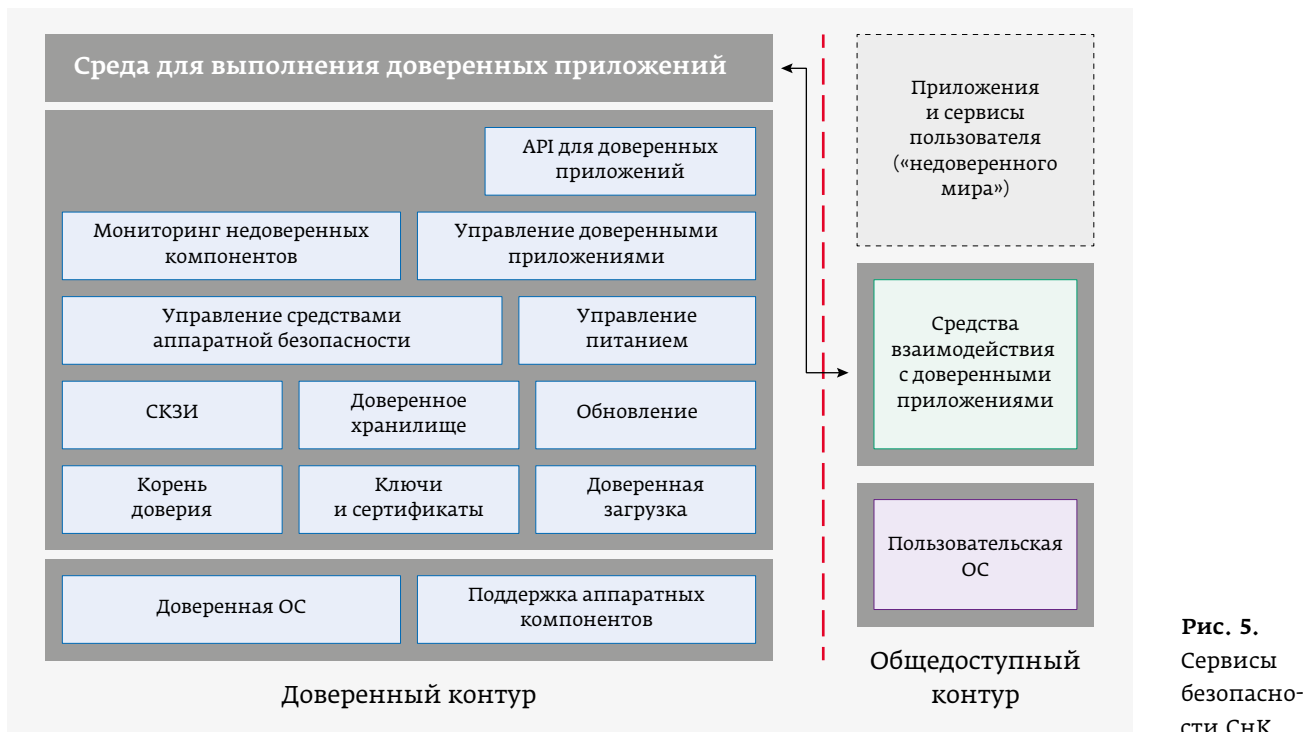
Сервисы безопасности микросхемы обеспечивают выполнение следующих ключевых задач:

- безопасная загрузка, защита от отката версий и безопасное обновление;
- безопасное хранение критичных данных сервисов и приложений безопасности;
- безопасное межконтурное взаимодействие сервисов и приложений безопасности;
- служебные функции: безопасное управление питанием и частотами, обеспечение статуса доверенности времени и др.

Микросхема разделена на контуры безопасности – доверенные и общий. Сервисы безопасности СнК представлены на рис. 5.



Рис. 4. Результат теста TrexHD на графическом ядре (GPU) СнК



«Доверенный контур» СМК – основная аппаратная база для доверенной среды исполнения TEE, в котором исполняется доверенная ОС, сервисы безопасности и средства для обеспечения взаимодействия с ПО пользователя (при необходимости).

Общедоступный контур – аппаратная база для пользовательской среды исполнения (Rich Execution Environment, REE), на котором исполняется ОС общего назначения (Linux, Android, Аврора).

Контуры безопасности разграничены на аппаратном уровне. В основе обеспечения безопасности и доверия – корень доверия и процедура безопасной начальной загрузки, позволяющая построить цепочку доверия. Начальный загрузчик исполняется из встроенного ПЗУ, выполняет верификацию загружаемых компонент, обеспечивая контроль исполняемого кода и изоляцию программных компонент и сервисов, что позволяет реализовать конечные решения с высоким уровнем доверия.

ПОЛЬЗОВАТЕЛЬСКАЯ ПРОГРАММНО-АППАРАТНАЯ ПЛАТФОРМА СМК «СКИФ»

Пользовательская программно-аппаратная платформа для СМК «Скиф» состоит из линейки процессорных модулей различных форм-факторов и стека программного обеспечения. Ядром пользовательской платформы является процессор «Скиф», расположенный на процессорных модулях следующих четырех типов:

1. отладочный модуль АО НПЦ «ЭЛВИС» (проприетарный форм-фактор): ELV-MC03 (84 × 55 мм);

2. процессорный модуль формата SMARC: ELV-MC03-SMARC (82 × 50 мм);
3. процессорный модуль формата COM Express Mini Type-10: ELV-MC03-CE (84 × 55 мм);

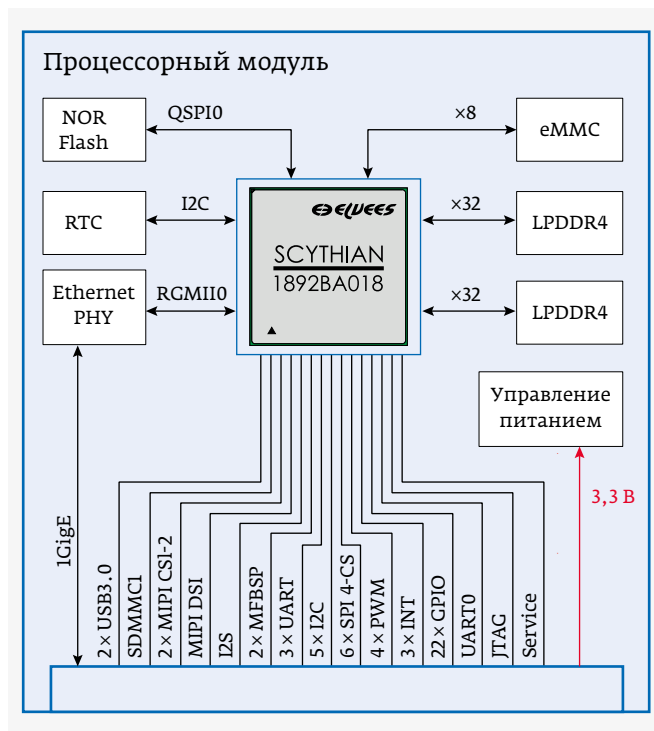


Рис. 6. Структура процессорного модуля на базе СМК «Скиф»

4. процессорный модуль формата Qseven: ELV-MC03-Q7 (70×70 мм).

Стек программного обеспечения пользовательской программно-аппаратной платформы микросхемы «Скиф» базируется на инструментальном ПО микросхемы и адаптирован для решения широкого круга задач потребителей. Гибкость и стандартизация решений позволяют легко адаптировать существующие SDK и использовать экосистемы для быстрого запуска существующего ПО.

Структуры процессорного модуля и отладочного модуля для мобильных терминальных устройств на базе СнК «Скиф» показаны на рис. 6 и 7 соответственно.

ПРИМЕНЕНИЕ СнК «СКИФ»

Универсальность СнК «Скиф» позволяет использовать ее для широкого спектра терминальных устройств. С увеличением количества дистанционно работающих

сотрудников остро стоит вопрос обеспечения удаленных рабочих мест доверенными, безопасными и удобными решениями. На базе СнК «Скиф» можно создавать смартфоны, планшеты, которые могут быть использованы в качестве мобильного тонкого клиента. Стационарный тонкий клиент на базе СнК позволяет использовать ее графические возможности для отображения на экране монитора или телевизора изображений с разрешением до 4К, а сетевые интерфейсы – обеспечить любые средства коммуникаций с офисом и полный набор функционала офисного рабочего места, компенсировать отсутствие живого общения с коллегами и партнерами (VDI, широкий набор офисных приложений, видеоконференции и др.).

Возможно применение СнК «Скиф» в качестве центрального процессора нетбуков, популярность которых постоянно растет.

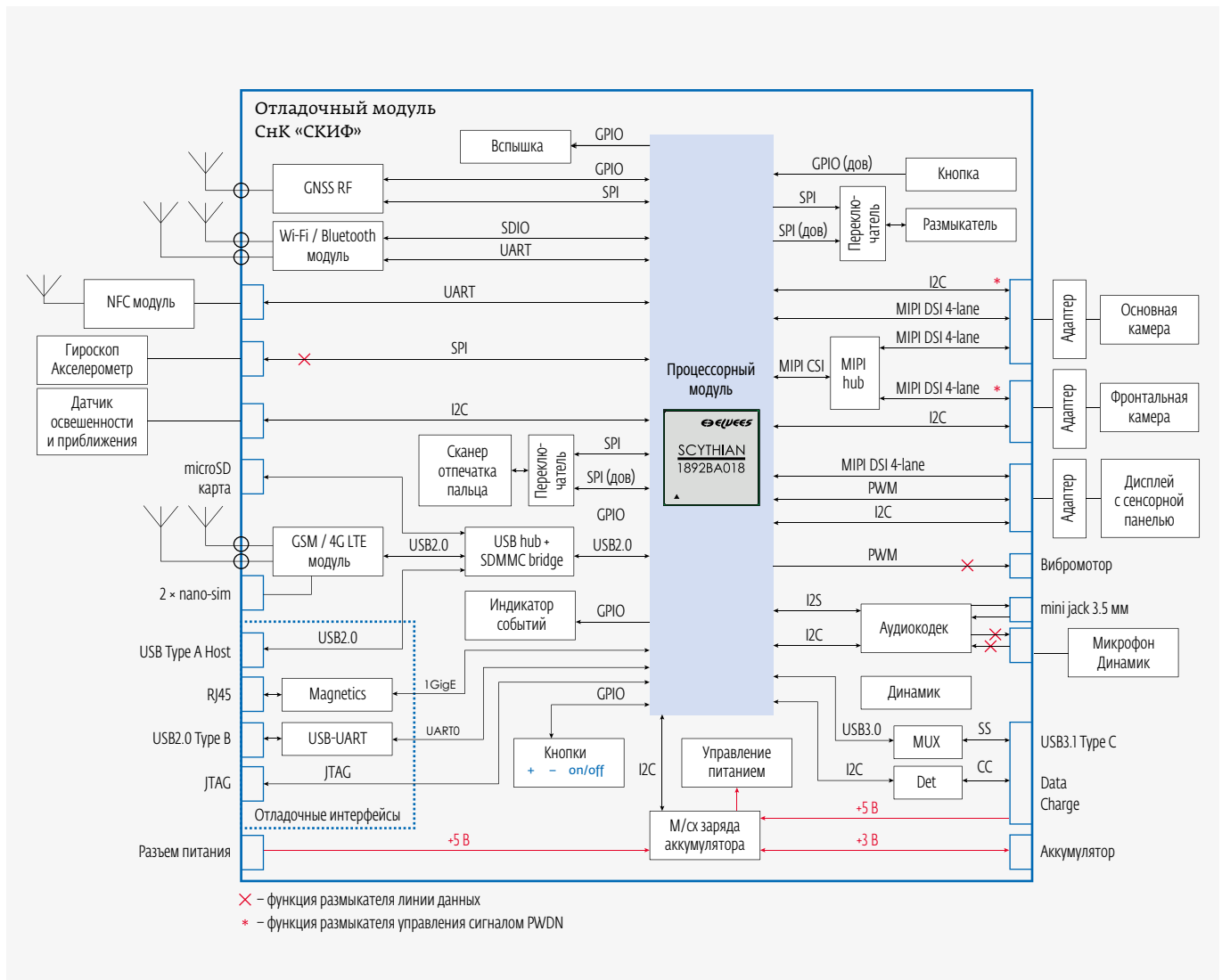


Рис. 7. Структура отладочного модуля для мобильных терминальных устройств на базе СнК «Скиф»

Поддержка искусственного интеллекта и широкие возможности по работе с графикой и видеопотоками делают СМК «Скиф» идеальным процессором для интеллектуальных камер со встроенными функциями распознавания и аналитики.

СМК «Скиф» может эффективно способствовать цифровизации российской экономики, обеспечивая качественно новый уровень решений для широкого спектра применений:

- в станкостроении для автоматизации производства;
- в робототехнике;
- в «доверенных» терминалах коммерческой, защищенной и космической связи;
- в автомобилестроении, в частности в бортовых мультимедийных системах и системах ADAS на основе мультисенсорных датчиков;
- в интеллектуальных системах СКУД, требующих комплексного анализа показаний различных датчиков и систем;
- в промышленном Интернете вещей в качестве умного контроллера для подключения датчиков и счетчиков в зоне видимости;
- в медицинской технике, включая программно-аппаратные комплексы для автоматизации медицинского осмотра.

КНИГИ ИЗДАТЕЛЬСТВА «ТЕХНОСФЕРА»



Цена 920 руб.

ПЛИС И ПАРАЛЛЕЛЬНЫЕ АРХИТЕКТУРЫ ДЛЯ ПРИМЕНЕНИЯ В АЭРОКОСМИЧЕСКОЙ ОБЛАСТИ. ПРОГРАММНЫЕ ОШИБКИ И ОТКАЗОУСТОЙЧИВОЕ ПРОЕКТИРОВАНИЕ

М.: ТЕХНОСФЕРА,
2019. – 326 с.,
ISBN 978-5-94836-513-8

Под ред. Ф. Кастеншмидт, П. Реха

При поддержке АО «Конструкторско-технологический центр «ЭЛЕКТРОНИКА»

Пер. с англ. и научная редакция С. А. Цыбина, к. т. н., АО «КТЦ «ЭЛЕКТРОНИКА»,
А. В. Быстрицкого, к. т. н., АО «КТЦ «ЭЛЕКТРОНИКА», А. В. Строгонова, д. т. н.,
ФГБОУ ВО «ВГТУ», П. С. Городкова, ФГБОУ ВО «ВГТУ»

В книге приводится понятие устранимых ошибок, возникающих в ПЛИС типа ППВМ (FPGA – Field Programmable Gate Array) и графических процессорах. Рассматриваются радиационные эффекты в ПЛИС, отказоустойчивые методы для ПЛИС, применение серийно выпускаемых ПЛИС в авиации и космонавтике, экспериментальные данные о воздействии радиации на ПЛИС, встроенные в ПЛИС процессоры под воздействием радиации и внесение ошибок в ПЛИС.

Книга будет полезна не только инженерно-техническим работникам, занимающимся применением серийно выпускаемых ПЛИС в авиации, космонавтике, в приборостроении для транспорта и других критически важных областях народного хозяйства, но и магистрантам, обучающимся по направлению подготовки 11.04.04 «Электроника и наноэлектроника», а также аспирантам, проходящим обучение по направлению подготовки 11.06.01 «Электроника, радиотехника и системы связи».

КАК ЗАКАЗАТЬ НАШИ КНИГИ?

☎ 125319, Москва, а/я 91; ☎ +7 495 234-0110; ☎ +7 495 956-3346; ✉ knigi@technosphera.ru, sales@technosphera.ru